
EM78862K

8位 RISC 型
微处理器

产品规格书

版本 1.1

义隆电子股份有限公司

2012.7



商标告知：

IBM 为一个注册商标，PS/2 是 IBM 的商标之一。

Windows 是微软公司的商标。

ELAN 和 ELAN 标志  是义隆电子股份有限公司的商标。

版权所有 © 2008 义隆电子股份有限公司

所有权利保留

台湾印制

本规格书内容如有变动恕不另作通知。关于该规格书的准确性、适当性或者完整性，义隆电子股份有限公司不承担任何责任。义隆电子股份有限公司不承诺对本规格书之内容及信息有更新及校正之义务。本规格书的内容及信息将为符合确认之指示而变更。

在任何情况下，义隆电子股份有限公司对本规格书中的信息或内容的错误、遗漏，或者其它不准确性不承担任何责任。由于使用本规格书中的信息或内容而导致的直接，间接，特别附随的或结果的损害，义隆电子股份有限公司没有义务负责。

本规格书中提到的软件（如果有），都是依据授权或保密合约所合法提供的，并且只能在这些合约的许可条件下使用或者复制。

义隆电子股份有限公司的产品不是专门设计来应用于生命维持的用具，装置或者系统。义隆电子股份有限公司的产品不支持而且禁止在这些方面的应用。

未经义隆电子股份有限公司书面同意，任何个人或公司不得以任何形式或方式对本规格书的内容之任一部分进行复制或传输。



义隆电子股份有限公司

总公司:

地址：台湾新竹科学园区
创新一路 12 号

电话:+886 3 563-9977

传真:+886 3 563-9966

<http://www.emc.com.tw>

香港分公司:

义隆电子（香港）有限公司
九龙观塘巧明街 95 号世达中心 19
楼 A 室

电话：+852 2723-3376

传真：+852 2723-7780

elanhk@emc.com.hk

USA:

**Elan Information Technology
Group (USA)**

地址：P.O. Box 601

Cupertino, CA 95015

USA

Tel: +1 408 366-8225

Fax: +1 408 366-8225

深圳分公司:

义隆电子（深圳）有限公司
地址：深圳市高新技术产业园南区
高新南一道国微大厦 3F

邮编：518057

电话：+86 755 2601-0565

传真：+86 755 2601-0500

上海分公司:

义隆电子（上海）有限公司
地址：上海市浦东新区张江
高科技园区毕升路 289 弄 3
号 101 室

邮编：201204

电话：+86 21 5080-3866

传真：+86 21 5080-0273

目录

目录	iii
1 综述.....	1
2 特性.....	1
2.1 CPU.....	1
2.2 LCD.....	2
3 应用.....	2
4 引脚配置.....	3
4.1 引脚描述.....	4
5 功能方块图.....	5
6 功能描述.....	6
6.1 操作寄存器.....	6
6.1.1 R0 (间接寻址寄存器).....	6
6.1.2 R1 (TCC).....	6
6.1.3 R2 (程序计数器).....	6
6.1.4 R3 (状态寄存器).....	7
6.1.5 R4 (存储器组选择存储器).....	8
6.1.6 R5 (程序指令页选择寄存器).....	8
6.1.7 R6 (端口 6).....	8
6.1.8 R7 (端口 7).....	8
6.1.9 R8 (端口 8).....	9
6.1.10 R9 (端口 9).....	9
6.1.11 RA (模式控制寄存器).....	9
6.1.12 RB (预留位).....	10
6.1.13 RC (2K 随机存取存储器地址).....	10
6.1.14 RD (2K 随机存取存储器数据).....	10
6.1.15 RE (LCD 驱动器, WDT 控制器).....	10
6.1.16 RF (中断状态寄存器).....	12
6.1.17 R10 ~ R1F 和 R20 ~ R3F (通用寄存器).....	12



6.2	特殊功能寄存器.....	12
6.2.1	A (累加器, ACC)	12
6.2.2	CONT (控制寄存器).....	12
6.2.3	IOC5 (端口 5 I/O 控制寄存器).....	13
6.2.4	IOC6 (端口 6 I/O 控制寄存器).....	13
6.2.5	IOC7 (端口 7 I/O 控制寄存器).....	14
6.2.6	IOC8 (端口 8 I/O 控制寄存器)	14
6.2.7	IOC9 (端口 9 I/O 控制寄存器).....	14
6.2.8	IOCA (2K 随机存取存储器库, 端口 8 I/O, 页控制寄存器, 读/写, 报错 "00000000")	14
6.2.9	IOCB (LCD 地址, 计数器 1 预设寄存器).....	15
6.2.10	IOCC (LCD 数据, 计数器 2)	16
6.2.11	IOCD (上拉控制寄存器, 重新选择寄存器)	16
6.2.12	IOCE (端口 9 GPIO/LCD 段, 端口 6 GPIO/LCD 模组, LCD 偏压, 扫描关键信号, 端口 7 开漏输出, 计数器 1/2 时钟源, 计数器 1 预分频位控制寄存器).....	17
6.2.13	IOCF (中断屏蔽寄存器).....	19
6.3	TCC/WDT 预分频.....	20
6.4	输入/输出端口	21
6.5	重置与唤醒	21
6.6	振荡器.....	23
6.7	中断	23
6.8	LCD 驱动器.....	24
6.8.1	LCD 驱动器控制	25
6.8.2	LCD 显示区域	26
6.8.3	LCD 模组与 SEG 信号.....	27
6.8.4	LCD 偏压控制	28
6.9	代码选择.....	29
6.10	指令系统.....	29
7	最大参数值.....	31
8	直流电特性.....	32
9	交流电特性.....	33
10	时序图	34

11	应用电路	35
11.1	水晶模式应用	35
11.2	RC 模式应用	36
12	Pad 图及位置	37
12.1	PAD 坐标	38

规格修订历史

版本	修订描述	日期
1.0	初版	2012/06/05
1.1	修正操作电压几速度(第二节)	2012/07/16



1 综述

EM78862K 是采用低功耗、高速 CMOS 技术开发的 8 位 RISC 类型的微处理器。将电子狗 (WDT), 随机存取存储器, 只读存储器, 可编程实时时钟/计数器, 内部中断, 省电模式, 液晶驱动器和三态输入输出整合在同一块芯片上。EM78862K 提供单芯片解决方案来设计信息显示数据库

下面的表显示了 EM78862K 与其他相同系列的单片机的比较。

Item	EM78862	EM78862B/ EM78862K	EM78869
ROM size	16K X 13 bit	16K X 13 bit	8K X 13 bit
RAM size	2.2K X 8 bit	2.2K X 8 bit	0.7K X 8 bit
LCD	60 X 9	60 X 9	40 X 9
LCD RAM	Write only when LCD is enabled. Read/Write when disabled.		
Oscillator	Crystal	Crystal/RC	Crystal/RC
Code option	MCLK	MCLK/OSCSEL	MCLK/ELCD/OSCSEL
Pins number	84	84	64
OTP	EM78P862A	EM78P862A	EM78P862A

2 特性

2.1 CPU

- 操作电压及速度 : 3.579MHz@2.4V ~ 5.5V
- 16K X 13 片上可读存储器
- 2.2K X 8 片上随机存储器
- 多达 29 个双向三态的 I/O 端口
- 8 层堆栈用于子程序的嵌套
- 8 位实时时钟/计数器 (TCC)
- 2 套 8 位计数器可用于中断源
- 免费的可编程芯片上运行看门狗定时器
- 4 个操作模式(内部的 PPL 时钟 3.579MHz 或 1.7895MHz)
 - 睡眠模式:CPU 及 3.579MHz (或 1.7895M)时钟关闭, , 32.768KHz 时钟关闭
 - 空闲模式:CPU and 3.579MHz (或 1.7895M) 时钟关闭, 32.768KHz 时钟开启
 - 绿色模式:3.579MHz (或 1.7895M) 时钟关闭, CPU and 32.768KHz 时钟开启
 - 正常模式:3.579MHz (或 1.7895M) 时钟开启, CPU and 32.768KHz 时钟开启

- 输入端口唤醒功能
- 七个中断源：4 个外部，3 个内部
- 84 个引脚的芯片 (EM78862KH)
- 端口扫描功能
- 时钟频率 32.768KHz 或 RC 模式
- 八个重选引脚

2.2 LCD

- 通过软件选择 LCD 的操作电压
- 通用驱动引脚：9
- 段驱动引脚：60
- 1/4 偏压
- 1/8, 1/9 占空比

3 应用

- 数据库
- 信息显示框
- 科学计算器

4 引脚配置

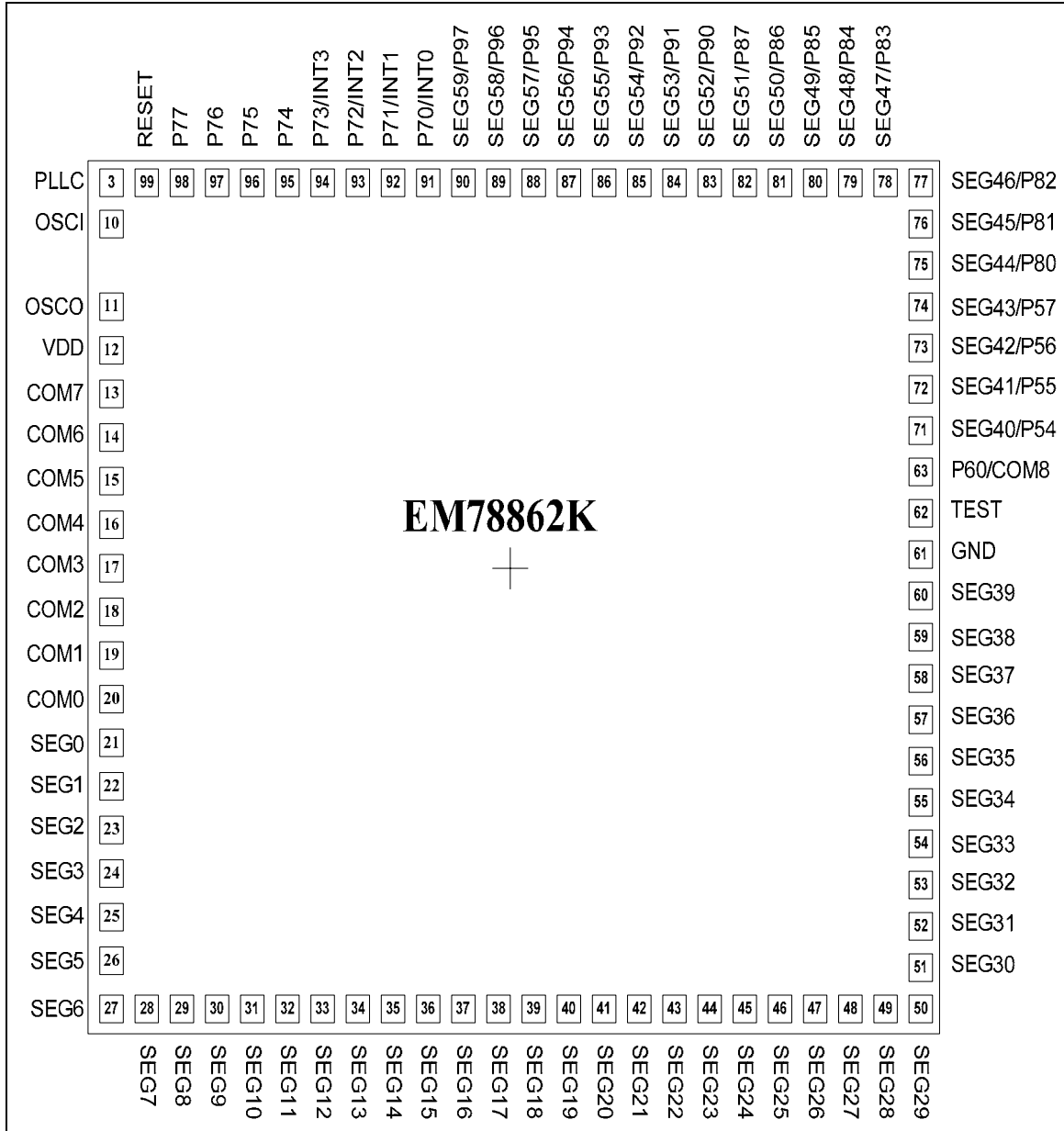


图 4-1 EM78862K 引脚分配方块图

4.1 引脚描述

引脚名称	引脚序号	I/O 类型	描述
VDD	12	Power	数字和模拟的电源
GND	61	Power	数字和模拟的接地
OSCI	10	I	32.768 KHz 振荡器的输入引脚或在 RC 模式下安置一个电阻
OSCO	11	O	32.768 KHz 振荡器的输出引脚
COM0 ~ COM7, COM8	20 ~ 13, 63	O	LCD 驱动的正常驱动引脚
SEG0 ~ SEG39	21 ~ 60	O	LCD 驱动的段驱动引脚
SEG40 ~ SEG59	71 ~ 90	O	LCD 驱动的段驱动引脚
PLLC	3	I	锁相环电容器。通过接地端将 0.01u 连到 0.047u
INT0 ~ INT3	91 ~ 94	I	端口 7 (0) ~ 端口 7 (3) 内部中断信号(下降沿)
P5.4 ~ P5.7	71 ~ 74	I/O	端口 5 (每一位的输入或输出端口). LCD 段信号共享
P6.0	63	I/O	端口 6 (每一位的输入或输出端口). LCD 通用信号共享
P7.0 ~ P7.7	91 ~ 98	I/O	端口 7 (每一位的输入或输出端口). 内部拉高功能 关键点扫描功能
P8.0 ~ P8.7	75 ~ 82	I/O	端口 8 (每一位的输入或输出端口). LCD 段信号共享
P9.0 ~ P9.7	83 ~ 90	I/O	端口 9 (每一位的输入或输出端口). "And" 可以被设置成唤醒看门狗定时器 "And" 与段信号共享
TEST	62	I	仅在测试模式下的测试引脚, 常态为低
RESET	99	I	系统重启引脚(低电平有效)

5 功能方块图

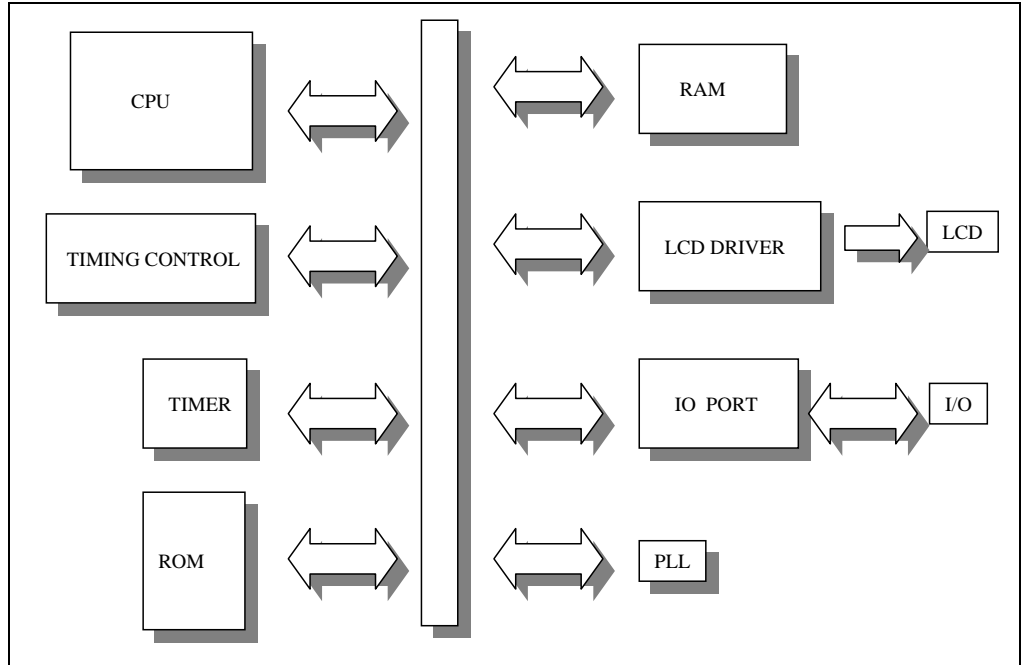


图 5-1a 系统概观方块图

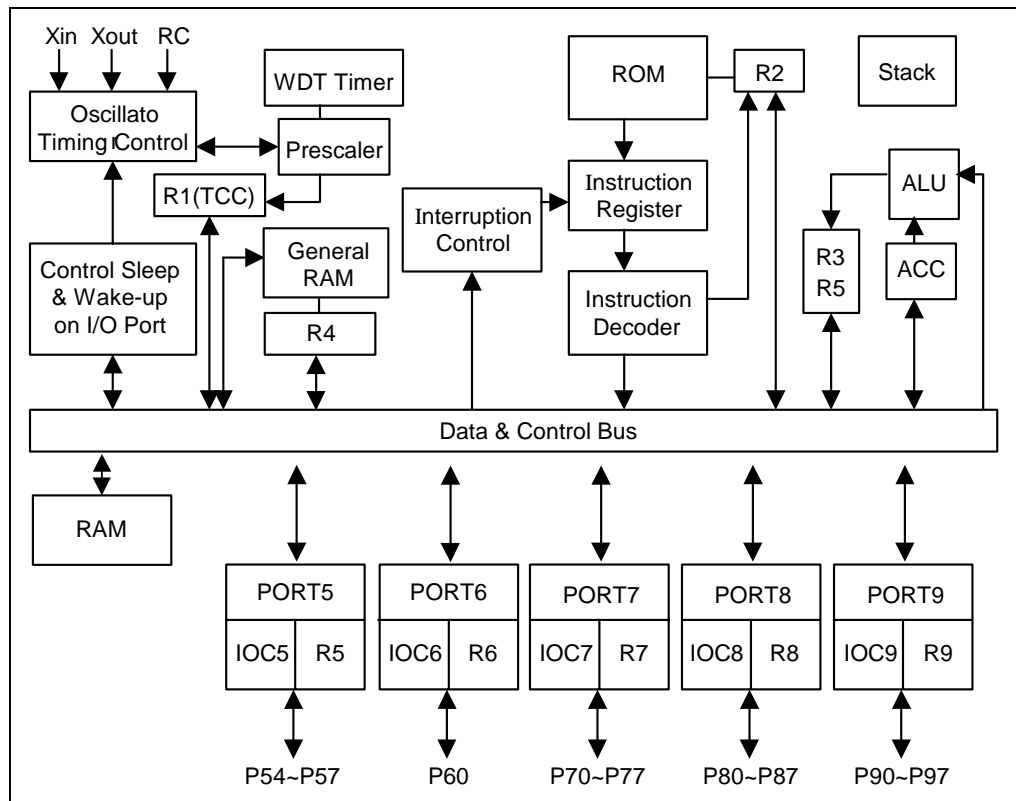


图 5-1b 系统功能方块图

6 功能描述

6.1 操作寄存器

6.1.1 R0 (间接寻址寄存器)

R0并非实际存在的寄存器。它的主要功能是作为间接寻址指针。任何以R0为指针的指令实际上是对RAM选择寄存器(R4)所指的数据进行操作。

6.1.2 R1 (TCC)

- 通过外部信号 (16.384KHz 或 RC/2)增强, 或通过指令循环时钟.
- 同其它寄存器一样可读写

6.1.3 R2 (程序计数器)

结构被描述在如下图 6-1a

- 产生 16K × 13 片上只读存储器地址的相关程序指令代码
- "JMP" 指令允许直接加载程序计数器的低 10 位
- "CALL" 指令首先加载 PC 和 PC+1 的低 10 位,然后推入堆栈 (14 位)
- "RET" ("RETL k," "RETI")指令加载栈顶内容到程序计数器
- "MOV R2, A" 可从 A"寄存器加载一个相对地址到 PC 的低 8 位 ,PC 的第九和第十位被清除
- "ADD R2, A" 可将一个相对地址加到当前 PC , PC 的第九第十位被清除.
- "TBL". 可将一个相对地址加到当前 PC , PC 的第九和第十位不改变。最重要的位元 (A10~A13)将被加载到状态寄存器 (R5) , 通过 PS0~PS3 的容量来执行 JMP, "CALL," "MOV R2, A," "ADD R2, A," or "TBL"指令。

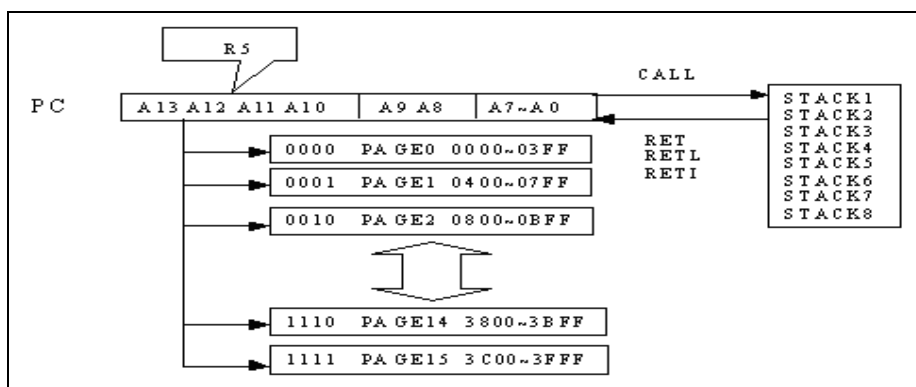


图6-1a 程序计数器组织

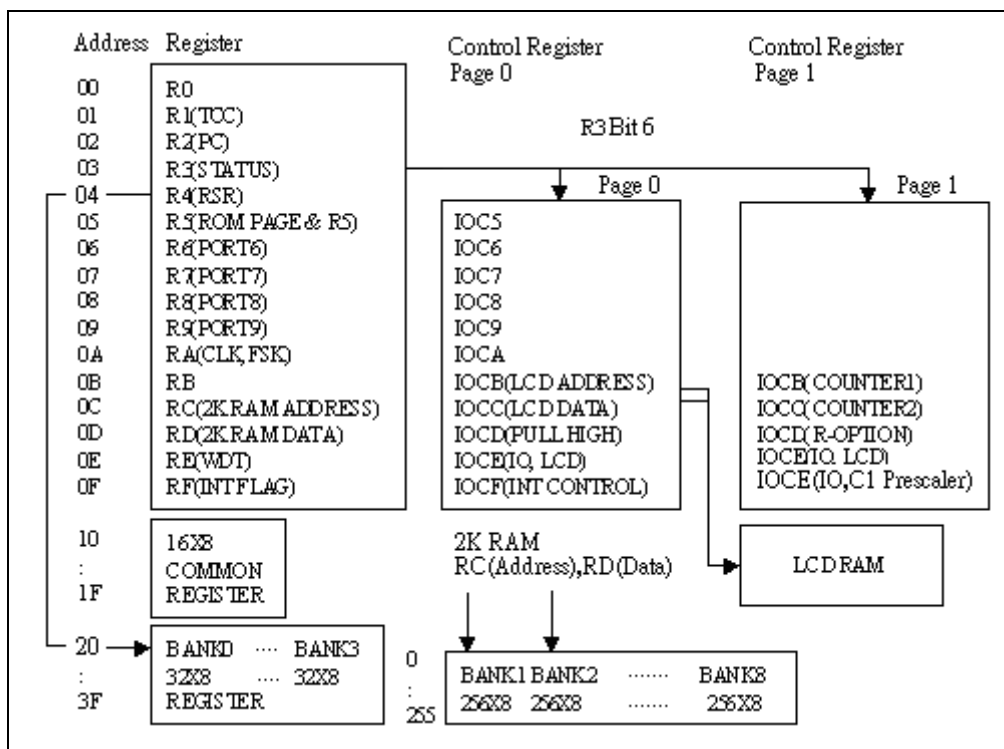


图6-1b 数据存储配置

6.1.4 R3 (状态寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	PAGE	0	T	P	Z	DC	C

Bit 0: (C) 进位标志

Bit 1: (DC) 辅助进位标志

Bit 2: (Z) 零标志

Bit 3: (P) 掉电位。上电时或执行“WDTC”指令置 1，执行“SLEP”指令复位为 0。

Bit 4: (T) 溢出位。执行“SLEP”和“WDTC”指令或上电时置 1。WDT 溢出时复位为 0

事项	T	P	注意
WDT 从睡眠模式到启动	0	0	-
WDT t 溢出(非睡眠模式)	0	1	-
重启从睡眠模式到启动	1	0	低有效
上电	1	1	-
低电频脉冲在重启模式	X	X	X = 无关项

Bit 5: 未使用，固定为“0”

Bit 6: (PAGE) 改变 IOCB ~ IOCE 至另一页, 0/1 => page0 / page1

Bit 7: 未使用

6.1.5 R4 (存储器库选择存储器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RBK1	RBK0	FSR5	FSR4	FSR3	FSR2	FSR1	FSR0

Bits 0 ~ 5: 每个库的间接寻址模式下用于选择的多达 32 个寄存器

Bits 6 ~ 7: 在 4 个库中选择哪个库被激活

说明数据存储配置参考图 6-1b; 数据存储配置(前一页)

6.1.6 R5 (程序指令页选择寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
R57	R56	R55	R54	PS3	PS2	PS1	PS0

Bit 0 ~ 3: (PS0 ~ PS3) 页选择位显示如下图

PS3	PS2	PS1	PS0	Program Memory Page (Address)
0	0	0	0	Page 0
0	0	0	1	Page 1
0	0	1	0	Page 2
::				::
1	1	1	0	Page 14
1	1	1	1	Page 15

你可以用 PAGE 指令区变更和维护程序指令页

Bit 4 ~ 7: 4位端口5的I/O寄存器

6.1.7 R6 (端口 6)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	-	-	R60

Bit 0: (R60) 端口 6, 单元元(Bit 0)I/O 寄存器

Bit 1 ~ 7: 未使用

6.1.8 R7 (端口 7)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
R77	R76	R75	R74	R73	R72	R71	R70

Bit 0 ~ 7: 端口 7, 8 位 I/O 寄存器

6.1.9 R8 (端口 8)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
R87	R86	R85	R84	R83	R82	R81	R80

Bit 0 ~ 7: 端口 8, 8 位 I/O 寄存器

6.1.10 R9 (端口 9)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
R97	R96	R95	R94	R93	R92	R91	R90

Bit 0 ~ 7: 端口, 8 位 I/O 寄存器

6.1.11 RA (模式控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IDLE	PLLEN	0	1	0	-	-	-

Bit 0 ~ 2: 未使用

Bit 3: 保留位. 清除为“0.”

Bit 4: 保留位. 总是为“1.”

Bit 5: 保留位. 清除为“0.”

Bit 6: (读/写) PLL 开启信号

0: 关闭 PLL

1: 开启 PLL

32.768K 与 3.579M (X'TAL)的关系被解释如下图。

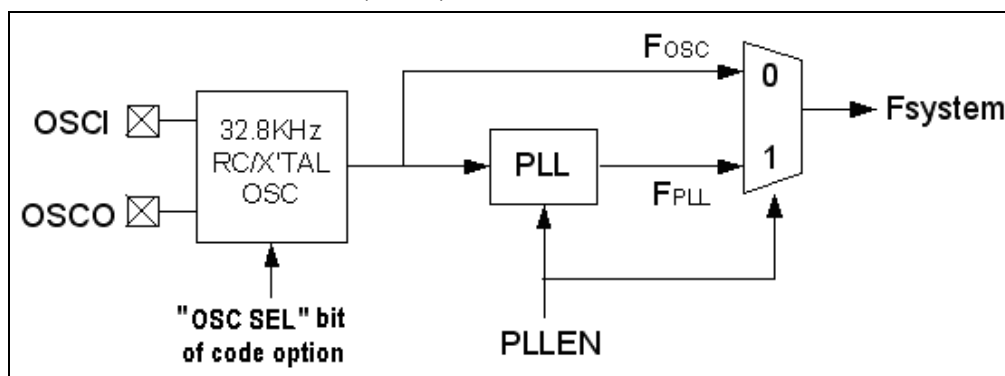


图6-2 32.768KHz 与 3.579MHz的关系

Bit 7: (IDLE)睡眠模式选择位元。这一位通常被定义位哪一个 SLEP 指令被执行

0: 睡眠模式

1: 空闲模式

当睡眠模式被定义，程序会被看门狗定时器溢出位或端口 9 信号输入重新启动，从“Start vector”(0H)重新开始执行。当空闲模式被定义，程序会被 TCC 时钟，或电子狗溢出位，或端口 9，0 ~ 7.3 信号输入重新启动。程序将继续跟随“SLEP”指令继续运行。

启动信号	睡眠模式	空闲模式	绿色模式	正常模式
-	RA(7,6)=(0,0) + SLEP	RA(7,6)=(1,0) + SLEP	RA(7,6)=(x,0) no SLEP	RA(7,6)=(x,1) no SLEP
TCC Time-Out	X	Wake-up + Interrupt + Next instruction	Interrupt	Interrupt
WDT Time-Out	RESET	Wake-up + Next instruction	RESET	RESET
Port 9	RESET	Wake-up + Next instruction	X	X
Port 7.0 ~ 7.3	X	Wake-up + Interrupt + Next instruction	Interrupt	Interrupt

注解

- P7.0 ~ P7.3: 唤醒模式被IOCF (1, 2, 3, 7) 和ENI指令控制
- P7.0: 唤醒信号是一个被CONT 寄存器七位元所定义上升 或下降 信号
- Port 9, Port 7.1, Port 7.2, & Port 7.3: 唤醒信号是下降沿信号
- X: 无关项

6.1.12 RB (预留位)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
1	1	1	1	1	1	1	1

Bit 0 ~ 7: 保留位. 设置位元 7 至位元 0 为“1.”

6.1.13 RC (2K 随机存储器地址)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RAM_A7	RAM_A6	RAM_A5	RAM_A4	RAM_A3	RAM_A2	RAM_A1	RAM_A0

Bit 0 ~ 7: 选择数据库多达 256 的内存地址。IOCA 是一个库选择寄存器。

6.1.14 RD (2K 随机存取存储器数据)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RAM_D7	RAM_D6	RAM_D5	RAM_D4	RAM_D3	RAM_D2	RAM_D1	RAM_D0

Bit 0 ~ 7: 2K 字节随机存储器数据转移寄存器。

注解

参考 6.2.8; IOCA Register 寄存器如何选择随机存储器内存库

6.1.15 RE (LCD 驱动器, WDT 控制器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0	WDTE	WUP9H	WUP9L	0	LCD_C2	LCD_C1	LCD_M

Bit 0: (LCD_M) LCD_M 定义为 LCD 控制方法，包括占空比(见下一页的表格)

Bit 1~2: (LCD_C#)定义为 LCD 显示模式：开启，关闭，或者为空（见下面表格）

LCD_C2	LCD_C1	LCD_M	LCD 显示控制	占空比	偏压
0	0	0	改变占空比	1/9	1/4
0	0	1	关闭 (关闭 LCD)	1/8	1/4
0	1	0	空	1/9	1/4
0	1	1	空	1/8	1/4
1	0	0	(无关项)	1/9	1/4
1	0	1	(无关项)	1/8	1/4
1	1	0	开启 LCD 显示	1/9	1/4
1	1	1	开启 LCD 显示	1/8	1/4

Bit 3: 保留位。清除为“0。”

Bit 4: (WUP9L).端口 9 为低四位启动使能端口。通常用于启动端口 9 中的低四位启动功能。

0: 开启

1: 关闭

Bit 5: (WUP9H) 口 9 为高四位启动使能端口。通常用于启动端口 9 中的高四位启动功能。

0: 关闭

1: 开启

Bit 6: (WDTE = 看门狗定时器开启)

控制位元通常开启电子狗时定时器。位元 4 与 6 的关系在下面的图中被说明。

0: 关闭

1: 开启

Bit 7: 保留位。清除为 '0'

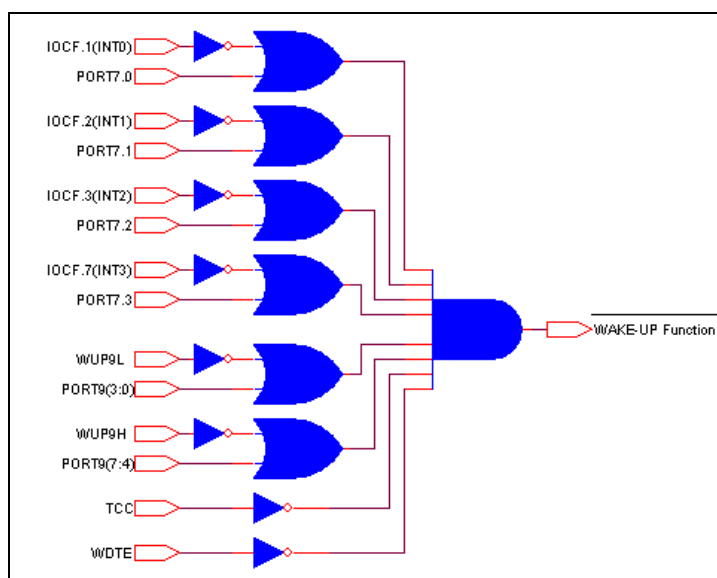


图6-3 唤醒功能与控制信号

6.1.16 RF (中断状态寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INT3	0	C8_2	C8_1	INT2	INT1	INT0	TCIF

Bit 0: (TCIF) TCC 计时器溢出中断标志位. 当 TCC 计时器溢出时被设置

Bit 1: (INT0)外部 INT0 引脚中断标志

Bit 2: (INT1)外部 INT1 引脚中断标志

Bit 3: (INT2)外部 INT2 引脚中断标志

Bit 4: (C8_1)内部 8 位计数器中断标志位

Bit 5: (C8_2)内部 8 位计数器中断标志位

Bit 6: 未使用。清除为“0。”

Bit 7: (INT3)外部 INT3 引脚中断标志

注解

1. “1”表示中断请求;“0”表示未中断
2. 参考 6.7 节 (中断) 详细说明高至低边沿触发
3. IOCF 是中断屏蔽寄存器 你可以读或者清除这个寄存器

6.1.17 R10 ~ R1F 和 R20 ~ R3F (通用寄存器)

R10 ~ R1F & R20 ~ R3F (库 0~3) 为通用寄存器.

6.2 特殊功能寄存器

6.2.1 A (累加器, ACC)

用于内部数据传送或指令操作数保持。它不是一个寻址寄存器。

6.2.2 CONT (控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INT_EDGE	INT	TS	-	PAB	PSR2	PSR1	PSR0

Bit 0 ~ 2: (PSR0 ~ PSR2) TCC/WDT 预分频位

PSR2	PSR1	PSR0	TCC Rate	WDT Rate
0	0	0	1:2	1:1
0	0	1	1:4	1:2
0	1	0	1:8	1:4
0	1	1	1:16	1:8
1	0	0	1:32	1:16
1	0	1	1:64	1:32
1	1	0	1:128	1:64
1	1	1	1:256	1:128

- Bit 3:** (PAB) 预分频器分配位
0: TCC 使用
1: WDT 使用
- Bit 4:** 不使用
- Bit 5:** (TS) TCC 信号源
0: 内部指令周期时钟
1: 16.384KHz 或 RC/2 (在 RC 模式)
- Bit 6:** (INT) INT 使能标志位. 此位元只能读取
0: 被 DISI 中断屏蔽或硬件中断
1: 由 ENI/RETI 指令使能
- Bit 7:** INT_EDGE
0: P7.0 (INT0)中断源是一个上升沿信号
1: P7.0 (INT0) 中断源是一个下降沿信号

注解
 CONT 是一个读写寄存器

6.2.3 IOC5 (端口 5 I/O 控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IOC57	IOC56	IOC55	IOC54	0	0	0	P5S

- Bit 0:** P5S 是 I/O 端口或 LCD 信号开关的开关寄存器
0: 选择正常的 I/O 端口
1: 选择 SEG40~SEG43 输出做为 LCD 段输出
- Bit 1:** 不被使用
- Bit 2:** 不被使用
- Bit 3:** 不被使用
- Bit 4 ~ 7:** 端口 5 I/O 方向控制寄存器
0: 设置相关 I/O 引脚作为输出
1: 设置相关 I/O 引脚为高阻态

6.2.4 IOC6 (端口 6 I/O 控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0	0	0	0	0	0	0	IOC60

- Bit 0:** (IOC60) 端口 6 I/O 方向控制寄存器
0: 设置相关 I/O 引脚作为输出
1: 设置相关 I/O 引脚为高阻态
- Bit 2 ~ 7:** 未使用。清除为“0.”

参考 6.2.12 节, IOCE (位元 5) 寄存器如何将端口6转化为位正常I/O端口。

6.2.5 IOC7 (端口 7 I/O 控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IOC77	IOC76	IOC75	IOC74	IOC73	IOC72	IOC71	IOC70

Bit 0 ~ 7: (IOC70 ~ IOC77) 端口 7 I/O 方向控制寄存器

0: 设置相关 I/O 引脚作为输出

1: 设置相关 I/O 引脚为高阻态

6.2.6 IOC8 (端口 8 I/O 控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IOC87	IOC86	IOC85	IOC84	IOC83	IOC82	IOC81	IOC80

Bit 0 ~ 7: (IOC80 ~ IOC87) 端口 8 I/O 方向控制寄存器

0: 设置相关 I/O 引脚作为输出

1: 设置相关 I/O 引脚为高阻态

注解

参考6.2.8节, IOCA 位元t6/7) 寄存器如何将端口8转化为位常态I/O端口

6.2.7 IOC9 (端口 9 I/O 控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
IOC97	IOC96	IOC95	IOC94	IOC93	IOC92	IOC91	IOC90

Bit 0 ~7: (IOC90 ~ IOC97) 端口 9 I/O 方向控制寄存器

0: 设置相关 I/O 引脚作为输出

1: 设置相关 I/O 引脚为高阻态

注解

参考6.2.12节, IOCA 位元t6/7) 寄存器如何将端口9转化为位常态I/O端口

6.2.8 IOCA (2K 随机存取存储器库, 端口 8 I/O, 页控制寄存器, 读/写, 报错 "00000000")

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
P8SH	P8SL	0	0	RAMBK2	RAMBK1	RAMBK0	0

Bit 0: 未使用, 清除为 "0."

Bit 1 ~ 3: (RAMBK0 ~ RAMBK2) 选择 640 字节的随机存储器库

RAMBK_2	RAMBK_1	RAMBK_0	Note (Total Size)
0	0	0	RAM BANK0 (256 Bytes)
0	0	1	RAM BANK1 (256 Bytes)
0	1	0	RAM BANK2 (256 Bytes)
0	1	1	RAM BANK3 (256 Bytes)
1	0	0	RAM BANK4 (256 Bytes)
1	0	1	RAM BANK5 (256 Bytes)
1	1	0	RAM BANK6 (256 Bytes)
1	1	1	RAM BANK7 (256 Bytes)

Bit 4 ~ 5: 未使用，清除为“0。”

Bit 6: (P8SL) 端口 8 低 4 位元开关

0: 正常 I/O 端口

1: 端输出

Bit 7: (P8SH) 端口 8 高 4 位元开关

0: 正常 I/O 端口

1: 端输出

6.2.9 IOCB (LCD 地址, 计数器 1 预设寄存器)

6.2.9.1 Page 0 (LCD 地址)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0	LCDA6	LCDA5	LCDA4	LCDA3	LCDA2	LCDA1	LCDA0

Bit 0 ~ 6:(LCDA0~LCDA6) LCD 地址

LCD 的数据被存储在数据随机存储器。数据域与 COM/SEG 引脚的关系如下

SEGMENT	IOCC (COM7 ~ COM0)	IOCB (Address)	Remarks
SEG 0		00H	1/8 DUTY
SEG 1		01H	
:		:	
:		:	
SEG 58		3AH	
SEG 59		3BH	
Not used		3CH	-
Not used		:	-
Not used		3FH	-
SEGMENT	IOCC(COM 8)	IOCB(Address)	Remarks
SEG 0		40H	1/9 DUTY
SEG 1		41H	
:		:	
:		:	
SEG 58		7AH	
SEG 59		7BH	
Not used	X	7CH	-
:	:	:	-

Bit 7: 不使用。固定为“0。”

注解

当LCD被开启时只能进行写操作.可进行读/写操作

6.2.9.2 Page 1 (计数器 1 预设寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
C1D7	C1D6	C1D5	C1D4	C1D3	C1D2	C1D1	C1D0

Bit 0 ~ 7: (C1D0~C1D7) 8 位上数计数器 (COUNTER1) 预先设置并读从计数器中读取出来(write = preset). 中断之后, 它将从“0”开始计数.

6.2.10 IOCC (LCD 数据, 计数器 2)

6.2.10.1 Page 0 (LCD 数据)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
LCDD7	LCDD6	LCDD5	LCDD4	LCDD3	LCDD2	LCDD1	LCDD0

Bit 0 ~ 7: (LCDD0~LCDD7) LCD 随机存储器数据寄存器

6.2.10.2 Page 1 (计数器 2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
C2D7	C2D6	C2D5	C2D4	C2D3	C2D2	C2D1	C2D0

Bit 0 ~ 7: (C2D0~C2D7) 8 位上数计数器(COUNTER2) 预先设置并读从计数器中读取出来(Write = preset). A 中断之后, 它将从“00”开始计数.

6.2.11 IOCD (上拉控制寄存器, 重新选择寄存器)

6.2.11.1 Page 0 (上拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PH77	PH76	PH75	PH74	PH73	PH72	PH71	PH70

Bit 0 ~ 7: 控制位元被用于开启上拉的端口 7 (#) 引脚。

0: 关闭中断上拉寄存器

1: 开启中断上拉寄存器

6.2.11.2 Page 1 (重新选择寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RO7	RO6	RO5	RO4	RO3	RO2	RO1	RO 0

Bit 0 ~ 7: (RO0~RO7) 控制位元被用于开启重新选择端口 9.0~9.7 的引脚

0:关闭重新选择

1:开启重新选择

RO 被用于重新选择。设置 RO 为“1”通过控制器来开启当前的重新选则引脚去读取。清除 RO 将关闭重新选择功能。如果重新选择功能被使用, 你必须要通过 256K 外部寄存器去连接 PORT9 引脚到接地端。当 RO 被设置为“1.”时, 如果寄存器被连接或者未被连接, R9 将读为“0/1”。

6.2.12 IOCE (端口 9 GPIO/LCD 段, 端口 6 GPIO/LCD 模组, LCD 偏压, 扫描关键信号, 端口 7 开漏输出, 计数器 1/2 时钟源, 计数器 1 预分频位控制寄存器)

6.2.12.1 Page 0 (端口 9 GPIO/LCD 段, 端口 6 GPIO/LCD 模组, LCD 偏压, 扫描关键信号寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
P9SH	P9SL	P6S	BIAS3	BIAS2	BIAS1	0	SC

Bit 0: (SC) 扫描关键信号.

- 0: 无法扫描关键信号
- 1: 能够扫描关键信号

一旦开启这个位元, 所有的 LCD 信号在通常阶段都有一个低脉冲。这个脉冲有 30μs 宽。用下面的程序可以实现一个关键扫描的功能:

- a) 设置端口 7 作为输入端口
- b) 设置 IOCD Page 0 Port 7 为上拉
- c) 开启扫描信号
- d) 一旦一个关键信号变得紧急, 设置 RA (6)=1, 并转化为正常模式。
- e) 清空 LCD, 关闭扫描关键信号
- f) 设置 P9SL = 0, P9SH = 0. 端口 9 发送侦测到的信号至端口 7, 并读取端口 7 去得到关键字

注解
一个侦测指令延迟将发生在下一个指令被执行的时候

- g) 设置 P9SH = 1, P9SL = 1. 定义端口 9 作为 LCD 信号并开启 LCD。

注解
这个程序同样也是适用于端口 6 和 8

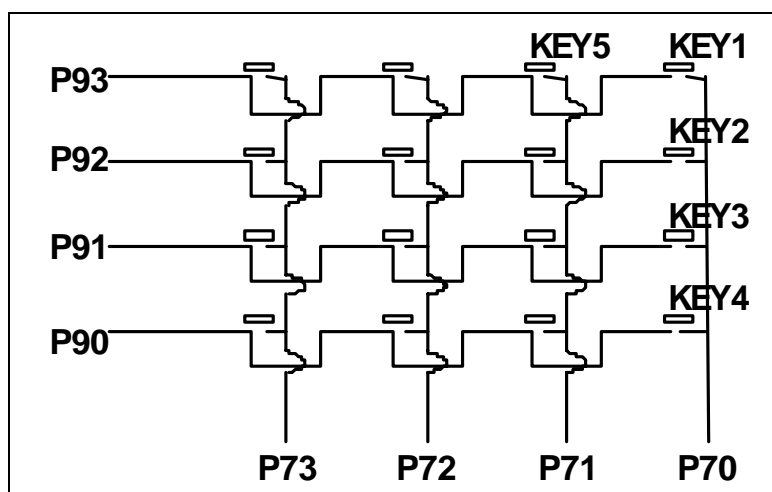


图6-4a 关键点扫描电路

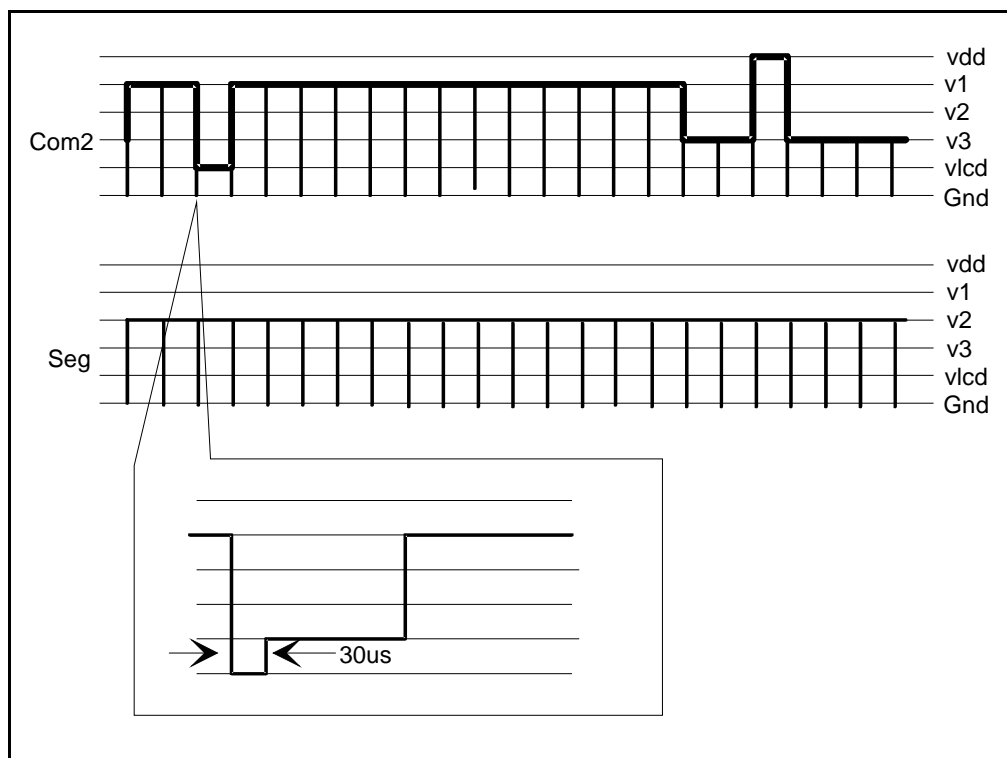


图 6-4b 关键扫描信号

Bit 1: Port 7 为上拉寄存器选项，用缺省值

Bit 2 ~ 4: (BIAS1~BIAS3).控制位元用来选择 LCD 操作电压

BIAS3	BIAS2	BIAS1	Ratio	LCD Vop (VDD=5V)
0	0	0	0.59 VDD	2.96V
0	0	1	0.64 VDD	3.18V
0	1	0	0.69 VDD	3.46V
0	1	1	0.75 VDD	3.75V
1	0	0	0.82 VDD	4.09V
1	0	1	0.89 VDD	4.46V
1	1	0	0.96 VDD	4.81V
1	1	1	1.00 VDD	5.00V

Bit 5: (P6S) Port 6 开关

0: 正常 I/O 端口

1: LCD 的共同输出

Bit 6: (P9SL) Port 9 低四位元开关

0: 正常 I/O 端口

1: LCD 的段输出

Bit 7: (P9SH) Port 9 低四位元开关

0: 正常 I/O 端口

1: LCD 的段输出

6.2.12.2 Page 1 (端口 7 开源输出, 计数器 1/2 时钟源, 计数器 1 预分频)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
OP77	OP76	C2S	C1S	PSC1	PSC0	0	0

Bit 0: 未使用

Bit 1: 未使用

Bit 2 ~ 3: (PSC0~PSC1) 计数器 1 预分频, reset=(0,0)

PSC1	PSC0	Counter 1 Rate
0	0	1:1
0	1	1:4
1	0	1:8
1	1	Reserved

Bit 4: (C1S) 计数器 1 的源端.

0: 32768Hz / RC

1: 3.579MHz, 如果开启 PLL (晶振模式)

Bit 5: (C2S) 计数器 2 的源端. 测量值=1:1

0: 32768Hz / RC

1: 3.579MHz, 如果开启 PLL (晶振模式)

Bit 6: (OP76) P76 开源输出控制

0: 关闭

1: 开启

Bit 7: (OP77) P77 开源输出控制

0: 关闭

1: 开启

6.2.13 IOCF (中断屏蔽寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INT3	0	C8_2	C8_1	INT2	INT1	INT0	TCIF

Bit 0 ~ 5, & Bit7: 中断开启位元

0: 关闭中断

1: 开启中断

Bit 6: 预留位. 清除此位为'0'

注解
IOCF寄存器是可读写的

6.3 TCC/WDT 预分频

- 8 位元的计数器对于 TCC 或 WDT 可以作为预分频器。此分频器在某个时候仅仅可以用作 TCC 或 WDT。
- 位元计数器作为 TCC 或 WDT 使用是由 CONT 寄存器的第三位 (PAB) 的状态决定的。
- 预分频的比例在 6.2.2 节 CONT (控制寄存器) 中有说明。
- TCC/WDT 电路图如下图。
- TCC 和预分频器都是由指令所清除的。
- 在 WDT 模式下运行时, 预分频器是由 WDTIC 和 SLEP 指令来清除的
- 然而, 预分频器在 TCC 模式下是无法被 SLEP 指令清除的。

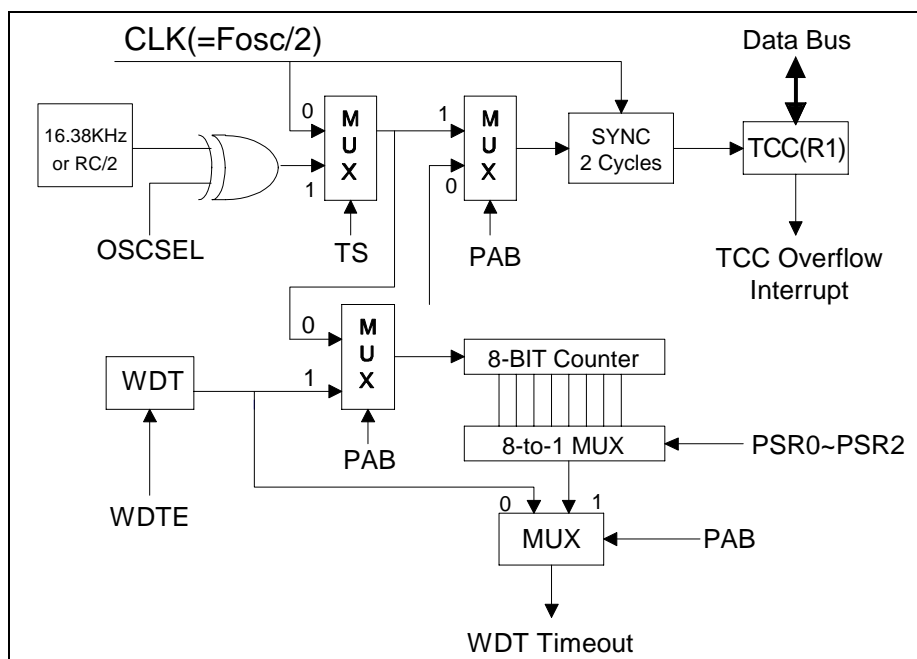


图 6-5 TCC WDT 方块图

6.4 输入/输出端口

输入输出寄存器, (Port 5, Port 6, Port 7, Port 8, & Port 9), 是双向三态的输入/输出端口。Port 7 可以通过软件内部上拉。而且, P7.6 和 P7.7 的开源输出也是通过软件定义的。Port 9 特性是一个输入状态被改变的唤醒功能。每一个输入/输出引脚被定通过输入/输出寄存器(IOC5 ~ IOC9)来定义为"输入"或"输出"。输入/输出寄存器和输入/输出控制寄存器都是可读写的。输入/输出接口电路如下图。

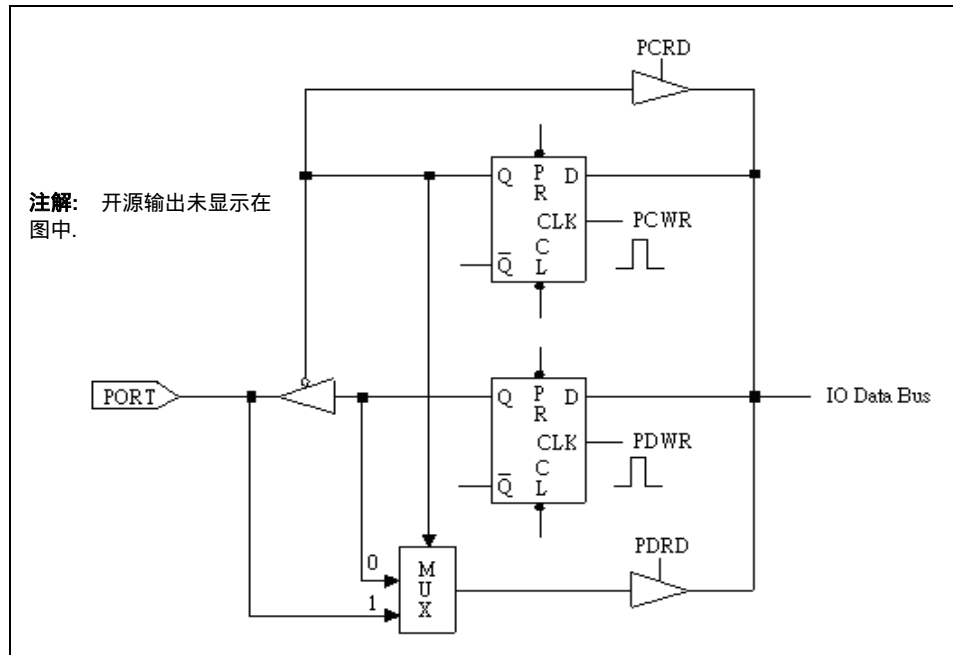


图6-5 Port 5, Port 6, Port 7, & Port 8 输入/输出端口和输入/输出控制寄存器电路

6.5 重置与唤醒

重置将发生在如下的条件中:

- 电源重置
- WDT 超时(如果 WDT 在睡眠, 绿色或正常模式下开启)
- Port 9 唤醒 (如果 WUP9H 或 WUP9L 在睡眠模式下开启)
- 重置引脚下拉

一旦重置发生, 如下功能会被执行:

- 振荡器将继续运行
- 程式计数器 (R2) 全部设置为 "0"
- 所有的输入/输出端口被配置到输入模式 (高阻态)
- TCC/监视时钟与预分频器被清除
- 监视时钟被关闭
- 当电源重新开启, R3 的最高 3 位元以及 R4 的最高两位元被清除。
- CONT 寄存器的位元全部被设置为"1"

■ 其他寄存器(Bit7 & Bit 0), 如下:

R5 = PORT	IOC5 = "11110000"	
R6 = PORT	IOC6 = "11111111"	
R7 = PORT	IOC7 = "11111111"	
R8 = PORT	IOC8 = "11111111"	
R9 = PORT	IOC9 = "11111111"	
RA = "x00x0xxx"	IOCA = "00000000"	
RB = "11111111"	Page0 IOCB = "00000000"	Page1 IOCB = "00000000"
RC = "00000000"	Page0 IOCC = "0xxxxxxx"	Page1 IOCC = "00000000"
RD = "xxxxxxx"	Page0 IOCD = "00000000"	Page1 IOCD = "00000000"
RE = "00000000"	Page0 IOCE = "00000000"	Page1 IOCE = "00000000"
RF = "00000000"	IOCF = "00000000"	

控制器被从睡眠模式或者空闲模式被唤醒，唤醒信号被列在下表:

唤醒信号	睡眠模式 RA(7,6)=(0,0) + SLEP	空闲模式 RA(7,6)=(1,0) + SLEP	绿色模式 RA(7,6)=(x,0) No SLEP	正常模式 RA(7,6)=(x,1) No SLEP
TCC time out IOCF Bit0=1	X	唤醒 + 中断 + 下一条指令	中断	中断
INT0 pin IOCF Bit1=1	X	唤醒 + 中断 + 下一条指令	中断	中断
INT1 pin IOCF Bit2=1	X	唤醒 + 中断 + 下一条指令	中断	中断
INT2 pin IOCF Bit3=1	X	唤醒 + 中断 + 下一条指令	中断	中断
INT3 pin IOCF Bit7=1	X	唤醒 + 中断 + 下一条指令	中断	中断
Port9 (input status change wake-up)	重置	唤醒 + 下一条指令	X	X
WDT time out	重置	唤醒 + 下一条指令	重置	重置

X=无功能

6.6 振荡器

振荡器系统通常被用来产生装置时钟。振荡器系统有 RC 或者晶振和一个 PLL 振荡器组成，如下图。T

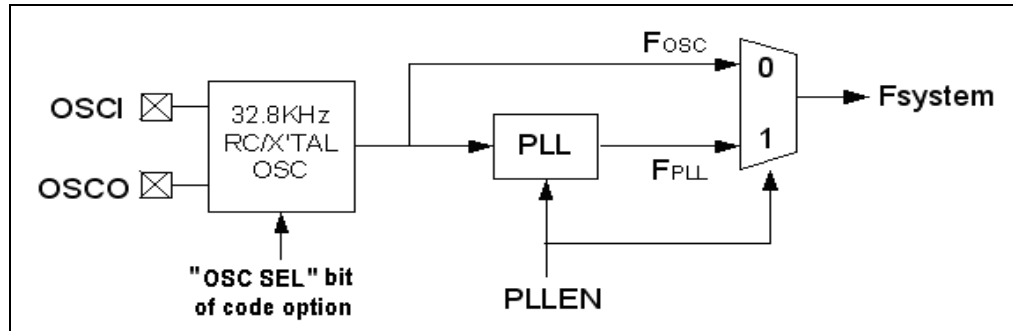


图 6-6 振荡器与PLL功能方块图

注解

- 在RC振荡器模式下，连接到OSCI和OSCO引脚的负载电阻要断开
- 在32768Hz晶振模式下，晶振为一个连接到OSCI和OSCO引脚的 20~30pF 电容要被连接到每一个引脚以及接地。
- 在水晶模式下，如果 RA (Bit 6)=1，系统时钟频率要调整到3.579MHz。OSCSEL位元的初始值被固定位“1”（晶振）。

6.7 中断

EM78862K 芯片有两种负沿触发的内部中断：

- TCC 计时器溢出中断 (内部)
- 2 个 8 位计数器溢出中断

如果中断源改变信号有高变为低，如果 IOCF 寄存器开启，RF 寄存器将产生“1”到相对应的计数器。

RF 是一个记录标记位的中断指令的状态寄存器。IOCF 为中断屏蔽寄存器。所有的中断会被 ENI 指令开启，DISI 指令关闭。当一个中断（开启状态）产生，他将会引起下一个指令去从地址 008H 取出来。在中断服务程序中，中断源会被 RF 寄存器中的标志位所决定

注解

中断标志位元必须在离开中断服务程序中用软件清除，为了预防及避免循环中断。

有 4 个外部中断引脚, 例如, INT0, INT1, INT2, & INT3, 以及 3 个内部中断可用:

- 外部中断信号 (INT0, INT1, INT2, 和 INT3) 是端口 7 的 0 至 3 位元。如果 IOCF 开启, 这些信号将中断。否则, 这些信号将作为正常的输入数据
- 内部信号包括 TCC, CNT1, 和 CNT2.

重置后, 下一条指令是从地址 000H 中获取, 硬件中断为 008H。

超时后, 当绿色或正常模式是 ,RCC 将跳转地址 008H。当空闲模式 ,RCC 将执行“SLEP”指令的下一条指令, 这两种条件下会被设置一个 RF 标志位。

注解
节约ACC是非常重要的, 如下会说明R3和R5如何处理一个中断。

Address	Instruction	Remarks
0x08	DISI	; Disable interrupt
0x09	MOV A_BUFFER, A	; Save ACC
0x0A	SWAP A_BUFFER	
0x0B	SWAPA 0x03	; Save R3 status
0x0C	MOV R3_BUFFER, A	
0x0D	MOV A, 0x05	; Save ROM page register
0x0E	MOV R5_BUFFER, A	
:	:	
:	:	
:	MOV A, R5_BUFFER	; Return R5
:	MOV 0X05, A	
:	SWAPA R3_BUFFER	; Return R3
:	MOV 0X03, A	
:	SWAPA A_BUFFER	; Return ACC
:	RETI	

6.8 LCD 驱动器

数据库芯片可以直接驱动 LCD ,它有 60 个段和 9 个公共部分可以驱动一个 60*9 的节点。LCD 模块由 LCD 驱动器 ,随机存取存储器显示器 ,段输出引脚 ,常用输出引脚以及 LCD 负载功率引脚组成。

占空比, 偏压, 段数, 共有数, 帧频是被 LCD 模式寄存器以及 LCD 控制寄存器决定的。

基本的架构包含一个 32.768KHz 的时钟控制器或者是 RC 去生成一个不同占空比或显示途径的本征时间。RE 寄存器是 LCD 驱动的通用寄存器。LCD 显示 (关闭, 开启, 置空) 是由 LCD_C 所控制, 驱动占空比以及偏压是由 LCD_M 所控制。显示数据被存储在一个数据随机存储器中, 它的地址以及数据读取时有寄存器 IOCB 和 IOCC 所控制的。

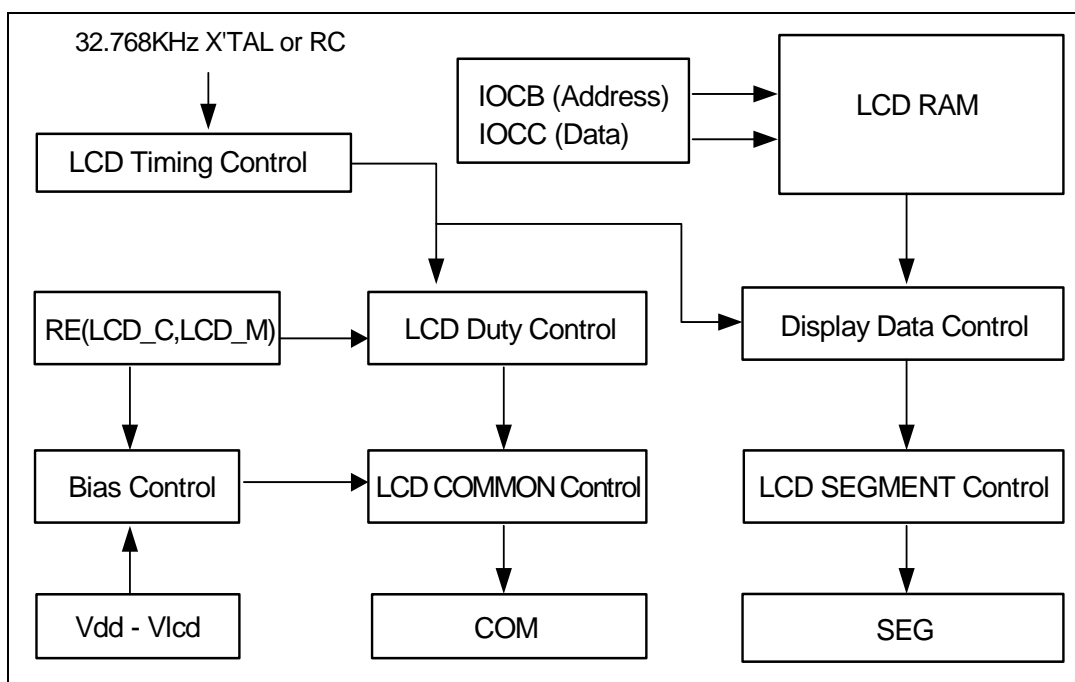


图 6-7 LCD 驱动控制方块图

6.8.1 LCD驱动器控制

6.8.1.1 LCD 驱动器, WDT 控制 (RE)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0	/WDTE	/WUP9H	/WUP9L	0	LCD_C2	LCD_C1	LCD_M

Bit 0: (LCD_M) LCD_M.被定义为 LCD 控制方法，包含占空比（如下表）

Bit 1~2: (LCD_C#).被定义为 LCD 显示模式：开启，关闭，置空（如下表）

LCD_C2	LCD_C1	LCD_M	LCD 显示控制	占空比	偏压
0	0	0	Change duty	1/9	1/4
0	0	1	Disable (turn off LCD)	1/8	1/4
0	1	0	Blanking	1/9	1/4
0	1	1	Blanking	1/8	1/4
1	0	0	X	1/9	1/4
1	0	1	X	1/8	1/4
1	1	0	LCD display enable	1/9	1/4
1	1	1	LCD display enable	1/8	1/4

X=No function

Bit 3: 未使用，固定为“0。”

Bit 4 ~ 6: 详细请参考 6.1.15 节; *RE (LCD 驱动, WDT 控制)*。

Bit 7: 未使用，固定为“0。”

6.8.2 LCD 显示区域

LCD 显示数据被存储在数据随机存取存储器,数据区域与 COM/SEG 引脚的关于如下图

段	IOCC (COM7 ~ COM0)	IOCB (地址)	备注
SEG 0		00H	1/8 DUTY
SEG 1		01H	
:			
:			
SEG 58		3AH	
SEG 59		3BH	
Not used		3CH	
:		:	
Not used		3FH	
段	IOCC (COM 8)	IOCB (地址)	备注
SEG 0		40H	1/9 DUTY
SEG 1		41H	
:			
:			
SEG 58		7AH	
SEG 59		7BH	
Not used	X	7CH	
:	:	:	
Not used	X	7FH	

6.8.2.1 IOCB (LCD 随机存取存储器显示地址)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0	LCDA6	LCDA5	LCDA4	LCDA3	LCDA2	LCDA1	LCDA0

Bit 0 ~ 6: (LCDA0~LCDA6) LCD 地址 (至 120)

Bit 7: 未使用, 固定为“0.”

注解
当LCD开启式只能写入, 关闭时可进行读/写

6.8.2.2 IOCC (LCD 随机存取存储器显示数据)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
LCDD7	LCDD6	LCDD5	LCDD4	LCDD3	LCDD2	LCDD1	LCDD0

Bit 0 ~7: (LCDD0~LCDD7) LCD 随机存取存储器显示数据寄存器

6.8.3 LCD 模组与 SEG 信号

模组信号: COM 引脚数目的变化是根据占空比使用, 如下图。在 1/8 占空比模式下, COM8 必须开路, 1/9 占空比模式下, COM0 ~ COM8 引脚必须被使用。

Duty	COM0	COM1	COM2	COM3	COM4	COM5	COM6	COM7	COM8
1/8	O	O	O	O	O	O	O	O	X
1/9	O	O	O	O	O	O	O	O	O

X = 开路, O = 选择

段信号: 60 段信号引脚被连接到相应的显示随机存取存储器地址 00h 至 3Bh. 当占空比模式在 1/8 时, 被请求的数据地址仅为 Com0 ~ Com7 (位置在 00h ~ 3Bh). 然而, 当占空比模式为 1/9 是, 所有的数据地址 Com0 ~ Com7 (位于 00h ~ 3Bh) 和 Com8 (位于 40h ~ 7Bh) 都是被需要的。

当显示存储器的位元为“1,” 选择信号被发送到相对应的段引脚。当位元为“0,” 非选择信号被发送到相对应的段引脚

COM, SEG, 和 Select/Non-Select 信号说明如下:

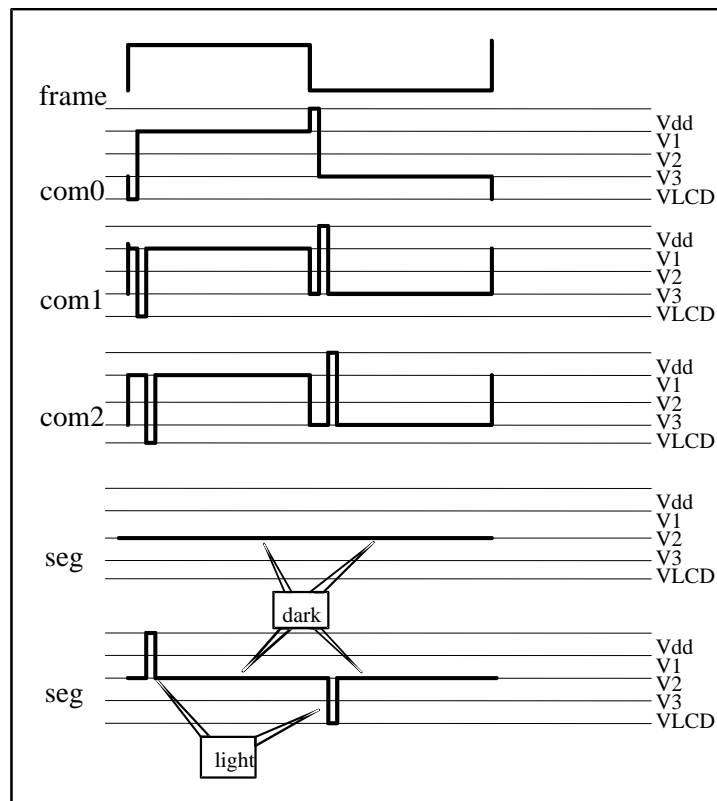


图 6-8 LCD 波形在 1/4 的偏压

6.8.4 LCD 偏压控制

6.8.4.1 IOCE (偏压控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
P9SH	P9SL	P6S	BIAS3	BIAS2	BIAS1	0	SC

Bit 2 ~ 4: (BIAS1~BIAS3).控制位元被用来选择 LCD 的操作电压。如下图的应用电路

LCD Operating Voltage	LCD Vop (VDD=5V)	Ratio
000	2.96V	0.59 VDD
001	3.18V	0.64 VDD
010	3.46V	0.69 VDD
011	3.75V	0.75 VDD
100	4.09V	0.82 VDD
101	4.46V	0.89 VDD
110	4.81V	0.96 VDD
111	5.00V	1.00 VDD

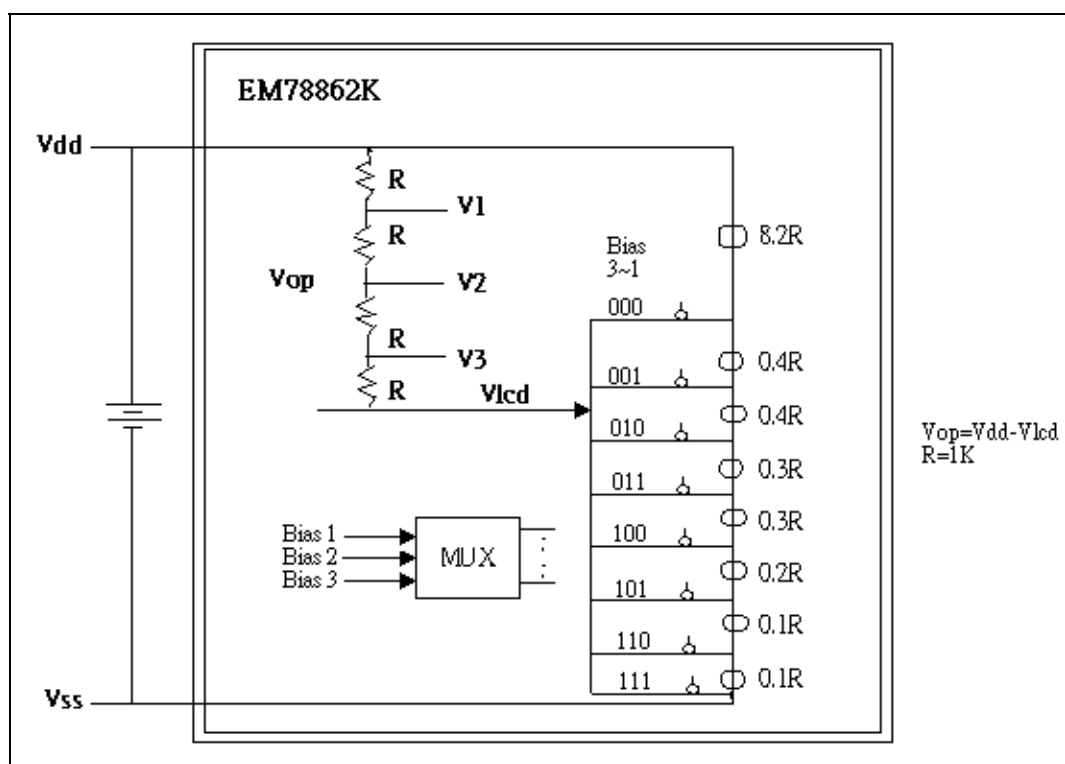


图 6-9 LCD 偏压电路方块图

6.9 代码选择

EM78862K 芯片需要配备一个代码选择寄存器，但它不是正常程序存储的一部分。选择位不能通过正常程序指令来存取。

Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
OSCSEL	1	0	0	1	1	1	0	0	0	MCLK	1

Bit 0, 5, 6, 7, & 10: 保留位，设置这些位元为“1”

Bit 2, 3, 4, 8, & 9: 保留位，清除这些位元为“0”

Bit 1: (MCLK) 主要的时候选择

0: 3.579MHz

1: 1.7895MHz

Bit 11: (OSCSEL) 振荡器选择

0: RC 模式

1: 水晶模式

RC 或水晶振荡代码选择的 OSCSEL 位元被选择。

6.10 指令系统

在指令系统中的每一个指令是一个 13 位元命令，分为 OP 代码以及更多操作数。通常，所有的指令被执行使用过一个简单的指令循环（一个指令由两个震动周期组成）除非程式计数器被指令"MOV R2, A," "ADD R2, A," 或 R2 的算数或逻辑操作（如 "SUB R2, A," "BS(C) R2, 6," "CLR R2," 等），在这种条件下执行两个指令周期。

如果因为某些原因，指令循环周期的规格不适合特定的应用，试着改变指令如下：

- a) 改变一个指令循环周期为 4 个振荡器周期。
- b) 两个指令周期内执行, "JMP," "CALL," "RET," "RETL," & "RETI," 或当被测试为真值是，执行条件跳跃指令 ("JBS," "JBC," "JZ," "JZA," "DJZ," & "DJZA") 也可以在两个指令周期中执行被写入程序计数器的指令。

此位，指令系统还有如下的特点：

- 任何寄存器的每一位都会被直接的设置，清除或测试
- 输入/输出寄存器可以被看做是通用寄存器。因此，输入/输出寄存器可以执行相同的指令。

在指令系统中，标志"R"被作为一个寄存器标识符，通过指令来指定一个寄存器（包括操作寄存器和通用寄存器）被使用。"B"代表位元的值得位元字段命名符，位于寄存器"R"中，并影响操作。"K"代表一个 8 或 10 位的定值或文字值。

指令 二进制	十六进制	助记符	操作	受影响的状态
0 0000 0000 0000	0000	NOP	No Operation	None
0 0000 0000 0001	0001	DAA	Decimal Adjust A	C
0 0000 0000 0010	0002	CONTW	A → CONT	None
0 0000 0000 0011	0003	SLEP	0 → WDT, Stop oscillator	T, P
0 0000 0000 0100	0004	WDTC	0 → WDT	T, P
0 0000 0000 rrrr	000r	IOW R	A → IOCR	None ¹
0 0000 0001 0000	0010	ENI	Enable Interrupt	None
0 0000 0001 0001	0011	DISI	Disable Interrupt	None
0 0000 0001 0010	0012	RET	[Top of Stack] → PC	None
0 0000 0001 0011	0013	RETI	[Top of Stack] → PC, Enable Interrupt	None
0 0000 0001 0100	0014	CONTR	CONT → A	None
0 0000 0001 rrrr	001r	IOR R	IOCR → A	None ¹
0 0000 0010 0000	0020	TBL	R2+A → R2, Bits 8-9 of R2 unchanged	Z, C, DC
0 0000 01rr rrrr	00rr	MOV R,A	A → R	None
0 0000 1000 0000	0080	CLRA	0 → A	Z
0 0000 11rr rrrr	00rr	CLR R	0 → R	Z
0 0001 00rr rrrr	01rr	SUB A,R	R-A → A	Z, C, DC
0 0001 01rr rrrr	01rr	SUB R,A	R-A → R	Z, C, DC
0 0001 10rr rrrr	01rr	DECA R	R-1 → A	Z
0 0001 11rr rrrr	01rr	DEC R	R-1 → R	Z
0 0010 00rr rrrr	02rr	OR A,R	A ∨ R → A	Z
0 0010 01rr rrrr	02rr	OR R,A	A ∨ R → R	Z
0 0010 10rr rrrr	02rr	AND A,R	A & R → A	Z
0 0010 11rr rrrr	02rr	AND R,A	A & R → R	Z
0 0011 00rr rrrr	03rr	XOR A,R	A ⊕ R → A	Z
0 0011 01rr rrrr	03rr	XOR R,A	A ⊕ R → R	Z
0 0011 10rr rrrr	03rr	ADD A,R	A + R → A	Z, C, DC
0 0011 11rr rrrr	03rr	ADD R,A	A + R → R	Z, C, DC
0 0100 00rr rrrr	04rr	MOV A,R	R → A	Z
0 0100 01rr rrrr	04rr	MOV R,R	R → R ²	Z
0 0100 10rr rrrr	04rr	COMA R	/R → A	Z
0 0100 11rr rrrr	04rr	COM R	/R → R	Z
0 0101 00rr rrrr	05rr	INCA R	R+1 → A	Z
0 0101 01rr rrrr	05rr	INC R	R+1 → R	Z
0 0101 10rr rrrr	05rr	DJZA R	R-1 → A, skip if zero	None
0 0101 11rr rrrr	05rr	DJZ R	R-1 → R, skip if zero	None
0 0110 00rr rrrr	06rr	RRCA R	R(n) → A(n-1), R(0) → C, C → A(7)	C

¹ 这个指令仅仅应用于 OC5 ~ IOC9, IOCA, IOCB, IOCC, IOCD, IOCE, & IOCF

² 起始以及目的地必须是一致的

(续上表)

指令 二进制	十六进制	助记符	操作	受影响的状态
0 0110 01rr rrrr	06rr	RRC R	$R(n) \rightarrow R(n-1)$, $R(0) \rightarrow C, C \rightarrow R(7)$	C
0 0110 10rr rrrr	06rr	RLCA R	$R(n) \rightarrow A(n+1)$, $R(7) \rightarrow C, C \rightarrow A(0)$	C
0 0110 11rr rrrr	06rr	RLC R	$R(n) \rightarrow R(n+1)$, $R(7) \rightarrow C, C \rightarrow R(0)$	C
0 0111 00rr rrrr	07rr	SWAPA R	$R(0-3) \rightarrow A(4-7)$, $R(4-7) \rightarrow A(0-3)$	None
0 0111 01rr rrrr	07rr	SWAP R	$R(0-3) \rightarrow R(4-7)$	None
0 0111 10rr rrrr	07rr	JZA R	$R+1 \rightarrow A$, skip if zero	None
0 0111 11rr rrrr	07rr	JZ R	$R+1 \rightarrow R$, skip if zero	None
0 100b brrr rrrr	0xxx	BC R,b	$0 \rightarrow R(b)$	None ³
0 101b brrr rrrr	0xxx	BS R,b	$1 \rightarrow R(b)$	None ⁴
0 110b brrr rrrr	0xxx	JBC R,b	if $R(b)=0$, skip	None
0 111b brrr rrrr	0xxx	JBS R,b	if $R(b)=1$, skip	None
1 00kk kkkk kkkk	1kkk	CALL k	$PC+1 \rightarrow [SP]$, $(Page, k) \rightarrow PC$	None
1 01kk kkkk kkkk	1kkk	JMP k	$(Page, k) \rightarrow PC$	None
1 1000 kkkk kkkk	18kk	MOV A,k	$k \rightarrow A$	None
1 1001 kkkk kkkk	19kk	OR A,k	$A \vee k \rightarrow A$	Z
1 1010 kkkk kkkk	1Akk	AND A,k	$A \& k \rightarrow A$	Z
1 1011 kkkk kkkk	1Bkk	XOR A,k	$A \oplus k \rightarrow A$	Z
1 1100 kkkk kkkk	1Ckk	RETL k	$k \rightarrow A, [Top\ of\ Stack] \rightarrow PC$	None
1 1101 kkkk kkkk	1Dkk	SUB A,k	$k-A \rightarrow A$	Z, C, DC
1 1110 0000 0010	1E02	INT	$PC+1 \rightarrow [SP], 001H \rightarrow PC$	None
1 1110 1000 kkkk	1E8k	PAGE k	$k \rightarrow R5(3:0)$	None
1 1111 kkkk kkkk	1Fkk	ADD A,k	$k+A \rightarrow A$	Z, C, DC

³ 这条指令不是由 RF 操作而来

⁴ 这条指令不能在 RF 下操作

7 最大参数值

等级	符号 L	值	单位
直流供给电压	Vdd	-0.3 to 6	V
输入电压	Vin	-0.5 to Vdd +0.5	V
工作温度范围	Ta	0 to 70	°C

8 直流电特性

■ (Ta=0°C ~ 70°C, VDD=5V±5%, VSS=0V)

符号	参数	条件	最小值	类型	最大值	单位
Clock	Sub-clock 频率	RC OSC. R=2MΩ	F-30%	32.8	F+30%	KHz
IIL1	输入引脚的输入漏电流	VIN = VDD, VSS	-	-	±1	μA
IIL2	双向引脚的输入漏电流	VIN = VDD, VSS	-	-	±1	μA
VIH	输入高电压	-	0.8VDD	-	VDD	V
VIL	输入低电压	-	VSS	-	0.2VDD	V
VIHT	输入高阈值电压	重启	2.0	-	-	V
VILT	输入低阈值电压	重启	-	-	0.8	V
VIHX	时钟输入高电压	OSCI	3.5	-	-	V
VILX	时钟输入低电压	OSCI	-	-	1.5	V
VHscan	关键点扫面输入高电压	Port 6 for key scan	3.5	-	-	V
VLscan	关键点扫面输入低电压	Port 6 for key scan	-	-	1.5	V
VOH1	输出高电压 (Port 5.4~7, 6, 7, 8)	IOH = -1.6mA	0.8VDD	-	VDD	V
	(Port 9)	IOH = -6.0mA	0.8VDD	-	VDD	V
VOL1	输出低电压 (Port 5.4~7, 6, 7, 8)	IOL = 1.6mA	VSS	-	0.2VDD	V
	(Port 9)	IOL = 6.0mA	VSS	-	0.2VDD	V
Vcom	模组压降	Io=+/- 50 uA	-	-	2.9	V
Vseg	段压降	Io=+/- 50 uA	-	-	3.8	V
Vlcd	LCD 驱动参考电压	反差调整	0.6VDD	-	VDD	V
IPH	上拉电流	上拉电平输入引脚在 VSS	-	-10	-15	μA
ISB1	掉电流 (睡眠模式)	所有的输入与 I/O 引脚为 VDD, 输出引脚悬浮, WDT 关闭	-	1	4	μA
ISB2	掉电流 (空闲模式)	所有的输入与 I/O 引脚为 VDD, 输出引脚悬浮, WDT 关闭, LCD 开启	-	50	70	μA
ISB3	低时钟电流 (绿色模式)	CLK=32.768KHz, all 所有的输入与 I/O 引脚为 VDD, 输出引脚悬浮, WDT 关闭, LCD 开启	-	80	100	μA
ICC	操作电源电流 (正常模式)	RESET=High, CLK=3.579MHz, 输出引脚悬浮, LCD 开启	-	1.5	1.9	mA

■ (Ta=0°C ~ 70°C, VDD=3V±5%, VSS=0V)

符号	参数	条件	最小值	类型	最大值	单位
ISB1	掉电流 (睡眠模式)	所有的输入与 I/O 引脚为 VDD, 输出引脚悬浮, WDT 关闭	-	1	2	μA
ISB2	掉电流 (空闲模式)	所有的输入与 I/O 引脚为 VDD, 输出引脚悬浮, WDT 关闭, LCD 开启	-	25	35	μA
ISB3	低时钟电流 (绿色模式)	CLK=32.768KHz, all 所有的输入与 I/O 引脚为 VDD, 输出引脚悬浮, WDT 关闭, LCD 开启	-	35	45	μA
ICC	操作电源电流 (正常模式)	RESET=High, CLK=3.579MHz, 输出引脚悬浮, LCD 开启	-	0.9	1.2	mA

9 交流电特性

■ (Ta=0°C ~ 70°C, VDD=5V, VSS=0V)

符号	参数	条件	最小值	类型	最大值	单位
Dclk	输入 CLD 占空度	-	45	50	55	%
Tins	指令循环周期	32.768K 3.579M	-	60 550	-	μs ns
Tdrh	装置延迟保持时间	-	-	18	-	ms
Twdt	看门狗计时器周期	Ta = 25°C	-	18	-	ms

描述	符号	最小值	类型	最大值	单位
OSC 开启 (32.768KHz) (3.579MHz PLL)	Tosc	2000 -	-	- 10	ms

10 时序图

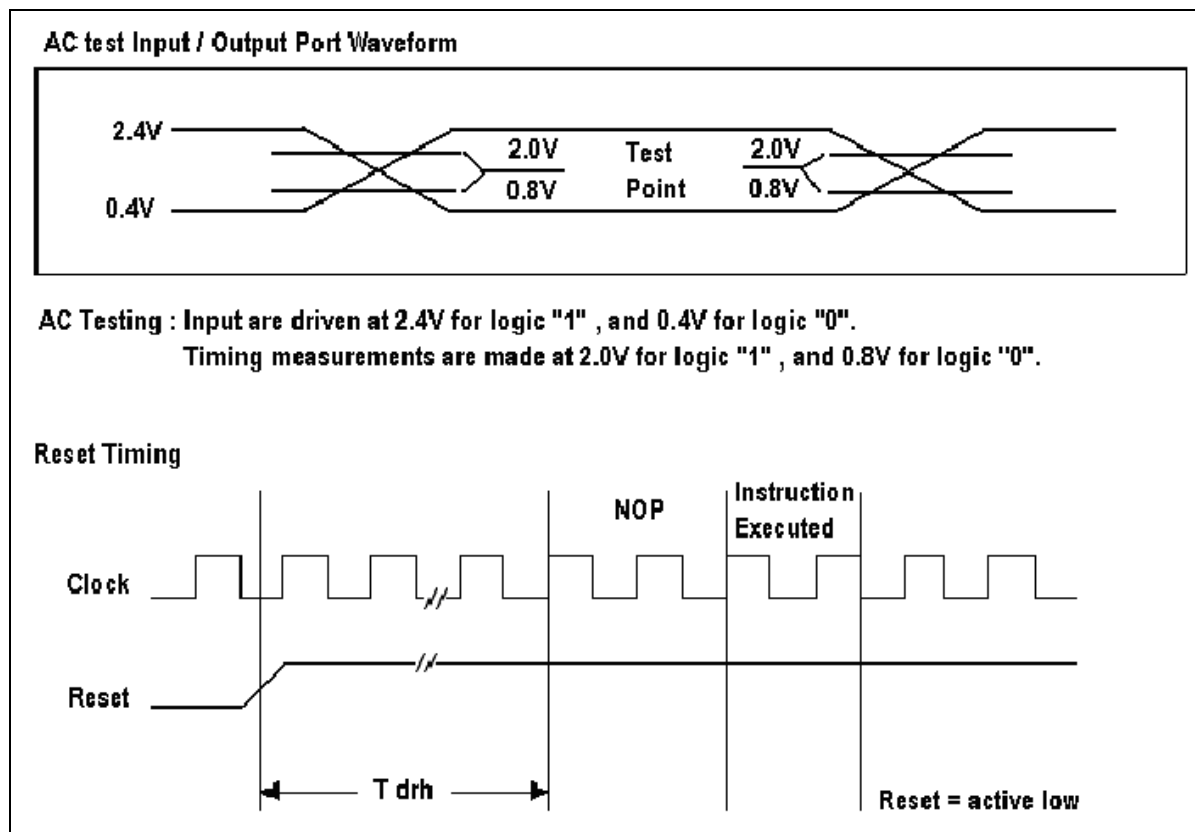


图10-1 交流时序图

11 应用电路

11.1 水晶模式应用

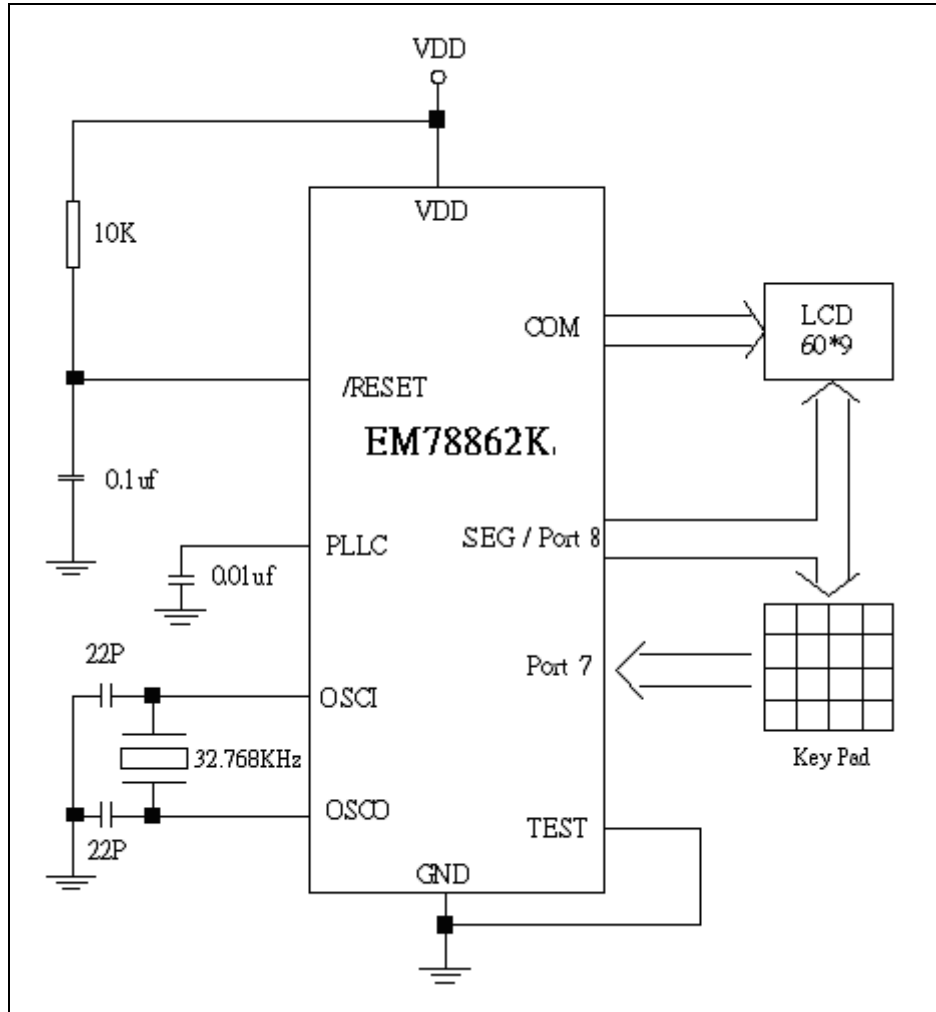


图11-1 水晶模式应用的电路图

11.2 RC模式应用

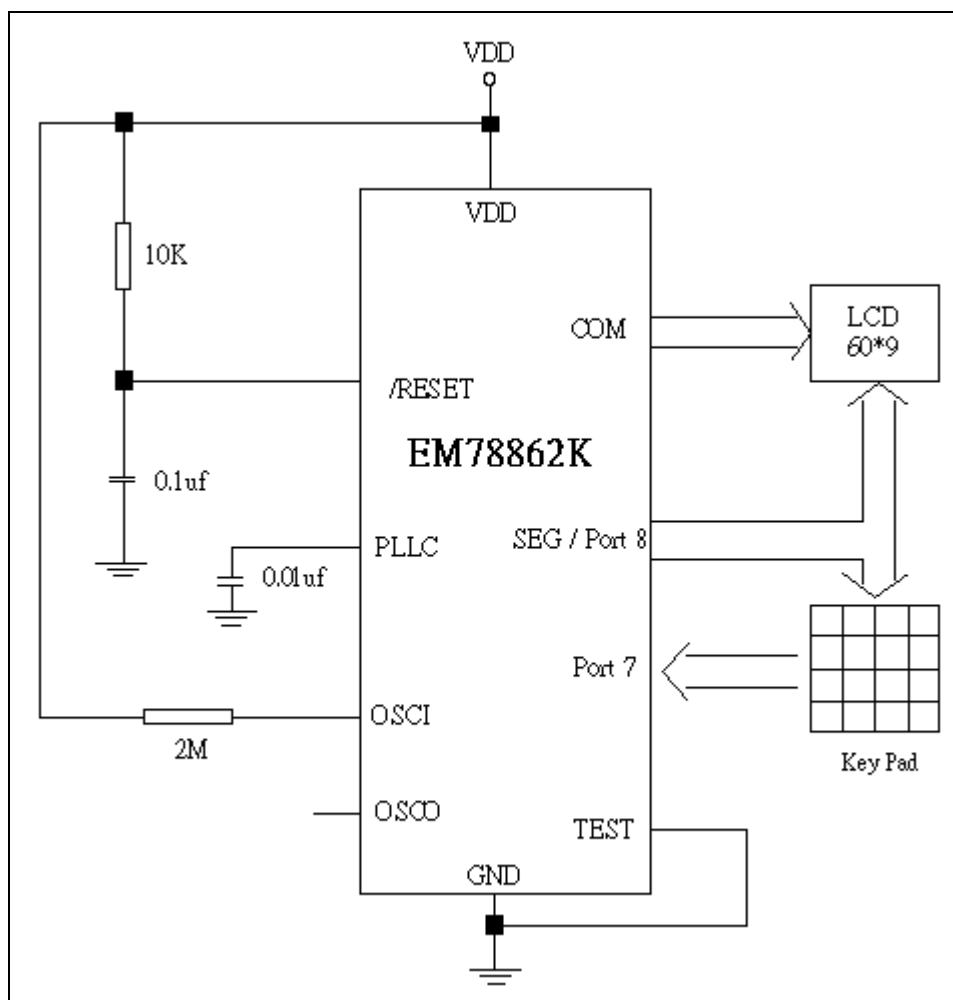


图11-2 RC模式应用的电路图

12 Pad 图及位置

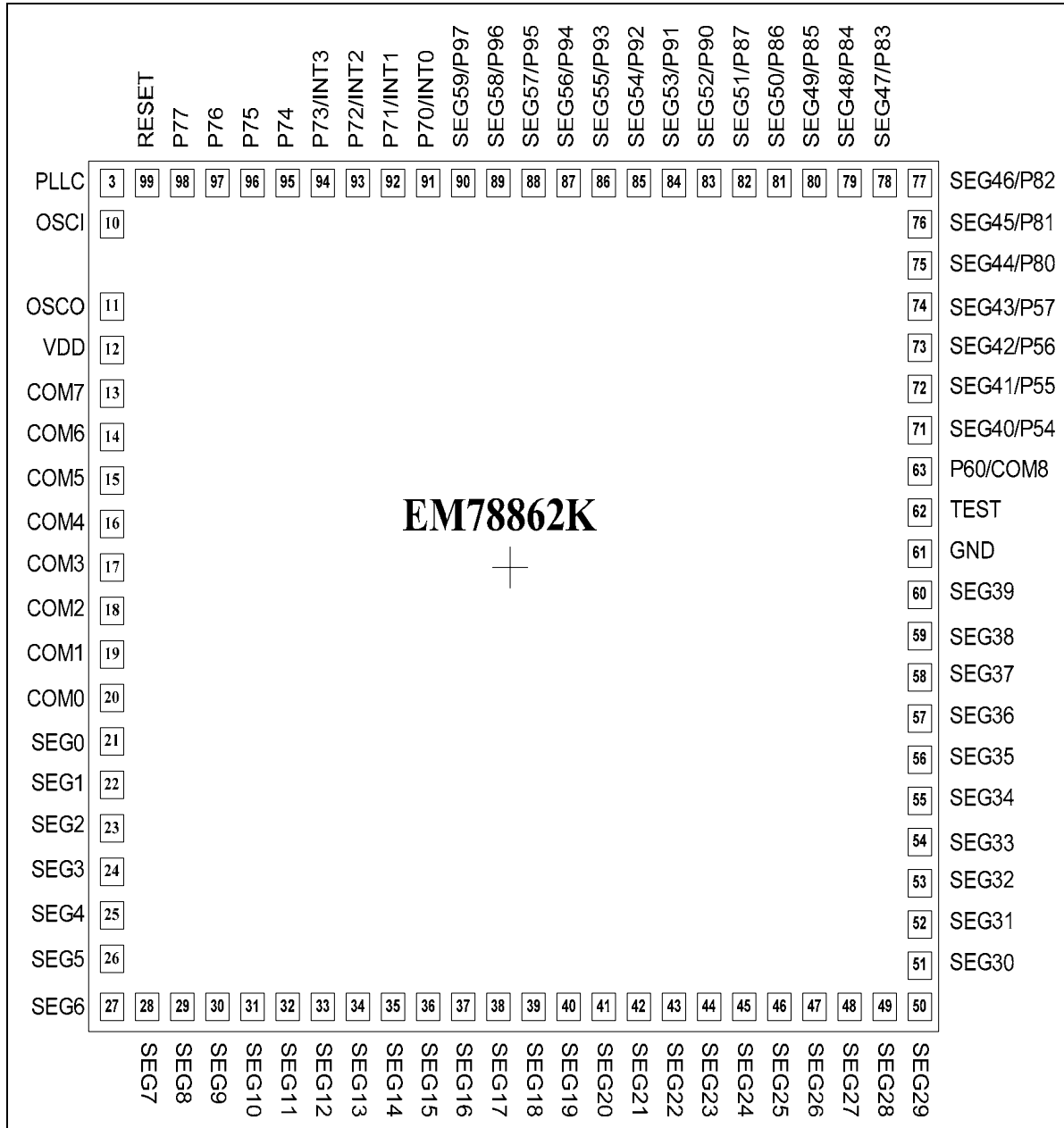


图12-1 WM78862K Pad 图及位置

12.1 PAD坐标

Pin No.	Symbol	X	Y	Pin No.	Symbol	X	Y
1	NC	-	-	41	SEG20	250.2	-1012.5
2	NC	-	-	42	SEG21	349.2	-1012.5
3	PLLC	-1165.5	1012.5	43	SEG22	448.2	-1012.5
4	NC	-	-	44	SEG23	547.2	-1012.5
5	NC	-	-	45	SEG24	646.2	-1012.5
6	NC	-	-	46	SEG25	745.2	-1012.5
7	NC	-	-	47	SEG26	844.2	-1012.5
8	NC	-	-	48	SEG27	947.7	-1012.5
9	NC	-	-	49	SEG28	1051.2	-1012.5
10	OSCI	-1165.5	899.1	50	SEG29	1165.5	-1012.5
11	OSCO	-1165.5	674.01	51	SEG30	1165.5	-904.5
12	VDD	-1165.5	575.01	52	SEG31	1165.5	-801
13	COM7	-1165.5	471.51	53	SEG32	1165.5	-697.5
14	COM6	-1165.5	359.01	54	SEG33	1165.5	-598.5
15	COM5	-1165.5	260.01	55	SEG34	1165.5	-499.5
16	COM4	-1165.5	161.01	56	SEG35	1165.5	-400.5
17	COM3	-1165.5	57.51	57	SEG36	1165.5	-301.5
18	COM2	-1165.5	-45.99	58	SEG37	1165.5	-202.5
19	COM1	-1165.5	-149.49	59	SEG38	1165.5	-103.5
20	COM0	-1165.5	-252.99	60	SEG39	1165.5	-4.5
21	SEG0	-1165.5	-356.49	61	GND	1165.5	99
22	SEG1	-1165.5	-459.99	62	TEST	1165.5	202.5
23	SEG2	-1165.5	-567.99	63	P60/ COM8	1165.5	301.5
24	SEG3	-1165.5	-671.49	64	NC	-	-
25	SEG4	-1165.5	-779.49	65	NC	-	-
26	SEG5	-1165.5	-892.8	66	NC	-	-
27	SEG6	-1165.5	-1012.5	67	NC	-	-
28	SEG7	-1050.3	-1012.5	68	NC	-	-
29	SEG8	-942.3	-1012.5	69	NC	-	-
30	SEG9	-838.8	-1012.5	70	NC	-	-
31	SEG10	-739.8	-1012.5	71	SEG40/ P54	1165.5	400.5
32	SEG11	-640.8	-1012.5	72	SEG41/ P55	1165.5	499.5
33	SEG12	-541.8	-1012.5	73	SEG42/ P56	1165.5	598.5
34	SEG13	-442.8	-1012.5	74	SEG43/ P57	1165.5	697.5
35	SEG14	-343.8	-1012.5	75	SEG44/ P80	1165.5	801
36	SEG15	-244.8	-1012.5	76	SEG45/ P81	1165.5	904.5
37	SEG16	-145.8	-1012.5	77	SEG46/ P82	1165.5	1012.5
38	SEG17	-46.8	-1012.5	78	SEG47/ P83	1057.5	1012.5
39	SEG18	52.2	-1012.5	79	SEG48/ P84	954	1012.5
40	SEG19	151.2	-1012.5	80	SEG49/ P85	855	1012.5

(续上表)

Pin No.	Symbol	X	Y	Pin No.	Symbol	X	Y
81	SEG50/ P86	756	1012.5	91	P70/ INT0	-234	1012.5
82	SEG51/ P87	657	1012.5	92	P71/ INT1	-333	1012.5
83	SEG52/ P90	558	1012.5	93	P72/ INT2	-432	1012.5
84	SEG53/ P91	459	1012.5	94	P73/ INT3	-531	1012.5
85	SEG54/ P92	360	1012.5	95	P74	-630	1012.5
86	SEG55/ P93	261	1012.5	96	P75	-729	1012.5
87	SEG56/ P94	162	1012.5	97	P76	-828	1012.5
88	SEG57/ P95	63	1012.5	98	P77	-931.5	1012.5
89	SEG58/ P96	-36	1012.5	99	RESET	-1048.5	1012.5
90	SEG59/ P97	-135	1012.5	100	NC	-	-

注解

PCB布局中，电路板一定要连到VSS
 (芯片基底必须被连接到VSS或保持浮动).

