
EM88F752N

8位微控制器

产品规格书

版本1.5

义隆电子股份有限公司

2018.02



商标告知:

IBM 为一个注册商标, PS/2 是 IBM 的商标之一。

Windows 是微软公司的商标。

ELAN 和 ELAN 标志  是义隆电子股份有限公司的商标。

版权所有 © 2018 义隆电子股份有限公司

所有权利保留

台湾印制

本使用说明文件内容如有变动恕不另作通知。关于该规格书的准确性、适当性或者完整性, 义隆电子股份有限公司不承担任何责任。义隆电子股份有限公司不承诺对本使用说明文件之内容及信息有更新及校正之义务。本规格书的内容及信息将为符合确认之指示而变更。

在任何情况下, 义隆电子股份有限公司对本使用说明文件中的信息或内容的错误、遗漏, 或者其它不准确性不承担任何责任。由于使用本使用说明文件中的信息或内容而导致的直接, 间接, 特别附随的或结果的损害, 义隆电子股份有限公司没有义务负责。

本规格书中提到的软件 (如果有), 都是依据授权或保密合约所合法提供的, 并且只能在这些合约的许可条件下使用或者复制。

义隆电子股份有限公司的产品不是专门设计来应用于生命维持的用具, 装置或者系统。义隆电子股份有限公司的产品不支持而且禁止在这些方面的应用。

未经义隆电子股份有限公司书面同意, 任何个人或公司不得以任何形式或方式对本使用说明文件的内容之任一部分进行复制或传输。



义隆电子股份有限公司

总公司:

地址: 台湾新竹科学园区创新一路 12 号

电话: +886 3 563-9977

传真: +886 3 563-9966

webmaster@emc.com.tw

<http://www.emc.com.tw>

香港分公司:

义隆电子 (香港) 有限公司
九龙观塘巧明街 95 号世达中心
19 楼 A 室

电话: +852 2723-3376

传真: +852 2723-7780

elanhk@emc.com.hk

USA:

Elan Information
Technology Group (USA)

P.O. Box 601

Cupertino, CA 95015

USA

Tel: +1 408 366-8225

Fax: +1 408 366-8225

深圳分公司:

义隆电子 (深圳) 有限公司
深圳市南山区高新技术产业园
南区高新南六道迈科龙大厦
8A

邮编: 518057

电话: +86 755 2601-0565

传真: +86 755 2601-0500

elan-sz@elanic.com.cn

上海分公司:

义隆电子 (上海) 有限公司
地址: 上海市浦东新区张江
高科碧波路 5 号科苑大楼 6
楼

邮编: 201203

电话: +86 21 5080-3866

传真: +86 21 5080-0273

elan-sh@elanic.com.cn

目录

1	综述	1
2	特性	1
2.1	选择表格	2
3	引脚配置	3
4	引脚描述	5
5	功能结构图	8
6	功能描述	9
6.1	操作寄存器	9
6.1.1	R0: IAR (间接寻址寄存器)	9
6.1.2	R1: BSR(库选择控制寄存器)	9
6.1.3	R2: PCL(程序计数器低位)	9
6.1.4	R3: SR (状态寄存器)	15
6.1.5	R4: RSR (RAM 选择寄存器)	16
6.1.6	Bank0 R5 ~ RA (Port 5 ~ Port A)	16
6.1.7	Bank0 RB IOCR5 (IO Port 5 控制寄存器)	16
6.1.8	Bank0 RC IOCR6 (IO Port 6 控制寄存器)	16
6.1.9	Bank0 RE: OMCR (操作模式控制寄存器)	16
6.1.10	Bank0 RF: EIESCR (外部中断沿选择控制寄存器)	19
6.1.11	Bank0 R10: WUCR1 (唤醒控制寄存器 1)	19
6.1.12	Bank0 R11: WUCR2 (唤醒控制寄存器 2)	20
6.1.13	Bank0 R12: WUCR3 (唤醒控制寄存器 3)	20
6.1.14	Bank0 R13: (保留)	20
6.1.15	Bank0 R14: SFR1 (状态标志寄存器 1)	21
6.1.16	Bank0 R15: SFR2 (状态标志寄存器 2)	21
6.1.17	Bank0 R16: SFR3 (状态标志寄存器 3)	22
6.1.18	Bank0 R17: SFR4 (状态标志寄存器 4)	22
6.1.19	Bank 0 R18: (保留)	23
6.1.20	Bank0 R19: SFR6 (状态标志寄存器 6)	23
6.1.21	Bank0 R1A: (保留)	23
6.1.22	Bank0 R1B: IMR1 (中断屏蔽寄存器 1)	23
6.1.23	Bank0 R1C: IMR2 (中断屏蔽寄存器 2)	24

6.1.24 Bank 0 R1D: IMR3 (中断屏蔽寄存器 3).....	24
6.1.25 Bank0 R1E: IMR4 (中断屏蔽寄存器 4).....	25
6.1.26 Bank0 R1F: (保留).....	26
6.1.27 Bank0 R20: IMR6 (中断屏蔽寄存器 6)	26
6.1.28 Bank0 R21: WDTCSR (看门狗定时器控制寄存器).....	26
6.1.29 Bank0 R22: TCCCR (TCC 控制寄存器)	27
6.1.30 Bank0 R23: TCCD (TCC 数据寄存器).....	28
6.1.31 Bank0 R24: TC1CR1 (定时器/计数器 1 控制寄存器 1).....	28
6.1.32 Bank0 R25: TC1CR2 (定时器/计数器 1 控制寄存器 2)	29
6.1.33 Bank0 R26: TC1DA (定时器/计数器 1 数据缓冲器 A).....	30
6.1.34 Bank0 R27: TC1DB (定时器/计数器 1 数据缓冲器 B)	30
6.1.35 Bank0 R28: TC2CR1 (定时器/计数器 2 控制寄存器 1).....	31
6.1.36 Bank0 R29: TC2CR2 (定时器/计数器 2 控制寄存器 2).....	31
6.1.37 Bank0 R2A: TC2DA (定时器/计数器 2 数据缓冲器 A).....	33
6.1.38 Bank0 R2B: TC2DB (定时器/计数器 2 数据缓冲器 B).....	33
6.1.39 Bank0 R2C: TC3CR1 (定时器/计数器 3 控制寄存器 1).....	33
6.1.40 Bank0 R2D: TC3CR2 (定时器/计数器 3 控制寄存器 2).....	34
6.1.41 Bank0 R2E: TC3DA (定时器/计数器 3 数据缓冲器 A)	35
6.1.42 Bank0 R2F: TC3DB (定时器/计数器 3 数据缓冲器 B).....	35
6.1.43 Bank0 R30: I2CCR1 (I2C 状态和控制寄存器 1).....	35
6.1.44 Bank0 R31: I2CCR2 (I2C 状态和控制寄存器 2).....	36
6.1.45 Bank0 R32: I2CSA (I2C 从机地址寄存器)	38
6.1.46 Bank0 R33: I2CDB (I2C 数据缓存寄存器).....	38
6.1.47 Bank0 R34: I2CDAL (I2C 器件地址寄存器).....	38
6.1.48 Bank0 R35: I2CDAH (I2C 器件地址寄存器)	38
6.1.49 Bank0 R36~R3D: (保留).....	38
6.1.50 Bank 0 R3E: ADCR1 (ADC 控制寄存器 1)	39
6.1.51 Bank0 R3F: ADCR2 (ADC 控制寄存器 2)	40
6.1.52 Bank0 R40: ADISR (模数转换输入通道选择寄存器)	40
6.1.53 Bank0 R41: ADER1 (模数转换输入控制寄存器 1).....	41
6.1.54 Bank0 R42: (保留).....	42
6.1.55 Bank0 R43: ADDL (模数转换数据的低字节).....	42
6.1.56 Bank0 R44: ADDH (模数转换数据的高字节).....	42
6.1.57 Bank0 R45 ADCVL (模数转换器比较的低字节).....	42
6.1.58 Bank0 R46 ADCVH (模数转换器比较高字节).....	43

6.1.59 Bank0 R47 ~ R4F(保留)	43
6.1.60 Bank1 R5 IOCR8 (IO Port 8 控制寄存器).....	43
6.1.61 Bank 1 R6 ~ R7 (保留)	43
6.1.62 Bank1 R8: P5PHCR (Port 5 上拉控制寄存器).....	43
6.1.63 Bank1 R9: P6PHCR (Port 6 上拉控制寄存器).....	44
6.1.64 Bank1 RA: P8APHCR (Port 8 上拉控制寄存器).....	44
6.1.65 Bank1 RB: P5PLCR (Port 5 下拉控制寄存器).....	44
6.1.66 Bank1 RC: P6PLCR (Port 6 下拉控制寄存器).....	45
6.1.67 Bank1 RD: P8APLCR (Port 8 下拉控制寄存器)	45
6.1.68 Bank1 RE: P5HDSCR (Port 5 高驱动/灌控制寄存器)	46
6.1.69 Bank1 RF: P6HDSCR (Port 6 高驱动/灌控制寄存器).....	46
6.1.70 Bank1 R10: P8AHDSCR (Port 8 高驱动/灌控制寄存器)	46
6.1.71 Bank1 R11: P5ODCR (Port 5 漏极开路控制寄存器)	46
6.1.72 Bank1 R12: P6ODCR (Port 6 漏极开路控制寄存器).....	47
6.1.73 Bank1 R13: P8AODCR (Port 8 漏极开路控制寄存器).....	47
6.1.74 Bank1 R14: DeadTCR (死区时间控制寄存器).....	47
6.1.75 Bank1 R15: DeadTR (死区时间寄存器)	48
6.1.76 Bank1 R16: PWMSCR (PWM 源时钟控制寄存器)	48
6.1.77 Bank1 R17: PWMACR (PWMA 控制寄存器).....	49
6.1.78 Bank1 R18: PRDAL (PWMA 周期的低字节)	50
6.1.79 Bank1 R19: PRDAH (PWMA 周期的高字节).....	50
6.1.80 Bank1 R1A: DTAL (PWMA 占空比的低字节).....	50
6.1.81 Bank1 R1B: DTAH (PWMA 占空比的高字节).....	50
6.1.82 Bank1 R1C: TMRAL (定时器 A 的低字节)	51
6.1.83 Bank1 R1D: TMRAH (定时器 A 的高字节)	51
6.1.84 Bank1 R1E: PWMBCR (PWMB 控制寄存器)	51
6.1.85 Bank1 R1F: PRDBL(PWMB 周期的低字节)	52
6.1.86 Bank1 R20: PRDBH (PWMB 周期的高字节).....	52
6.1.87 Bank1 R21: DTBL (PWMB 占空比的低字节).....	52
6.1.88 Bank1 R22: DTBH (PWMB 占空比的高字节).....	52
6.1.89 Bank1 R23: TMRBL (定时器 B 的低字节).....	53
6.1.90 Bank1 R24: TMRBH (定时器 B 的高字节).....	53
6.1.91 Bank1 R25 ~ R39: (保留)	53
6.1.92 Bank1 R40: WCR (时钟定时器控制寄存器)	53
6.1.93 Bank1 R41~R43: (保留)	53

6.1.94 Bank1 R44: FLKR (闪存密钥寄存器用于表格写使用)	54
6.1.95 Bank1 R45: TBPTL (表指针低寄存器)	54
6.1.96 Bank1 R46: TBPTH (表指针高寄存器)	54
6.1.97 Bank1 R47: STKMON (堆指针)	54
6.1.98 Bank1 R48: PCH (程序计数器高位)	55
6.1.99 Bank1 R49: LVDCCR (低电压侦测器控制寄存器)	55
6.1.100 Bank1 R4D TBWCR (表写入控制寄存器)	56
6.1.101 Bank1 R4E: 0cL(表写入起始地址低字节)	56
6.1.102 Bank1 R4F: TBWAH (表写入起始地址高字节)	56
6.1.103 Bank2 R5 ~R46 (保留)	57
6.1.104 Bank2 R47 LOCKPR (锁页码寄存器)	57
6.1.105 Bank2 R48 LOCKCR (锁控制寄存器)	57
6.1.106 R50~R7F, Banks 0~3 R80~RFF	57
6.2 TCC/WDT&预分频器	58
6.3 I/O 端口	59
6.4 复位与唤醒	62
6.4.1 复位	62
6.4.2 RST、T 和 P 状态寄存器的状态	66
6.5 中断	82
6.6 A/D 转换器	84
6.6.1 ADC 数据寄存器	85
6.6.2 A/D 取样时间	85
6.6.3 A/D 转换时间	85
6.6.4 睡眠模式的 ADC 操作	86
6.6.5 编程过程/注意事项	87
6.6.6 编程过程用于侦测内部 VDD	87
6.7 定时器	89
6.7.1 定时器/计数器模式	90
6.7.2 窗口模式	91
6.7.3 捕捉模式	92
6.7.4 可编程分频输出模式和脉宽调制模式	93
6.7.5 PDO	93
6.7.6 PWM	94
6.7.7 蜂鸣器模式	94

6.8 PWM	95
6.8.1 概述	96
6.8.2 增量定时器计数器(TMRX: TMRAH/TMRAL , TMRBH/TMRBL)	98
6.8.3 PWM 时间周期(PRDx: PRDAL/H, PRDBL/H)	98
6.8.4 PWM 占空比周期 (DTX: DTAH/DTAL 或 DTBH/DTBL)	99
6.8.5 对偶 PWM 模式	99
6.9 I2C 功能	101
6.9.1 7 位从机地址:	102
6.9.2 10 位从机地址	103
6.9.3 主机模式	105
6.9.4 从机模式	106
6.10 增强保护	107
6.10.1 增强保护编程	107
6.11 应用编程	108
6.11.1 应用编程	108
6.12 低电压侦测	109
6.12.1 LVD	109
6.13 振荡器	110
6.13.1 振荡器模式	110
6.13.2 内部 RC 振荡器模式	111
6.14 上电注意事项	112
6.15 外部上电复位电路	112
6.16 残留电压保护	113
6.17 代码选项	114
6.17.1 代码选项寄存器(Word 0)	114
6.17.2 代码选项寄存器(Word 1)	115
6.17.3 代码选项寄存器(Word 2)	117
6.17.4 代码选项寄存器(Word 3)	117
6.18 指令集	119
7 绝对最大值	123
8 DC 电气特性	123
9 AC 电气特性	126



附录

A	编码与制造信息	127
B	封装类型.....	129
C	封装信息	130
	C.1 EM88F752NSO20	130
	C.2 EM88F752ND20.....	131
	C.3 EM88F752NSS20	132
	C.4 EM88F752ND16/AD16	133
	C.5 EM88F752NSO16/ASO16	134
	C.6 EM88F752NSS16/ASS16	135
D	品质保证和可靠性.....	136
	D.1 地址缺陷检测.....	136
E	EM88F752N 烧录引脚清单.....	137

规格修订历史

版本	版本描述	日期
1.0	初版	2015/10/30
1.1	1. 在应用处增加说明 2. 新增图 6-40 3. 修改 TPEPCR1, TPEPCR2 寄存器的位元名称 4. 修改转换位的描述 5. 修改 TPAEP 的描述 6. 修改绝对最大值 7. 修改 DC 和 AC 电气特性 8. 修改封装名称 9. 修改寄存器的名称 10. 修改振荡器特性 11. 修改表 E-1 12. 修改图 6-3 13. 修改 IRC 振荡器模式的描述 14. 修改指令集的描述 15. 删除图 6-12	2015/12/11
	1. 新增用户应用注意事项 2. 新增 6.1.62 节的注意 3. 新增 6.1.65 节的注意 4. 修改特性章节的封装名称、封装信息、封装类型、烧录引脚清单章节 5. 修改中断数量 6. 修改编码与制造信息 7. 修改目录中的寄存器和封装名称 8. 修改寄存器中位元的定义(BSR, TBPTH, PCH, TBWAH) 9. 修改 WCR 寄存器的名称 10. 修改 6.5 节的描述 11. 修改 ADC 编程过程的描述 12. 修改 I2C 7 为从机地址的描述 13. 修改 R2 的描述	2016/06/02
1.3	1. 新增 LVR1 特性 2. 新增 LVD 描述	2016/12/16

	3. 修改 6.2 节描述 4. 修改表 4 Bank 0 R0 描述 5. 修改表 4 Bank 0 RE 描述 6. 修改表 4 Bank 0 RE31 描述 7. 修改第 8 章 Flash 特性 8. 修改第 8 章 ADC 特性 9. 修改 6.12 节描述 10. 修改 6.11 节描述 11. 删除 LVR2, LVR3	
1.4	1. 增加晶振特性 2. 修改 AD 特性 3. 修改数据存储器配置 4. 修改图 3-1~3、图 5-1 5. 删除寄存器的描述(TPEPCR1、TPEPCR2、TPCCR、TPCR1、TPCR2、TPCR3、TPAHTH、TPAHTL、TPALTH、TPALTL、TPAH、TPAL、TPSTH、TPSTL) 6. 删除触控键的描述 7. 删除触控键特性	2017/10/02
1.5	1.修改 IRC 漂移率表 2. 修改 IRC 模式选择表 3. 修改代码选项	2018/02/21

用户应用注意事项

(使用芯片前, 请仔细阅读如下说明, 其中包含重要的信息)

1. 在VDD和VSS之间需要0.1 μ F的电容。
2. 当PRDAL(PRDBL)寄存器更新时, PWMA(PWMB)占空比/周期将重载。
3. 死区寄存器中的值必须小于占空比周期寄存器中的值, 为了避免在PWM输出是出现意外的行为。
4. 为了获得准确的值, ADC必须在AD转换期间避免在I/O引脚上的数据转换。
5. 如果P50,P51作为外部中断, 上拉(下拉)功能将自动禁止, 相应的控制位无效。

1 综述

EM88F752N是采用低功耗高速CMOS工艺设计开发的8位微控制器。它有片内2K*16位电可擦式闪存。

它的除错功能内建在EM88F752N芯片。用户可以从JTAG端口读取程序代码，监控片内寄存器状态，存储器和电脑中的追踪日志。

使用OCDS，用户可以使用义隆烧录器轻松地烧写开发代码。

2 特性

- CPU配置
 - 2K*16位闪存
 - (48+256)字节通用目的寄存器
 - 超过10年的数据保持
 - 8级堆栈用于子程序嵌套
 - 在5V/4MHz电流小于1mA
 - 在3V/16kHz，典型值为15μA
 - 在3V/32kHz，典型值为22μA
 - 在睡眠模式下，典型值为1 μA
 - 电压电平复位
 - LVR: 2.7V, 1.8V (BOR)
 - 1组4个可编程电平电压侦测器
 - LVD: 4.5V, 4.0V, 3.3V, 2.2V
- I/O端口配置
 - 3组双向I/O端口: P5, P6, P8
 - 3个可编程引脚改变唤醒端口P5, P6, P8
 - 3个可编程上拉 I/O端口: P5, P6, P8
 - 3个可编程下拉 I/O端口: P5, P6, P8
 - 3个可编程漏极开路 I/O端口: P5, P6, P8
 - 3个可编程高灌/驱动 I/O端口: P5, P6, P8
- 工作电压范围:
 - 在-40°C~85°C为2.4V~5.5V (工业级)
 - 在0°C~70°C为2.1V~5.5V (商业级)
- 工作频率范围 (基于两个主时钟):
 - 主振荡器:
 - 晶体模式:
 - DC ~ 20MHz在4.5V~5.5V
 - DC ~ 16MHz在3.5V~5.5V
 - DC ~ 8MHz在2.1V~5.5V
 - IRC模式:
 - DC ~ 20MHz在4.5V~5.5V
 - DC ~ 16MHz 在3.5V~5.5V
 - DC ~ 8MHz 在2.1V~5.5V
 - 外部配置
 - 8位具有选择信号源、触发沿、溢出中断的实时时钟/计数器 (TCC)
 - 2个带有10位分辨率的脉冲宽度调制(PWMA, PWMB), 与定时器A和B共享
 - 3个带有7种模式的8位定时器(TC1/TC2/TC3):定时器/计数器/捕捉/窗口/蜂鸣器/PWM/PDO(可编程分频输出)模式。TC1+TC2可降阶为一个16位计数器/定时器。
 - 8+1个通道带有12位分辨率的模数转换器
 - 其中的1个通道为 1/2 VDD功率检测器
 - 带有7/10位地址和8位数据发射/接收模式的I²C功能
 - 掉电(睡眠)模式
 - 20可用中断: (3个外部, 17个内部)
 - 看门狗定时器中断
 - 外部中断: EINT0, EINT1
 - TCC溢出中断
 - TC1, TC2, TC3溢出中断
 - 输入端口状态改变中断
 - ADC完成中断
 - PWMA, PWMB周期/占空比匹配完成中断
 - I²C转移/接收/中止中断
 - LVD中断
 - 系统保持中断
 - 单周期指令
 - 在振荡器模式下的5种振荡器范围

振荡范围	振荡器模式
20 MHz ~ 12 MHz	HXT1
12 MHz ~ 6 MHz	HXT2
6 MHz ~ 1 MHz	XT
1 MHz ~ 100 KHz	LXT1
32.768KHz	LXT2

内部 RC 频率	漂移率			
	温度 (-40°C~+85°C)	电压 (2.1V~5.5V)	制程	总计
4MHz	±2%	±1%	±1%	±4%
6MHz	±2%	±1%	±1%	±4%
8MHz	±2%	±1%	±1%	±4%
12MHz	±2%	±1%	±1%	±4%
16MHz	±2%	±1%	±1%	±4%
20MHz	±2%	±1%	±1%	±4%

副振荡器:

- IRC模式: 16k/128k Hz
- 晶体模式: 32.768kHz

- 可编程自由运行看门狗定时器
 - 看门狗定时器: 在25°C, VDD =5V, 16.5ms ± 5%, 温度范围 ± 5% (-40°C ~+85°C)
 - 看门狗定时器: 在25°C, VDD =3V, 16.5ms ± 5%, 温度范围 ± 5% (-40°C ~+85°C)
 - 每个指令周期有两个时钟
- 封装类型:

● 20-pin SOP	: 300mil	EM88F752NSO20
● 20-pin DIP	: 300mil	EM88F752ND20
● 20-pin SSOP	: 209mil	EM88F752NSS20
● 16-pin DIP	: 300mil	EM88F752ND16
● 16-pin SSOP	: 150mil	EM88F752NSS16
● 16-pin SOP	: 150mil	EM88F752NSO16
● 16-pin DIP	: 300mil	EM88F752NAD16
● 16-pin SSOP	: 150mil	EM88F752NASS16
● 16-pin SOP	: 150mil	EM88F752NASO16

注: 绿色产品不包含有害物质

2.1 选择表格

特性		EM88F752N	EM88F752N	EM88F752NA
封装类型		SSOP-20 SOP-20 DIP-20	SSOP-16 SOP-16 DIP-16	SSOP-16 SOP-16 DIP-16
工作电压(V)		2.1~5.5 ⁽²⁾	2.1~5.5 ⁽²⁾	2.1~5.5 ⁽²⁾
工作速率	振荡器速率 (MHz)	20	20	20
	指令周期 (ns)	100	100	100
片内闪存(16 个字)		2K	2K	2K
片内 SRAM (8 个字节)		304	304	304
看门狗定时器		是	是	是
RTC (时钟时间)		是	是	是
PWM 输出	分辨率	10	10	10
	PWM 定时器	2	1	2
	PWM 输出	4	1	2
	补数	是	否	否
	死区时间	是	否	否
12 位 ADC	kSPS	100	100	100
	功率侦测	½ VDD	½ VDD	½ VDD
	通道	8	7	8
	取样和保持	1	1	1
TCC		8 位 ^{*1}	8 位 ^{*1}	8 位 ^{*1}
	定时器/计数器/捕捉/窗口/PWM/PDO	8 位 ^{*1}	8 位 ^{*1}	8 位 ^{*1}
TC2		8 位 ^{*1}	8 位 ^{*1}	8 位 ^{*1}
TC3		8 位 ^{*1}	8 位 ^{*1}	8 位 ^{*1}
外部中断		2	2	2
内部集成电路 (I2C)		1	1	1
I/O 引脚 (共享)	GPIO	18	14	14
	直接 LED 驱动引脚	18	14	14
	直接 LED 驱动电流 (Typ.)	90mA ⁽¹⁾	90mA ⁽¹⁾	90mA ⁽¹⁾
温度	-40°C ~ 85°C	是 ⁽²⁾	是 ⁽²⁾	是 ⁽²⁾

⁽¹⁾高灌电流使能, 输出为 GND+1.5

⁽²⁾工作电压: -40°C ~85°C 时为 2.4V~5.5V (工业)
0°C~70°C时为2.1V~5.5V(商业)

表2-1 EM88F752N选择表

3 引脚配置

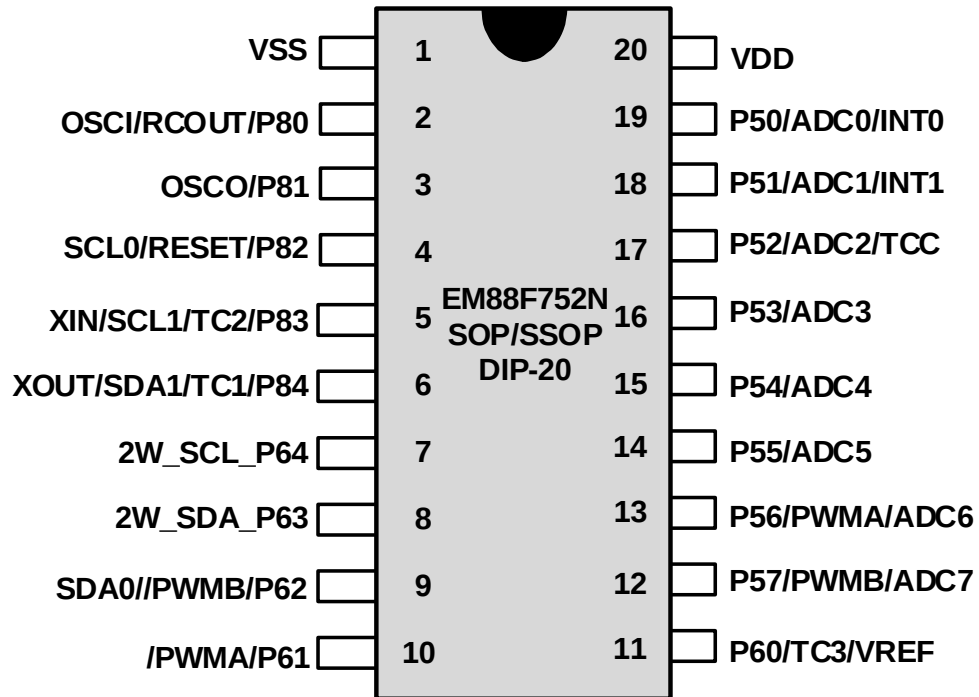


图 3-1 EM88F752N SOP/SSOP/DIP-20 引脚配置

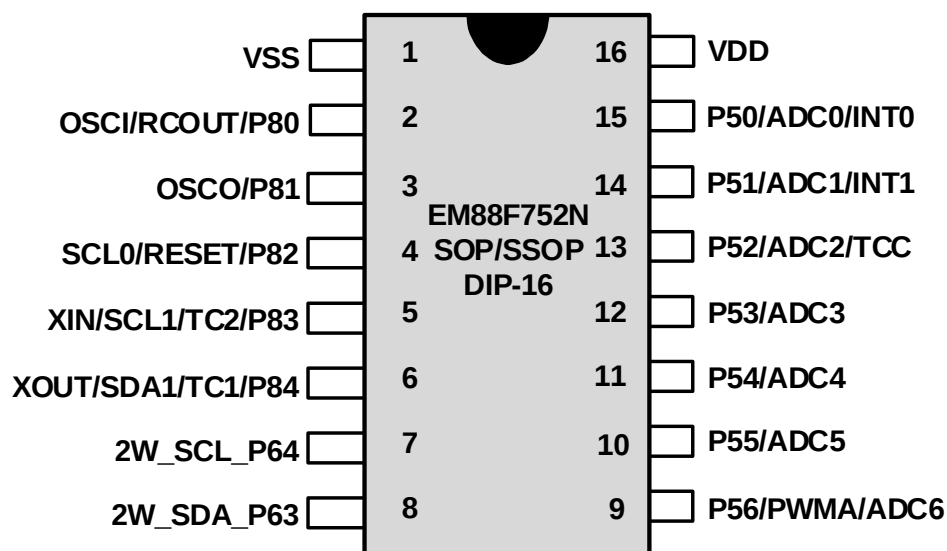


图 3-2 EM88F752N SOP/SSOP/DIP-16 引脚配置

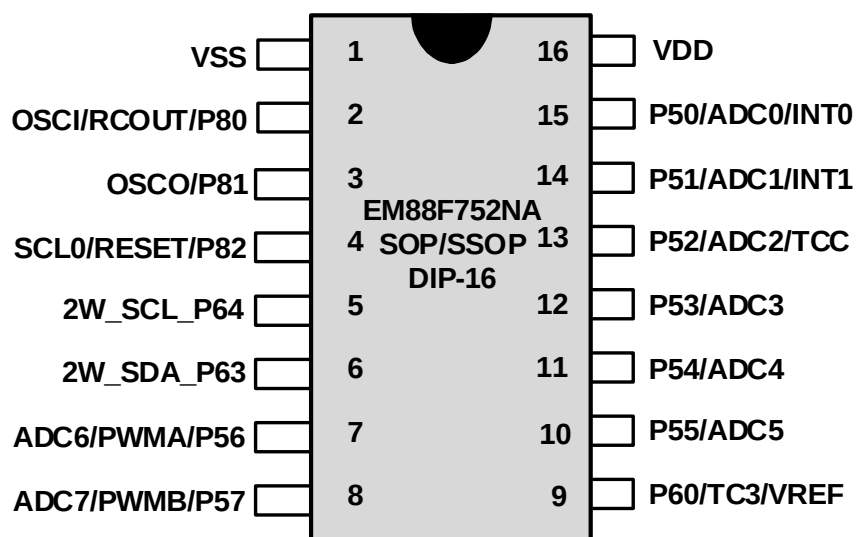


图 3-3EM88F752NA SOP/SSOP/DIP-16 引脚配置

4 引脚描述

名称	功能	输入类型	输出类型	描述
VDD	VDD	Power	—	电源
VSS	VSS	Power	—	地
P50/ADC0/INT0	P50	ST	CMOS	带有可编程内部下拉、上拉、漏极开路及引脚状态改变唤醒的双向 I/O 引脚
	ADC0	AN	—	ADC 输入 0
	INT0	ST	—	外部中断 0
P51/ADC1/INT1	P51	ST	CMOS	带有可编程内部下拉、上拉、漏极开路及引脚状态改变唤醒的双向 I/O 引脚
	ADC1	AN	—	ADC 输入 1
	INT1	ST	—	外部中断 1
P52/ADC2/TCC	P52	ST	CMOS	带有可编程内部下拉、上拉、漏极开路及引脚状态改变唤醒的双向 I/O 引脚
	ADC2	AN	—	ADC 输入 2
	TCC	ST	—	实时时钟/计数器时钟输入
P53/ADC3	P53	ST	CMOS	带有可编程内部下拉、上拉、漏极开路及引脚状态改变唤醒的双向 I/O 引脚
	ADC3	AN	—	ADC 输入 3
P54/ADC4	P54	ST	CMOS	带有可编程内部下拉、上拉、漏极开路及引脚状态改变唤醒的双向 I/O 引脚
	ADC4	AN	—	ADC 输入 4
P55/ADC5	P55	ST	CMOS	带有可编程内部下拉、上拉、漏极开路及引脚状态改变唤醒的双向 I/O 引脚
	ADC5	AN	—	ADC 输入 5
P56/PWMA/ADC6	P56	ST	CMOS	带有可编程内部下拉、上拉、漏极开路及引脚状态改变唤醒的双向 I/O 引脚
	PWMA	—	CMOS	PWMA 输出
	ADC6	AN	—	ADC 输入 6

名称	功能	输入类型	输出类型	描述
P57/PWMB/ADC7	P57	ST	CMOS	带有可编程内部下拉、上拉、漏极开路及引脚状态改变唤醒的双向 I/O 引脚
	PWMB	–	CMOS	PWMB 输出
	ADC7	AN	–	ADC 输入 7
P60/TC3/VREF	P60	ST	CMOS	带有可编程内部下拉、上拉、漏极开路及引脚状态改变唤醒的双向 I/O 引脚
	TC3	ST	CMOS	8 位定时器/计数器 3
	VREF	AN	–	ADC 参考电压
P61/ /PWMA	P61	ST	CMOS	带有可编程内部下拉、上拉、漏极开路及引脚状态改变唤醒的双向 I/O 引脚
	/PWMA	–	CMOS	/PWMA 输出
P62/SDA0/ /PWMB	P62	ST	CMOS	带有可编程内部下拉、上拉、漏极开路及引脚状态改变唤醒的双向 I/O 引脚
	SDA0	ST	CMOS	I ² C 串行数据线。它为漏极开路
	/PWMB	–	CMOS	/PWMB 输出
P63/2W_SDA	P63	ST	CMOS	带有可编程内部下拉、上拉、漏极开路及引脚状态改变唤醒的双向 I/O 引脚
	2W_SDA	ST	CMOS	片上侦错系统数据引脚
P64/2W_SCL	P64	ST	CMOS	带有可编程内部下拉、上拉、漏极开路及引脚状态改变唤醒的双向 I/O 引脚
	2W_SCL	ST	CMOS	片上侦错系统时钟引脚
P80/RCOUT/OSCI	P80	ST	CMOS	带有可编程内部下拉、上拉、漏极开路的双向 I/O 引脚
	RCOUT	–	CMOS	外部 RC 振荡器的时钟输出 (漏极开路)
	OSCI	XTAL	–	晶体振荡器/谐振器的时钟输入
P81/OSCO	P81	ST	CMOS	带有可编程内部下拉、上拉、漏极开路的双向 I/O 引脚
	OSCO	–	XTAL	晶体振荡器/谐振器的时钟输出

名称	功能	输入类型	输出类型	描述
P82/RESET/SCL0	P82	ST	CMOS	带有可编程内部下拉、上拉、漏极开路的双向 I/O 引脚
	RESET	ST	—	
	SCL0	ST	CMOS	I ² C 串行时钟线。它为漏极开路
P83/TC2/SCL1/XIN	P83	ST	CMOS	带有可编程内部下拉、上拉、漏极开路的双向 I/O 引脚
	TC2	ST	CMOS	8 位定时器/计数器 2
	SCL1	ST	CMOS	I ² C 串行时钟线。它为漏极开路
	XIN	XTAL	—	晶体振荡器/谐振器的时钟输入
P84/TC1/SDA1/XOUT	P84	ST	CMOS	带有可编程内部下拉、上拉、漏极开路的双向 I/O 引脚
	TC1	ST	CMOS	8 位定时器/计数器 1
	SDA1	ST	CMOS	I ² C 串行数据线。它为漏极开路
	XOUT	—	XTAL	晶体振荡器/谐振器的时钟输出

5 功能结构图

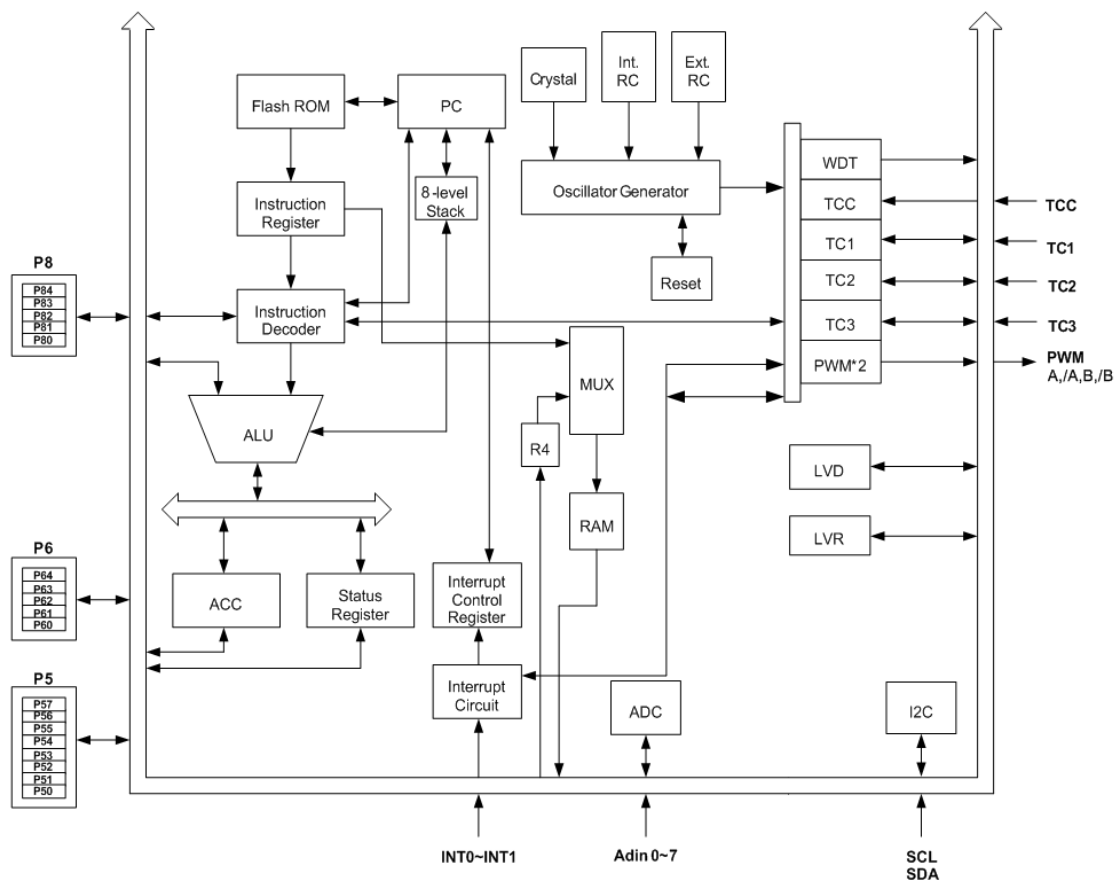


图5-1 系统结构图

6 功能描述

6.1 操作寄存器

6.1.1 R0: IAR (间接寻址寄存器)

R0并非一个实际工作的寄存器，其主要功能是作为间接地址指针。任何对R0进行操作的指令，实际上是对RAM选择寄存器(R4)所指定的寄存器进行的操作。

6.1.2 R1: BSR(库选择控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	SBS1	SBS0	-	-	-	GBS0
0	0	R/W	R/W	0	0	0	R/W

Bits 7~6:未使用，一直设置为 "0"

Bits 5~4 (SBS1~SBS0):特殊寄存器库选择位元。它用于选择特殊寄存器 R5~R4F 的 bank 0/1/2

SBS1	SBS0	特殊寄存器库
0	0	0
0	1	1
1	0	2
1	1	x

Bits 3~1:未使用，一直设置为 "0"

Bits 2~0 (GBS0):通用寄存器库选择位元。它用于选择通用寄存器 R80~RFF 的 Bank 0~1

GBS0	RAM Bank
0	0
1	1

6.1.3 R2: PCL(程序计数器低位)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PC7	PC6	PC5	PC4	PC3	PC2	PC1	PC0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (PC7~PC0): 程序计数器的低字节

- R2 和硬件堆栈是 15 位宽，它的结构于图 6-1 中描述。
- 产生 $2K \times 16$ 位片内闪存 ROM 地址以寻址相应的程序指令码。一个程序页是 4096 字长。
- 复位时 R2 的所有位都被置为"0"。
- 指令可直接加载程序计数器的低 12 位。因此，"JMP"指令允许 PC 跳转到一个程序页的任一位置。
- "CALL"指令首先加载 PC 的低 12 位，然后将 PC+1 推入堆栈。因此，子程序入口地址可位于一个程序页的任一位置。
- "LJMP"指令允许直接加载低 13 位程序计数器位。因此，"LJMP" 允许 PC 跳转至 $8K(2^{13})$ 的任意位置。
- "LCALL"指令首先加载 PC 的低 13 位，然后将 PC+1 推入堆栈。因此，子程序入口地址可位于 $8K(2^{13})$ 一个程序页的任一位置。
- "RET" ("RETL k", "RETI")指令将栈顶值加载到当前 PC。
- "ADD R2, A"可将一个相对地址与当前 PC 相加，PC 的第九位及以上各位逐次递增。
- "MOV R2, A"可从"A"寄存器加载一个地址到 PC 的低 8 位，PC 的第九位及以上位元保持不变。
- 任何(除"ADD R2,A"指令外)向 R2 写入值的指令(例如. "MOV R2, A", "BC R2, 6")都会使 PC 的第九位及以上位元保持不变。
- 除"LCALL", "LJMP"和 R2 相关的操作指令，其它任何指令都是单指令周期($F_{sys}/2$)，"LCALL"和 "LJMP"和 R2 相关的操作指令需要两个指令周期。

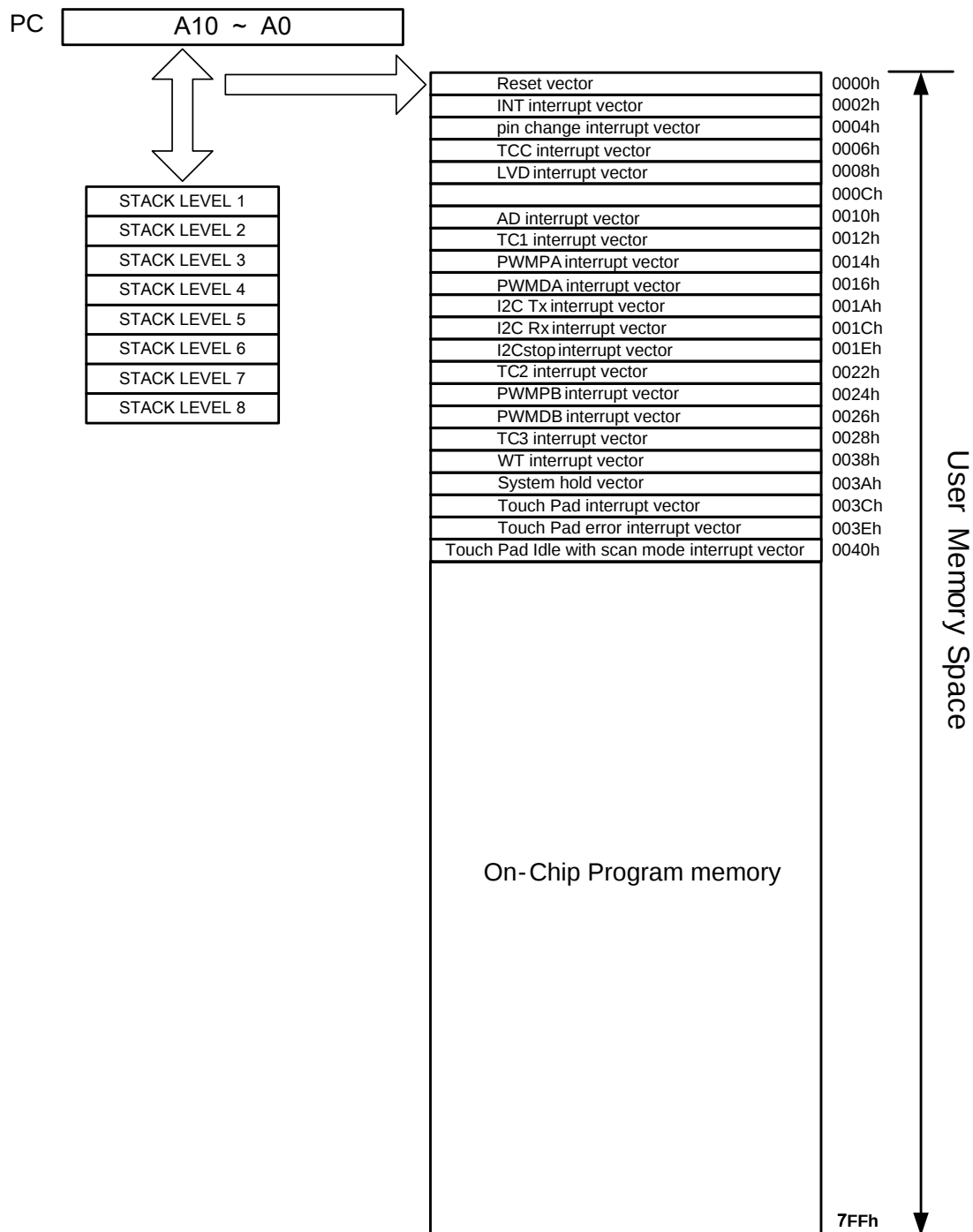


图6-1 程序计数器组织图

地址	Bank 0	Bank 1	Bank 2
0X00	IAR (间接寻址寄存器)		
0X01	BSR (库选择控制寄存器)		
0X02	PCL (程序计数器低位)		
0X03	SR (状态寄存器)		
0X04	RSR (RAM 选择寄存器)		
0X05	Port 5	IOCR8	保留
0X06	Port 6	保留	保留
0X07	保留	保留	保留
0X08	Port 8	P5PHCR	保留
0X09	保留	P6PHCR	保留
0X0A	保留	P8PHCR	保留
0X0B	IOCR5	P5PLCR	保留
0X0C	IOCR6	P6PLCR	保留
0X0D	保留	P8PLCR	保留
0X0E	OMCR (操作模式控制寄存器)	P5HDSCR	保留
0X0F	EIESCR (外部中断沿选择控制寄存器)	P6HDSCR	保留
0X10	WUCR1	P8HDSCR	保留
0X11	WUCR2	P5ODCR	保留
0X12	WUCR3	P6ODCR	保留
0X13	保留	P8ODCR	保留
0X14	SFR1 (状态寄存器 1)	DeadTCR	保留
0X15	SFR2 (状态寄存器 2)	DeadTR	保留
0X16	SFR3 (状态寄存器 3)	PWMSCR	保留
0X17	SFR4 (状态寄存器 4)	PWMA CR	保留
0X18	保留	PRDAL	保留
0X19	SFR6 (状态寄存器 6)	PRDAH	保留
0X1A	保留	DTAL	保留
0X1B	IMR1 (中断屏蔽寄存器 1)	DTAH	保留
0X1C	IMR2 (中断屏蔽寄存器 2)	TMRAL	保留
0X1D	IMR3 (中断屏蔽寄存器 3)	TMRAH	保留
0X1E	IMR4 (中断屏蔽寄存器 4)	PWMB CR	保留
0X1F	保留	PRDBL	保留
0X20	IMR6 (中断屏蔽寄存器 6)	PRDBH	保留
0X21	WDTCR	DTBL	保留
0X22	TCCCR	DTBH	保留

地址	Bank 0	Bank 1	Bank 2
0X23	TCCD	TMRBL	保留
0X24	TC1CR1	TMRBH	保留
0X25	TC1CR2	保留	保留
0X26	TC1DA	保留	保留
0X27	TC1DB	保留	保留
0X28	TC2CR1	保留	保留
0X29	TC2CR2	保留	保留
0X2A	TC2DA	保留	保留
0x2B	TC2DB	保留	保留
0X2C	TC3CR1	保留	保留
0X2D	TC3CR2	保留	保留
0X2E	TC3DA	保留	保留
0X2F	TC3DB	保留	保留
0X30	I2CCR1	保留	保留
0X31	I2CCR2	保留	保留
0X32	I2CSA	保留	保留
0X33	I2CDB	保留	保留
0X34	I2CDAL	保留	保留
0X35	I2CDAH	保留	保留
0X36	保留	保留	保留
0X37	保留	保留	保留
0X38	保留	保留	保留
0X39	保留	保留	保留
0X3A	保留	保留	保留
0x3B	保留	保留	保留
0X3C	保留	保留	保留
0X3D	保留	保留	保留
0X3E	ADCR1	保留	保留
0X3F	保留	保留	保留
0X40	ADISR	WCR	保留
0X41	ADER1	保留	保留
0X42	保留	保留	保留
0X43	ADDL	保留	保留
0X44	ADDH	FLKR	保留
0X45	ADCVL	TBPTL	保留

地址	Bank 0	Bank 1	Bank 2
0X46	ADCVH	TBPTH	保留
0X47	保留	STKMON	LOCKPR
0X48	保留	PCH	LOCKCR
0X49	保留	LVDCR	保留
0X4A	保留	保留	保留
0x4B	保留	保留	保留
0X4C	保留	保留	保留
0X4D	保留	TBWCR	保留
0X4E	保留	TBWAL	保留
0X4F	保留	TBWAH	保留
0X50	通用寄存器		
0X51			
.			
.			
0x7E			
0X7F			
0X80	Bank 0	Bank 1	
0X81			
.			
.			
.			
0XFE			
0XFF			

图 6-2 数据存储配置

6.1.4 R3: SR (状态寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
INT	N	OV	T	P	Z	DC	C
F	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bit 7 (INT): 中断使能位元位

- 0: 通过 DISI 或硬件中断屏蔽
- 1: 通过 ENI/RETI 指令中断使能

Bit 6(N): 负标志位

- 负标志位存储输出结果的最高有效位元的状态。
- 0: 运算结果不为负
- 1: 运算结果为负

Bit 5(OV): 溢出标志位

- 当运算结果二进制补码溢出发生，OV 置 1。
- 0: 无溢出发生
- 1: 溢出发生

Bit 4(T): 超时位

"SLEP"和"WDTCT"指令置 1，掉电或复位是通过 WDT 超时设置为 0。

Bit 3(P): 掉电位

上电或通过"WDTCT"指令置 1，通过"SLEP"复位为 0。

Bit 2(Z): 零标志位

如果算术或逻辑运算为零，置 1。

Bit 1(DC): 辅助进位标志位

Bit 0(C): 进位标志位

当进位发生时，C 置位；当算术运算中借位发生，C 复位。进位标志置位或清除取决于正在执行运算。

对于 ADD, ADC, INC, INCA 指令

- 0: 无进位发生
- 1: 进位发生

对于 SUB, SUBB, DEC, DECA, NEG 指令

- 0: 借位发生
- 1: 无借位发生

对于 RLC, RRC, RLCA, RRCA 指令

进位标志被用于连接最低有效位元(LSB)和最高有效位元(MSB)。

6.1.5 R4: RSR (RAM选择寄存器)

Bits 7~0(RSR7~RSR0):在间接地址模式下，这些位元被用于选择寄存器(地址: 00~FF)。用户可以在图 6-2 中更详细的看到数据存储器的配置。

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RSR7	RSR6	RSR5	RSR4	RSR3	RSR2	RSR1	RSR0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

6.1.6 Bank0 R5 ~ RA (Port 5 ~ Port A)

R5, R6, R7, R8, R9 , RA 为 I/O 数据寄存器。

6.1.7 Bank0 RB IOCR5 (IO Port 5控制寄存器)

0: 设置相关的 I/O 引脚作为输出

1: 设置相关的 I/O 引脚作为高阻态(默认)

6.1.8 Bank0 RC IOCR6 (IO Port 6控制寄存器)

0: 设置相关的 I/O 引脚作为输出

1: 设置相关的 I/O 引脚作为高阻态(默认)

6.1.9 Bank0 RE: OMCR(操作模式控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CPUS	IDLE	-	-	-	RCM2	RCM1	RCM0
R/W	R/W	0	0	0	R/W	R/W	R/W

Bit 7 (CPUS):CPU 振荡源选择位

0: Fs: 副振荡器

1: Fm: 主振荡器 (默认)

当 CPUS=0, CPU 振荡器选择副振荡器，主振荡器停止。

Bit 6 (IDLE):空闲模式使能位。此位决定了 SLEP 指令将执何种模式

0: “IDLE=0”+SLEP 指令→睡眠模式

1: “IDLE=1”+SLEP 指令→空闲模式(默认)

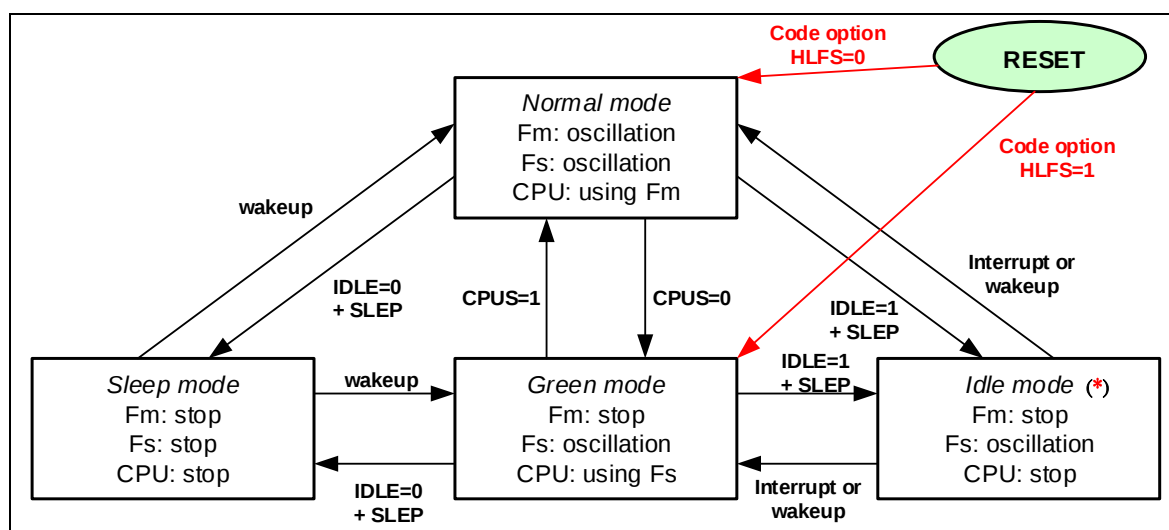


图 6-3 CPU 操作模式

注意

(*) 转换操作空闲→正常，空闲→低速：

如果定时器的时钟源是Fs，定时器/计数器将继续在空闲模式下计数。当在空闲模式下定时器/计数器的匹配条件发生，定时器/计数器的中断标志有效。当相应的中断使能，MCU将跳转至中断向量。

振荡器特性

HLFSS=0 (正常模式)

Fmain	Fsub	上电 LVR	引脚复位 / WDT	
			N / G / I	S
RC 4M 6M,8M	RC	16ms + WSTO + (8 或 32)*1/Fmain	WSTO + (8 或 32)*1/Fmain	WSTO + (8 或 32)*1/Fmain
	XT	16ms + WSTO + 510*1/Fsub	WSTO + (8 或 32)*1/Fmain	WSTO + 510*1/Fsub
RC 12M,16M 20M	RC	16ms + WSTO + 32*1/Fmain	WSTO + 32*1/Fmain	WSTO + 32*1/Fmain
	XT	16ms + WSTO + 510*1/Fsub	WSTO + 32*1/Fmain	WSTO + 510*1/Fsub
XT	RC	16ms + WSTO + 510*1/Fmain	WSTO + 510*1/Fmain	WSTO + 510*1/Fmain
	XT	16ms + WSTO + 510*1/Fsub	WSTO + 510*1/Fmain	WSTO + 510*1/Fsub

HLFS=1 (低速模式)

Fmain	Fsub	上电 LVR	引脚复位/ WDT	
			N / G / I	S
RC 4M, 6M,8M	RC	16ms + WSTO + 8 *1/Fsub	WSTO + 8*1/Fsub	WSTO + 8*1/Fsub
	XT	16ms + WSTO + 510*1/Fsub	WSTO + 8*1/Fsub	WSTO + 510*1/Fsub
RC 12M,16M 20M	RC	16ms + WSTO + 8*1/Fsub	WSTO + 8*1/Fsub	WSTO + 8*1/Fsub
	XT	16ms + WSTO + 510*1/Fsub	WSTO + 8*1/Fsub	WSTO + 510*1/Fsub
XT	RC	16ms + WSTO + 8*1/Fsub	WSTO + 8*1/Fsub	WSTO + 8*1/Fsub
	XT	16ms + WSTO + 510*1/Fsub	WSTO + 8*1/Fsub	WSTO + 510*1/Fsub

Fmain	Fsub	G → N	I → N	S → N
RC 4M 6M,8M	RC	WSTO + (8 或 32)*1/Fmain	WSTO + (8 或 32)*1/Fmain	WSTO + (8 或 32)*1/Fmain
	XT	WSTO + (8 或 32)*1/Fmain	WSTO + (8 或 32)*1/Fmain	WSTO + 510*1/Fsub
RC 12M,16M, 20M	RC	WSTO + 32*1/Fmain	WSTO + 32*1/Fmain	WSTO + 32*1/Fmain
	XT	WSTO + 32*1/Fmain	WSTO + 32*1/Fmain	WSTO + 510*1/Fsub
XT	RC	WSTO + 510*1/Fmain	WSTO + 510*1/Fmain	WSTO + 510*1/Fmain
	XT	WSTO + 510*1/Fmain	WSTO + 510*1/Fmain	WSTO + 510*1/Fsub

Fmain	Fsub	I → G	S → G
RC XT	RC	WSTO + 8*1/Fsub	WSTO + 8*1/Fsub
	XT	WSTO + 8*1/Fsub	WSTO + 510*1/Fsub

N: 正常模式

WSTO: 起振的等待时间

G: 低速模式

I: 空闲模式

S: 睡眠模式

Bits 5~3:未使用，一直设置为 "0"

Bits 2~0 (RCM2~RCM0):内部 RC 模式选择位

RCM2	RCM1	RCM0	频率(MHz)
0	0	0	4 (默认)
0	0	1	NA
0	1	0	6
0	1	1	8
1	0	0	12
1	0	1	16
1	1	0	20
1	1	1	NA

6.1.10 Bank0 RF: EIESCR (外部中断沿选择控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	EIES1	EIES0	-	-
0	0	0	0	R/W	R/W	0	0

Bits 7~4: 未使用，一直设置为 "0"

Bit 3(EIES1):外部中断沿选择位

0: 下降沿中断

1: 上升沿中断

Bit 2(EIES0):外部中断沿选择位

0: 下降沿中断

1: 上升沿中断

Bits 1~0:未使用，一直设置为 "0"

6.1.11 Bank0 R10: WUCR1 (唤醒控制寄存器1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	LVDWK	ADWK	INT1WK	INT0WK	-	-
0	0	R/W	R/W	R/W	R/W	0	0

Bits 7~6:未使用，一直设置为 "0"

Bit 5 (LVDWK):低电压侦测唤醒使能位

0: 禁止低电压侦测唤醒

1: 使能低电压侦测唤醒

Bit 4 (ADWK):A/D 转换器唤醒功能使能位

0: 禁止 AD 转换器唤醒

1:使能 AD 转换器唤醒

当 AD 转换完成状态用于进入中断向量或通过 AD 转换运行从睡眠/空闲状态唤醒 IC，ADWK 位元必须被设置为使能。

Bit 3 (INT1WK):外部中断(INT1 pin)唤醒功能使能位

0: 禁止外部中断唤醒

1: 能位外部中断唤醒

Bit 2 (INT0WK):外部中断(INT0 pin)唤醒功能使能位

0: 禁止外部中断唤醒

1: 能位外部中断唤醒

当外部中断状态改变用于进入中断向量或从睡眠/空闲模式唤醒 IC，INTWK 位需设置为使能。

Bits 1~0:未使用，一直设置为 "0"

6.1.12 Bank0 R11: WUCR2 (唤醒控制寄存器2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	I2CWK	-	-
0	0	0	0	0	R/W	0	0

Bits 7~3: 未使用，一直设置为 "0"

Bit 2 (I2CWK): I2C 唤醒使能位。当 I2C 工作在从机模式时可用。

0: 禁止

1: 使能

*I2C 从机模式不能 IC 低速模式下传输，否则 SCL 保持低电压。当 IC 转为正常模式时，SCL 释放。

Bits 1~0: 未使用，一直设置为 "0"

6.1.13 Bank0 R12: WUCR3 (唤醒控制寄存器3)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ICWKP8	-	ICWKP6	ICWKP5	-	-	-	-
R/W	0	R/W	R/W	0	0	0	0

Bits 7~4(ICWKP8~ICWKP5): Ports 8/6/5 引脚状态改变唤醒使能位

0: 禁止唤醒功能

1: 使能唤醒功能

Bits 3~0: 未使用，一直设置为 "0"

唤醒信号	条件信号	睡眠模式		空闲模式		低速模式		正常模式	
		DISI	ENI	DISI	ENI	DISI	ENI	DISI	ENI
引脚改变 INT	ICWKP _x = 0, PxICIE = 0	唤醒无效				中断有效			
	ICWKP _x = 0, PxICIE = 1	唤醒无效				下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	ICWKP _x = 1, PxICIE = 0	唤醒 + 下一条指令				唤醒无效			
	ICWKP _x = 1, PxICIE = 1	唤醒+ 下一条指令	唤醒 + 中断向量	唤醒+ 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量

*: 当 MCU 从睡眠或空闲模式唤醒，PxOCSF 必须等于 1。如果 ICSF 等于 0，意味着引脚状态不能改变或引脚改变 ICIE 禁止，因此 MCU 不能唤醒。

**：Px = Ports 8/6/5

6.1.14 Bank0 R13: (保留)

6.1.15 Bank0 R14: SFR1 (状态标志寄存器 1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	LVDSF	ADSF	EXSF1	EXSF0	WTSF	TCSF
0	0	F	F	F	F	F	F

当中断条件被触发，相应的状态标志设置为"1"。

Bits 7~6:未使用，一直设置为 "0"

Bit 5 (LVDSF):低电压侦测器状态标志位

LV DEN	LVDS1, LVDS0	LVD 电压中断电平	LVDSF
1	11	2.2V	1*
1	10	3.3V	1*
1	01	4.0V	1*
1	00	4.5V	1*
0	xx	NA	0

*如果 VDD 跨过 LVD 电压中断电平作为 VDD 变化，那么 LVDSF=1。

Bit 4 (ADSF):模数转换状态标志位。当 AD 转换完成置 1，通过软件复位

Bit 3 (EXSF1):外部中断 1 状态标志位

Bit 2 (EXSF0):外部中断 0 状态标志位

Bit 1 (WTSF):时钟定时器状态标志位

Bit 0 (TCSF):TCC 溢出状态标志位。当 TCC 溢出置 1，通过软件复位。

注意

如果一个功能使能，相应的状态标志被激活，无论中断屏蔽是否使能。

6.1.16 Bank0 R15: SFR2 (状态标志寄存器2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	TC3SF	TC2SF	TC1SF
0	0	0	0	0	F	F	F

当中断条件被触发，相应的状态标志设置为"1"。

Bits 7~3:未使用，一直设置为 "0"

Bit 2 (TC3SF):8 位定时器/计数器 3 状态标志，通过软件复位

Bit 1 (TC2SF):8 位定时器/计数器 2 状态标志，通过软件复位

Bit 0 (TC1SF):8/16 位定时器/计数器 1 状态标志，通过软件复位

6.1.17 Bank0 R16: SFR3 (状态标志寄存器3)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	PWMBPSF	PWMBDSF	PWMAPSF	PWMADSF
0	0	0	0	F	F	F	F

Bits 7~4:未使用，一直设置为 "0"

Bit 3 (PWMBPSF): PWMB(脉宽调制)的周期匹配状态。当达到一个选择的周期置 1，通过软件复位。

Bit 2 (PWMBDSF): PWMB(脉宽调制)的占空比匹配状态。当达到一个选择的占空比置 1，通过软件复位。

Bit 1 (PWMAPSF): PWMA(脉宽调制)的周期匹配状态。当达到一个选择的周期置 1，通过软件复位

Bit 0 (PWMADSF): PWMA(脉宽调制)的占空比匹配状态。当达到一个选择的占空比置 1，通过软件复位。

注意

如果一个功能使能，无论中断屏蔽是否使能，相应的状态标志被激活。

6.1.18 Bank0 R17: SFR4 (状态标志寄存器4)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
P8ICSF	-	P6ICSF	P5ICSF	-	I2CSTPSF	I2CRSF	I2CTSF
F	0	F	F	0	F	F	F

Bit 7 (P8ICSF):Port 8 输入状态改变状态标志位。当 Port 8 输入改变时置 1，通过软件复位

Bit 6:未使用，一直设置为 "0"

Bit 5 (P6ICSF): Port 6 输入状态改变状态标志位。当 Port 6 输入改变时置 1，通过软件复位

Bit 4 (P5ICSF): Port 5 输入状态改变状态标志位。当 Port 5 输入改变时置 1，通过软件复位

Bit 3:未使用，一直设置为 "0"

Bit 2 (I2CSTPSF): I2C 停止状态标志位。I2C 接收停止信号时置 1

Bit 1 (I2CRSF): I2C 接收状态标志位。当 I2C 接收 1 字节数据并回复 ACK 信号时置 1。通过软件或 I2C 禁止复位

Bit 0 (I2CTSF): I2C 发送状态标志位。当 I2C 发送 1 字节数据并握手信号(ACK 或 NACK)时置 1。通过软件或 I2C 禁止复位

注意

如果一个功能使能，相应的状态标志被激活，无论中断屏蔽是否使能。

6.1.19 Bank 0 R18: (保留)
6.1.20 Bank0 R19:SFR6 (状态标志寄存器6)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
SHSF	-	-	-	-	-	-	-
F	0	0	0	0	0	0	0

Bit 7 (SHSF):系统保持状态标志位。当系统保持发生置 1，通过软件复位

Bits 6~0:未使用，一直设置为 "0"

6.1.21 Bank0 R1A: (保留)
6.1.22 Bank0 R1B: IMR1 (中断屏蔽寄存器1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	LVDIE	ADIE	EXIE1	EXIE0	WTIE	TCIE
0	0	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~6: 未使用，一直设置为 "0"

Bit 5 (LVDIE):LVDSF 中断使能位

0: 禁止 LVDSF 中断

1: 使能 LVDSF 中断

Bit 4 (ADIE):ADSF 中断使能位

0: 禁止 ADSF 中断

1:使能 ADSF 中断

Bit 3 (EXIE1):EXSF1 中断使能位与 INT1 功能使能位

0: P51/ADC1/INT1 为 P51/ADC1 引脚， EXSF1 一直等于 0

1: 使能 EXSF1 中断， P51/ADC1/INT1 为 INT 引脚

Bit 2 (EXIE0):EXSF0 中断使能位与 INT0 功能使能位

0: P50/ADC0/INT0 为 P50/ADC0 引脚， EXSF0 一直等于 0

1: 使能 EXSF0 中断， P50/ADC0/INT0 为 INT 引脚

Bit 1 (WTIE): 时钟定时器中断使能位

0: 禁止 WTSF 中断

1: 使能 WTSF 中断

Bit 0 (TCIE): TCSF 中断使能位

0: 禁止 TCSF 中断

1: 使能 TCSF 中断

注意

如果中断屏蔽和指令“ENI”使能，并当相应的状态标志置位，程序计数器将跳转至相应的中断向量。

6.1.23 Bank0 R1C: IMR2 (中断屏蔽寄存器2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	TC3IE	TC2IE	TC1IE
0	0	0	0	0	R/W	R/W	R/W

Bits 7~3: 未使用，一直设置为 "0"

Bit 2 (TC3IE): 中断使能位

0: 禁止 TC3SF 中断

1: 使能 TC3SF 中断

Bit 1 (TC2IE): 中断使能位

0: 禁止 TC2SF 中断

1: 使能 TC2SF 中断

Bit 0 (TC1IE): 中断使能位

0: 禁止 TC1SF 中断

1: 使能 TC1SF 中断

注意

如果中断屏蔽和指令“ENI”使能，当相应的状态标志置1时，程序计数器将跳转至相应的中断向量。

6.1.24 Bank 0 R1D: IMR3 (中断屏蔽寄存器3)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	PWMBPIE	PWMBDIE	PWMAPIE	PWMADIE
0	0	0	0	R/W	R/W	R/W	R/W

Bits 7~4: 未使用，一直设置为 "0"

Bit 3 (PWMBPIE): PWMBPSF 中断使能位

0: 禁止 PWMB 中断的周期匹配

1: 使能 PWMB 中断的周期匹配

Bit 2 (PWMBDIE): PWMBDSF 中断使能位

- 0: 禁止 PWMB 中断的占空比匹配
- 1: 使能 PWMB 中断的占空比匹配

Bit 1 (PWMAPIE): PWMA PSF 中断使能位

- 0: 禁止 PWMA 中断的周期匹配
- 1: 使能 PWMA 中断的周期匹配

Bit 0 (PWMADIE): PWMADSF 中断使能位元

- 0: 禁止 PWMA 中断的占空比匹配
- 1: 使能 PWMA 中断的占空比匹配

注意

如果中断屏蔽和指令“ENI”使能，当相应的状态标志置1时，程序计数器将跳转至相应的中断向量。

6.1.25 Bank0 R1E: IMR4 (中断屏蔽寄存器4)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
P8ICIE	-	P6ICIE	P5ICIE	-	I2CSTPIE	I2CRIE	I2CTIE
R/W	0	R/W	R/W	0	R/W	R/W	R/W

Bit 7 (P8ICIE): P8ICSF 中断使能位

- 0: 禁止 P8ICSF 中断
- 1: 使能 P8ICSF 中断

Bit 6: 未使用，一直设置为 "0"

Bit 5 (P6ICIE): P6ICSF 中断使能位

- 0: 禁止 P6ICSF 中断
- 1: 使能 P6ICSF 中断

Bit 4 (P5ICIE): P5ICSF 中断使能位

- 0: 禁止 P5ICSF 中断
- 1: 使能 P5ICSF 中断

Bit 3: 未使用，一直设置为 "0"

Bit 2 (I2CSTPIE): I2C 停止中断使能位

- 0: 禁止中断
- 1: 使能中断

Bit 1 (I2CIE):I2C 接口 RX 中断使能位

0: 禁止中断

1: 使能中断

Bit 0 (I2CTIE):I2C 接口 TX 中断使能位

0: 禁止中断

1: 使能中断

注意

如果中断屏蔽和指令“ENI”使能，当相应的状态标志置1时，程序计数器将跳转至相应的中断向量。

6.1.26 Bank0 R1F: (保留)

6.1.27 Bank0 R20: IMR6 (中断屏蔽寄存器6)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
SHIE	-	-	-	-	-	-	-
R/W	0	0	0	0	0	0	0

Bit 7 (SHIE): SHSF 中断使能位

0: 禁止 SHSF 中断

1: 使能 SHSF 中断

Bits 6~0: 未使用，一直设置为 "0"

6.1.28 Bank0 R21: WDTCR (看门狗定时器控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
WDTE	-	-	-	PSWE	WPSR2	WPSR1	WPSR0
R/W	0	0	0	R/W	R/W	R/W	R/W

Bit 7 (WDTE):看门狗定时器使能位。WDTE 为可读写

0: 禁止 WDT

1: 使能 WDT

Bits 6~4:未使用，一直设置为 "0"

Bit 3 (PSWE): WDT 的预分频使能位

0: 预分频禁止位。WDT 比位 1:1

1: 预分频使能位。WDT 比由 2~0 位设置

Bits 2~0 (WPSR2~WPSR0): WDT 预分频比位

WPSR2	WPSR1	WPSR0	WDT比
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

6.1.29 Bank0 R22: TCCCR (TCC控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	TCCS	TS	TE	PSTE	TPSR2	TPSR1	TPSR0
0	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bit 7:未使用，一直设置为 "0"

Bit 6 (TCCS): TCC 时钟源选择位

0: Fs (副时钟)

1: Fm (主时钟)

Bit 5 (TS): TCC 信号源位

0: 内部指令周期时钟

1: TCC 引脚的转换，TCC 周期必须比内部时钟周期大

Bit 4 (TE): TCC 信号沿位

0: 如果 TCC 引脚从低变高，则加 1

1: 如果 TCC 引脚从高变低，则加 1

Bit 3 (PSTE): TCC 的预分频使能位

0: 预分频使能位。TCC 比位 1:1.

1: 预分频使能位。TCC 由 2~0 位设置

Bits 2~0 (TPSR2~TPSR0): TCC 预分频位

TPSR2	TPSR1	TPSR0	TCC 比
0	0	0	1:2
0	0	1	1:4
0	1	0	1:8
0	1	1	1:16
1	0	0	1:32
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

6.1.30 Bank0 R23: TCCD (TCC数据寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TCC7	TCC6	TCC5	TCC4	TCC3	TCC2	TCC1	TCC0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (TCC7~TCC0): TCC 数据

通过 TCC 引脚的外部信号沿或通过指令周期时钟增加。TCC 触发脉冲宽度的外部信号必须比一个指令周期大。增加计数的信号有 TCCCR 寄存器的位 4 与 5 决定。与其他寄存器一样可读写。

6.1.31 Bank0 R24: TC1CR1 (定时器/计数器 1 控制寄存器1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC1S	TC1RC	TC1SS1	TC1MOD	TC1FF	TC1MOS	TC1IS1	TC1IS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bit 7 (TC1S): 定时器/计数器 1 开始控制位

0: 停止并清除计数器(默认)

1: 开始

Bit 6 (TC1RC): 定时器 1 读控制位。加载计数器当前的值至 TC1DB 寄存器。仅用于计数器模式

0: 禁止功能。当使用捕获模式，此位必须设置为“0”(默认)

1: 使能功能。计数器的数值加载值 TC1DB

Bit 5 (TC1SS1): 定时器/计数器 1 时钟源选择位

0: 内部时钟作为计数源(Fc)- Fs/Fm(默认)

1: 内部 TC1 引脚作为计数器源(Fc)。仅用于定时器/计数器模式

Bit 4 (TC1MOD): 定时器操作模式选择位

0: 两个 8 位定数器

1: 定时器 1 和 2 串联为 1 个 16 位定时器。16 位定时器的相应控制寄存器为定时器 1。TC2DB 和 TC2DA 为高字节。TC1DB 和 TC1DA 为低字节。

Bit 3(TC1FF):定时器/计数器 1 的反相作为 PWM 或 PDO 模式

0: 占空比为逻辑 1 (默认)

1: 占空比为逻辑 0

Bit 2 (TC1MOS): 定时器输出模式选择位

0: 重复模式(默认)

1: 单周期模式

注意

单周期模式意味着定时器仅计数一个周期。

Bits 1~0 (TC1IS1~ TC1IS0):定时器 1 中断类型选择位。当定时器工作在 PWM 模式，此两位被使用。

TC1IS1	TC1IS0	定时器 1 中断类型选择
0	0	TC1DA(周期)匹配
0	1	TC1DB(占空比)匹配
1	x	TC1DA 与 TC1DB 匹配

6.1.32 Bank0 R25: TC1CR2 (定时器/计数器 1 控制寄存器 2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC1M2	TC1M1	TC1M0	TC1SS0	TC1CK3	TC1CK2	TC1CK1	TC1CK0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~5 (TC1M2~TC1M0):定时器/计数器 1 操作模式选择

TC1M2	TC1M1	TC1M0	操作模式选择
0	0	0	定时器/计数器上升沿
0	0	1	定时器/计数器下降沿
0	1	0	捕捉模式上升沿
0	1	1	捕捉模式下降沿
1	0	0	窗口模式
1	0	1	可编程分频输出
1	1	0	脉宽调制输出
1	1	1	蜂鸣器 (输出定时器/计数器时钟源。时钟源的占空比周期为 50/50)

Bit 4 (TC1SS0): 定时器/计数器 1 时钟源选择位

0 : Fs 作为计数源 (Fc) (默认)

1 : Fm 作为计数源(Fc)

Bits 3~0 (TC1CK3~TC1CK0):定时器/计数器 1 时钟源预分频选择位

TC1C K3	TC1C K2	TC1C K1	TC1C K0	时钟源	分辨率 8MHZ	最长时间 8MHZ	分辨率 16KHZ	最长时间 16KHZ
				正常	F _c =8M	F _c =8M	F _c =16K	F _c =16K
0	0	0	0	F _c	125ns	32 μs	62.5μs	16ms
0	0	0	1	F _c /2	250ns	64 μs	125μs	32ms
0	0	1	0	F _c /2 ²	500ns	128 μs	250μs	64ms
0	0	1	1	F _c /2 ³	1μs	256 μs	500μs	128ms
0	1	0	0	F _c /2 ⁴	2μs	512 μs	1ms	256ms
0	1	0	1	F _c /2 ⁵	4μs	1024 μs	2ms	512ms
0	1	1	0	F _c /2 ⁶	8μs	2048 μs	4ms	1024ms
0	1	1	1	F _c /2 ⁷	16μs	4096 μs	8ms	2048ms
1	0	0	0	F _c /2 ⁸	32μs	8192 μs	16ms	4096ms
1	0	0	1	F _c /2 ⁹	64μs	16384 μs	32ms	8192ms
1	0	1	0	F _c /2 ¹⁰	128μs	32768 μs	64ms	16384ms
1	0	1	1	F _c /2 ¹¹	256μs	65536 μs	128ms	32768ms
1	1	0	0	F _c /2 ¹²	512μs	131072 μs	256ms	65536ms
1	1	0	1	F _c /2 ¹³	1.024ms	262144 μs	512ms	131072ms
1	1	1	0	F _c /2 ¹⁴	2.048ms	524.288ms	1.024s	262144ms
1	1	1	1	FC/215	4.096ms	1.048s	2.048s	524288ms

6.1.33 Bank0 R26: TC1DA (定时器/计数器 1数据缓冲器A)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC1DA7	TC1DA6	TC1DA5	TC1DA4	TC1DA3	TC1DA2	TC1DA1	TC1DA0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (TC1DA7~TC1DA0): 8 位定时器/计数器 1 的数据缓冲器 A

6.1.34 Bank0 R27: TC1DB (定时器/计数器 1数据缓冲器B)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC1DB7	TC1DB6	TC1DB5	TC1DB4	TC1DB3	TC1DB2	TC1DB1	TC1DB0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (TC1DB7~TC1DB0): 8 位定时器/计数器 1 的数据缓冲器 B

注意

- 当定时器/计数器x用于PWM模式，被存储在TCxDB寄存器中的值必须小于等于存储在TCxDA寄存器中的周期值，即，占空比≤周期。PWM波形被生成。如果占空比比周期长，PWM输出波形必须等于高电压电平。
- 在内部电路，用户可以通过设置周期值额外加1。
例：
周期值设置为0x4F，电路实际周期长度为0x50。
周期值设置为0xFF，电路实际周期长度为0x100。

6.1.35 Bank0 R28: TC2CR1 (定时器/计数器 2 控制寄存器1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC2S	TC2RC	TC2SS1	–	TC2FF	TC2MOS	TC2IS1	TC2IS0
R/W	R/W	R/W	–	R/W	R/W	R/W	R/W

Bit 7 (TC2S):定时器/计数器 2 起始控制位

0: 停止并清除计数器(默认)

1: 开始

Bit 6 (TC2RC): 定时器 2 读控制位

0: 当此位设置为 0, 不能从 TC2DB 读取数据(默认)

1: 当此位设置为 1, 可以从 TC2DB 读取数据

Bit 5 (TC2SS1):定时器/计数器 2 时钟源选择位 1

0:内部时钟作为计数源(Fc)- Fs/Fm(默认)

1: 外部 TC2 引脚作为计数器源(Fc)。仅用于定时器/计数器模式

Bit 4:未使用, 一直设置为 "0"

Bit 3 (TC2FF):定时器/计数器 2 的反相作为 PWM 或 PDO 模式

0: 占空比为逻辑 1 (默认)

1: 占空比为逻辑 0

Bit 2 (TC2MOS): 定时器输出模式选择位

0: 重复模式(默认)

1: 单周期模式

注意

单周期模式意味着定时器仅计数一个周期。

Bits 1~0 (TC2IS1~ TC2IS0):定时器 2 中断类型选择位元。当定时器工作在 PMW 模式, 此两位被使用。

TC2IS1	TC2IS0	定时器 2 中断类型选择
0	0	TC2DA(周期)匹配
0	1	TC2DB(占空比)匹配
1	x	TC2DA 与 TC2DB 匹配

6.1.36 Bank0 R29: TC2CR2 (定时器/计数器 2 控制寄存器2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC2M2	TC2M1	TC2M0	TC2SS0	TC2CK3	TC2CK2	TC2CK1	TC2CK0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~5 (TC2M2~TC2M0):定时器/计数器 2 操作模式选择位

TC2M2	TC2M1	TC2M0	操作模式选择
0	0	0	定时器/计数器上升沿
0	0	1	定时器/计数器下降沿
0	1	0	捕捉模式上升沿
0	1	1	捕捉模式下降沿
1	0	0	窗口模式
1	0	1	可编程分频输出
1	1	0	脉宽调制输出
1	1	1	蜂鸣器 (输出定时器/计数器时钟源。时钟源的占空比周期为 50/50)

Bit 4 (TC2SS0):定时器/计数器 2 时钟源选择位

0: Fs 作为计数源 (Fc) (默认)

1: Fm 作为计数源(Fc)

Bits 3~0 (TC2CK3~TC2CK0):定时器/计数器 2 时钟源预分频选择位

TC2CK3	TC2CK2	TC2CK1	TC2CK0	时钟源	分辨率 8MHZ	最长时间 8MHz	分辨率 16KHz	最长时间 16KHz
				正常	F _C =8M	F _C =8M	F _C =16K	F _C =16K
0	0	0	0	F _C	125ns	32 μs	62.5 μs	16ms
0	0	0	1	F _C /2	250ns	64 μs	125 μs	32ms
0	0	1	0	F _C /2 ²	500ns	128 μs	250 μs	64ms
0	0	1	1	F _C /2 ³	1 μs	256 μs	500 μs	128ms
0	1	0	0	F _C /2 ⁴	2 μs	512 μs	1ms	256ms
0	1	0	1	F _C /2 ⁵	4 μs	1024 μs	2ms	512ms
0	1	1	0	F _C /2 ⁶	8 μs	2048 μs	4ms	1024ms
0	1	1	1	F _C /2 ⁷	16 μs	4096 μs	8ms	2048ms
1	0	0	0	F _C /2 ⁸	32 μs	8192 μs	16ms	4096ms
1	0	0	1	F _C /2 ⁹	64 μs	16384 μs	32ms	8192ms
1	0	1	0	F _C /2 ¹⁰	128 μs	32768 μs	64ms	16384ms
1	0	1	1	F _C /2 ¹¹	256 μs	65536 μs	128ms	32768ms
1	1	0	0	F _C /2 ¹²	512 μs	131072 μs	256ms	65536ms
1	1	0	1	F _C /2 ¹³	1.024ms	262144 μs	512ms	131072ms
1	1	1	0	F _C /2 ¹⁴	2.048ms	524.288ms	1.024s	262144ms
1	1	1	1	F _C /2 ¹⁵	4.096ms	1.048s	2.048s	524288ms

6.1.37 Bank0 R2A: TC2DA (定时器/计数器 2 数据缓冲器A)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC2DA7	TC2DA6	TC2DA5	TC2DA4	TC2DA3	TC2DA2	TC2DA1	TC2DA0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (TC2DA7~TC2DA0): 8 位定时器/计数器 2 的数据缓冲器 A

6.1.38 Bank0 R2B: TC2DB (定时器/计数器 2 数据缓冲器B)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC2DB7	TC2DB6	TC2DB5	TC2DB4	TC2DB3	TC2DB2	TC2DB1	TC2DB0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (TC2DB7~TC2DB0): 8 位定时器/计数器 2 的数据缓冲器 B

6.1.39 Bank0 R2C: TC3CR1 (定时器/计数器 3 控制寄存器1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC3S	TC3RC	TC3SS1	-	TC3FF	TC3MOS	TC3IS1	TC3IS0
R/W	R/W	R/W	0	R/W	R/W	R/W	R/W

Bit 7 (TC3S): 定时器/计数器 3 起始控制位

0: 停止并清除计数器(默认)

1: 开始

Bit 6 (TC3RC): 定时器 3 读控制位

0: 当此位设置为 0, 不能从 TC3DB 读取数据(默认)

1: 当此位设置为 1, 可以从 TC3DB 读取数据

Bit 5 (TC3SS1): 定时器/计数器 3 时钟源选择位 1

0: 内部时钟作为计数源(Fc)- Fs/Fm(默认)

1: 内部 TC3 引脚作为计数器源(Fc)。仅用于定时器/计数器模式

Bit 4: 未使用, 一直设置为 "0"

Bit 3 (TC3FF): 定时器/计数器 3 的反相作为 PWM 或 PDO 模式

0: 占空比为逻辑 1 (默认)

1: 占空比为逻辑 0

Bit 2 (TC3MOS): 定时器输出模式选择位

0: 重复模式(默认)

1: 单周期模式

注意

单周期模式意味着定时器仅计数一个周期。

Bits 1~0 (TC3IS1~ TC3IS0):定时器 3 中断类型选择位。当定时器工作在 PWM 模式，此两位被使用。

TC3IS1	TC3IS0	定时器 3 中断类型选择
0	0	TC3DA(周期)匹配
0	1	TC3DB(占空比)匹配
1	x	TC3DA 与 TC3DB 匹配

6.1.40 Bank0 R2D: TC3CR2 (定时器/计数器 3 控制寄存器2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC3M2	TC3M1	TC3M0	TC3SS0	TC3CK3	TC3CK2	TC3CK1	TC3CK0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~5 (TC3M2~TC3M0):定时器/计数器 3 操作模式选择位

TC3M2	TC3M1	TC3M0	操作模式选择
0	0	0	定时器/计数器上升沿
0	0	1	定时器/计数器下降沿
0	1	0	捕捉模式上升沿
0	1	1	捕捉模式下降沿
1	0	0	窗口模式
1	0	1	可编程分频输出
1	1	0	脉宽调制输出
1	1	1	蜂鸣器 (输出定时器/计数器时钟源。时钟源的占空比周期为 50/50)

Bit 4 (TC3SS0):定时器/计数器 3 时钟源选择位

0: Fs 作为计数源 (Fc) (默认)

1: Fm 作为计数源(Fc)

Bits 3~0 (TC3CK3~TC3CK0): 定时器/计数器 3 时钟源预分频选择位

TC3CK3	TC3CK2	TC3CK1	TC3CK0	时钟源	分辨率 8MHz	最长时间 8MHz	分辨率 16KHz	最长时间 16KHz
				正常	$F_c=8M$	$F_c=8M$	$F_c=16K$	$F_c=16K$
0	0	0	0	F_c	125ns	32 μs	62.5 μs	16ms
0	0	0	1	$F_c/2$	250ns	64 μs	125 μs	32ms
0	0	1	0	$F_c/2^2$	500ns	128 μs	250 μs	64ms
0	0	1	1	$F_c/2^3$	1 μs	256 μs	500 μs	128ms
0	1	0	0	$F_c/2^4$	2 μs	512 μs	1ms	256ms
0	1	0	1	$F_c/2^5$	4 μs	1024 μs	2ms	512ms
0	1	1	0	$F_c/2^6$	8 μs	2048 μs	4ms	1024ms
0	1	1	1	$F_c/2^7$	16 μs	4096 μs	8ms	2048ms
1	0	0	0	$F_c/2^8$	32 μs	8192 μs	16ms	4096ms
1	0	0	1	$F_c/2^9$	64 μs	16384 μs	32ms	8192ms
1	0	1	0	$F_c/2^{10}$	128 μs	32768 μs	64ms	16384ms
1	0	1	1	$F_c/2^{11}$	256 μs	65536 μs	128ms	32768ms
1	1	0	0	$F_c/2^{12}$	512 μs	131072 μs	256ms	65536ms
1	1	0	1	$F_c/2^{13}$	1.024ms	262144 μs	512ms	131072ms
1	1	1	0	$F_c/2^{14}$	2.048ms	524.288ms	1.024s	262144ms
1	1	1	1	$F_c/2^{15}$	4.096ms	1.048s	2.048s	524288ms

6.1.41 Bank0 R2E: TC3DA (定时器/计数器 3 数据缓冲器 A)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC3DA7	TC3DA6	TC3DA5	TC3DA4	TC3DA3	TC3DA2	TC3DA1	TC3DA0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (TC3DA7~TC3DA0): 8 位定时器/计数器 3 的数据缓冲器 A
6.1.42 Bank0 R2F: TC3DB (定时器/计数器 3 数据缓冲器 B)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TC3DB7	TC3DB6	TC3DB5	TC3DB4	TC3DB3	TC3DB2	TC3DB1	TC3DB0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (TC3DB7~TC3DB0): 8 位定时器/计数器 3 的数据缓冲器 B
6.1.43 Bank0 R30: I2CCR1 (I2C 状态和控制寄存器 1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Strobe/Pend	IMS	ISS	STOP	SAR_EMPTY	ACK	FULL	EMPTY
R/W	R/W	R/W	R/W	R	R	R	R

Bit 7(Strobe/Pend):在主机模式，它用作选通信号来控制 I2C 电路发送 SCL 时钟。在接收或发送握手信号(ACK 或 NACK)后自动复位。在从机模式，它用作挂起信

号，将在数据至 Tx 缓冲时或从 Tx 缓冲到数据之后，用户应清除她，并通知从机 I2C 电路释放 SCL 信号。

Bit 6(IMS):I2C 主/从机模式选择位

0: 从机 (默认)

1: 主机

Bit 5 (ISS):I2C 快速/标准模式选择位(如果 Fm 为 4MHz 并且 I2CTS2~0<0,0,1>)

0: 标准模式(100K bit/s)

1:快速模式(400K bit/s)

Bit 4(STOP):在主机模式，如果 STOP=1 及 R/nW=1，MCU 必须在发送 STOP 信号后将 nACK 信号返回至从机。如果 STOP=1 及 R/nW=0，MCU 在接收 ACL 信号后发送 STOP 信号。当 MCU 发送 STOP 信号至从机后复位。在从机模式，如果 STOP=1 及 R/nW=0，MCU 必须回复 nACK 信号至主机。

Bit 3(SAR_EMPTY):当 MCU 从 I2C 从机地址寄存器发送 1 个字节并接收 ACK(或 nACK)信号时复位。当 MCU 写入 I2C 从机地址寄存器 1 个字节时复位。

Bit 2(ACK):当设备回复已收到(ACK)时，ACK 条件为通过硬件设置为 1。当设备回复未接收(nACK)信号时复位。

Bit 1(FULL):当 I2C 接收缓存寄存器为满时，通过硬件设置。当 MCU 从 I2C 接收缓存寄存器中读取时，通过硬件复位。

Bit 0(EMPTY):当 I2C 发送缓冲寄存器为空时，通过硬件复位。当 MCU 写新数据至 I2C 发送缓冲寄存器时通过硬件复位。

6.1.44 Bank0 R31: I2CCR2 (I2C 状态和控制寄存器 2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
I2CBF	GCEN	I2COPT	BBF	I2CTS2	I2CTS1	I2CTS0	I2CEN
R	R/W	R/W	R	R/W	R/W	R/W	R/W

Bit 7 (I2CBF):I2C 忙标志位

0: 在从机模式，如果接收到 STOP 或 I2C 从机地址不匹配，清除为"0"

1: 在从机模式，当 I2C 与主机通信时，置位

*在从机模式下，当 STAR 信号时置位；当 I2C 禁止或 STOP 信号是清零。

Bit 6 (GCEN):I2C 全呼功能使能位

0: 禁止全呼功能

1: 使能全呼功能

Bit 5 (I2COPT):I2C 引脚选择位。用于转换 I2C 功能的引脚位置

0: 在 P62 (SDA0) & P82 (SCL0)设置 I2C 引脚(默认)

1: 在 P84 (SDA1) & P83 (SCL1)设置 I2C 引脚

*默认值相应的代码选项字 2 I2COPT。

Bit 4 (BBF):忙标志位。在主机模式中，I2C 侦测为忙碌。只读

*在主机模式，STAR 信号置位，STOP 信号清零。

Bits 3~1 (I2CTS2~I2CTS0):I2C 传输时钟选择位。当使用不同操作频率(Fm),这些位元需正确设置，使得 SCL 时钟进入标准/快速模式。

I2CCR1 Bit 5=1, 快速模式

I2CTS2	I2CTS1	I2CTS0	SCL CLK	工作 Fm(MHz)
0	0	0	NA	NA
0	0	1	Fm/10	4
0	1	0	Fm/15	6
0	1	1	Fm/20	8
1	0	0	Fm/30	12
1	0	1	Fm/40	16
1	1	0	Fm/50	20
1	1	1	NA	NA

I2CCR1 Bit 5=0, 标准模式

I2CTS2	I2CTS1	I2CTS0	SCL CLK	工作 Fm(MHz)
0	0	0	Fm/10	1
0	0	1	Fm/40	4
0	1	0	Fm/60	6
0	1	1	Fm/80	8
1	0	0	Fm/120	12
1	0	1	Fm/160	16
1	1	0	Fm/200	20
1	1	1	NA	NA

Bit 0 (I2CEN): I2C 使能位

0: 禁止 I2C 模式 (默认)

1: 使能 I2C 模式

6.1.45 Bank0 R32: I2CSA (I2C从机地址寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
SA6	SA5	SA4	SA3	SA2	SA1	SA0	IRW
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~1 (SA6~SA0): 当 MCU 作为主机用于 I2C 应用。此位从机地址器件寄存器

Bit 0 (IRW): 当 MCU 用为主机用于 I2C 应用。此位读/写传输控制位

0: 写

1: 读

6.1.46 Bank0 R33: I2CDB (I2C数据缓存寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (DB7~DB0): I2C 接收/发送数据缓存

6.1.47 Bank0 R34: I2CDAL (I2C器件地址寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DA7	DA6	DA5	DA4	DA3	DA2	DA1	DA0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (DA7~DA0): 当 MCU 作为从机器件用于 I2C，此寄存器存储 MCU 的地址。它用于确认 I2C 总线上的数据并提取相关的信息传送至 MCU。

6.1.48 Bank0 R35: I2CDAH (I2C器件地址寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	-	DA9	DA8
0	0	0	0	0	0	R/W	R/W

Bits 7~2: 未使用，一直设置为 "0"

Bits 1~0 (DA9~DA8): 器件地址位

6.1.49 Bank0 R36~R3D: (保留)

6.1.50 Bank 0 R3E: ADCR1 (ADC控制寄存器 1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
CKR2	CKR1	CKR0	ADRUN	ADP	ADOM	SHS1	SHS0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~5 (CKR2~0): ADC 的时钟比率选择

系统模式	CKR2~0	时钟比	在 2.1~2.2V 的最大系统操作频率	在 2.2~2.7V 的最大系统操作频率	在 2.7~5V 的最大系统操作频率
正常模式	000	F _{Main} /16	8 MHz	16 MHz	20 MHz
	001	F _{Main} /8	4 MHz	8 MHz	16 MHz
	010	F _{Main} /4	2 MHz	4 MHz	8 MHz
	011	F _{Main} /2	1 MHz	2 MHz	4 MHz
	100	F _{Main} /64	20 MHz	20 MHz	20 MHz
	101	F _{Main} /32	16 MHz	20 MHz	20 MHz
	110	F _{Main} /1	500 kHz	1 MHz	2 MHz
	111	F _{Sub}	F _s	F _s	F _s
绿色模式	xxx	F _{Sub}	F _s	F _s	F _s

Bit 4 (ADRUN): ADC 开始运行

在单一模式:

- 0: 转换完成通过硬件复位, 此位元无法通过软件复位
- 1: A/D 转换开始。此位元可通过软件设置

在连续模式:

- 0: ADC 停止
- 1: ADC 运行至此位元通过软件复位

Bit 3 (ADP): ADC 电源

- 0: ADC 在掉电模式
- 1: ADC 正常运行

Bit 2 (ADOM): ADC 操作模式选择

- 0: ADC 运行在操作模式
- 1: ADC 运行在连续模式

Bits 1~0 (SHS1~0): 取样&保持时间选择

SHS[1:0]	取样&保持时间
00	2 X T _{AD}
01	4 X T _{AD}
10	8 X T _{AD}
11	12 X T _{AD}

6.1.51 Bank0 R3F: ADCR2 (ADC控制寄存器2)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	VPIS2	ADIM	ADCMS	VPIS1	VPIS0	VREFP	-
0	R/W	R/W	R/W	R/W	R/W	R/W	0

Bit 7:未使用，一直设置为 "0"

Bit 5 (ADIM): ADC 中断模式

- 0: 正常模式。中断发在 AD 转换完成后
- 1: 比较模式。中断发生在比较结果符合 ADCMS 位的设置

Bit 4 (ADCMS): ADC 比较模式选择

在比较模式:

- 0: 当 AD 转换数据大于 ADCD 寄存器中的数据时，中断发生
意味着 $ADD > ADCD$, 中断发生。
- 1: 当 AD 转换小于 ADCD 寄存器中的数据时，中断发生
意味着 $ADD < ADCD$, 中断发生。

在正常模式:

无结果

Bits 6, 3 ~ 2 (VPIS2~0): 内部正向参考电压选择

VPIS[2]	VPIS[1:0]	参考电压
0	00	AVDD
0	01	4 V
0	10	3 V
0	11	2 V
1	11	2.5 V

Bit 1 (VREFP): 正向参考电压选择

- 0: 内部正向参考电压选择。实际电压由 VPIS[1:0] 位设置
- 1: 从 VREF 引脚

Bit 0:未使用，一直设置为 "0"

注意

当使用内部参考电压，代码选项字2<7>设置为"0"，用户需等待至少50um初始并稳定内部电压参考电路。之后，转换电压参考，用户仅需要等待6um即可。

6.1.52 Bank0 R40: ADISR (模数转换输入通道选择寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	ADIS3	ADIS2	ADIS1	ADIS0
0	0	0	0	R/W	R/W	R/W	R/W

Bits 7~4:未使用，一直设置为 "0"

Bits 3~0 (ADIS4~0):ADC 输入通道选择位

ADIS[3:0]	被选择的通道
0000	ADC0
0001	ADC1
0010	ADC2
0011	ADC3
0100	ADC4
0101	ADC5
0110	ADC6
0111	ADC7
1xxx*	1/2 VDD PowerDet.

注意:

*: 对于内部信号源的使用, 用户仅需要设置 ADIS3=1, 这些AD 输入通道为内部有效, 内部参考稳定时间 4us。

6.1.53 Bank0 R41: ADER1 (模数转换输入控制寄存器1)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADE7	ADE6	ADE5	ADE4	ADE3	ADE2	ADE1	ADE0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bit 7 (ADE7):P57 引脚的 AD 转换使能位

- 0: 禁止 ADC7, P57/PWMB/ADC7 作为 I/O 或 PWMB 引脚
- 1: 使能 ADC7 作为模拟输入引脚

Bit 6 (ADE6):P56 引脚的 AD 转换使能位

- 0: 禁止 ADC6, P56/PWMA/ADC 作为 I/O 或 PWMA 引脚
- 1: 使能 ADC6 作为模拟输入引脚

Bit 5 (ADE5): P55 引脚的 AD 转换使能位

- 0: 禁止 ADC5, P55/ADC5 作为 I/O 引脚
- 1: 使能 ADC5 作为模拟输入引脚

Bit 4 (ADE4):P54 引脚的 AD 转换使能位

- 0: 禁止 ADC4, P54/ADC4 作为 I/O 引脚
- 1: 使能 ADC4 作为模拟输入引脚

Bit 3 (ADE3):P53 引脚的 AD 转换使能位

- 0: 禁止 ADC3, P53/ADC3 作为 I/O 引脚
- 1: 使能 ADC3 作为模拟输入引脚

Bit 2 (ADE2):P52 引脚的 AD 转换使能位

0: 禁止 ADC2, P52/ADC2/TCC 作为 I/O 或 TCC 引脚

1: 使能 ADC2 作为模拟输入引脚

Bit 1 (ADE1): P51 引脚的 AD 转换使能位

0: 禁止 ADC1, P51/ADC1/INT1 作为 I/O 或/INT1 引脚

1: 使能 ADC1 作为模拟输入引脚

Bit 0 (ADE0): P50 引脚的 AD 转换使能位

0: 禁止 ADC0, P50/ADC0/INT0 作为 I/O 或/INT0 引脚

1: 使能 ADC0 作为模拟输入引脚

6.1.54 Bank0 R42: (保留)

6.1.55 Bank0 R43: ADDL (模数转换数据的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADD7	ADD6	ADD5	ADD4	ADD3	ADD2	ADD1	ADD0
R	R	R	R	R	R	R	R

Bits 7~0 (ADD7~0): AD 数据缓冲的低字节

6.1.56 Bank0 R44: ADDH (模数转换数据的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADD15	ADD14	ADD13	ADD12	ADD11	ADD10	ADD9	ADD8
R	R	R	R	R	R	R	R

Bits 7~0 (ADD15~8): AD 数据缓冲的高字节

AD 数据的格式取决于代码选项 ADFM。下面的表格说明了数据如何在不同 ADFM 设定下调整。

ADFM		Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
12 bits	0	ADDH					ADD11	ADD10	ADD9
		ADDL	ADD7	ADD6	ADD5	ADD4	ADD3	ADD2	ADD1
	1	ADDH	ADD11	ADD10	ADD9	ADD8	ADD7	ADD6	ADD5
		ADDL					ADD3	ADD2	ADD1

6.1.57 Bank0 R45 ADCVL (模数转换器比较的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADCD7	ADCD6	ADCD5	ADCD4	ADCD3	ADCD2	ADCD1	ADCD0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (ADCD7~0): AD 比较的低字节数据

用户应该使用与 ADDH 和 ADDL 寄存器一致的数据格式。否则，在 AD 比较之后会得出错误的结果。

6.1.58 Bank0 R46 ADCVH (模数转换器比较的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
ADCD15	ADCD14	ADCD13	ADCD12	ADCD11	ADCD10	ADCD9	ADCD8
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (ADCD15~8):AD 比较高字节数据

用户应该使用与 ADDH 和 ADDL 寄存器一致的数据格式。否则，在 AD 比较之后会得出错误的结果。

6.1.59 Bank0 R47 ~ R4F(保留)

6.1.60 Bank1 R5 IOCR8 (IO Port 8控制寄存器)

- 0: 设置相关 I/O 引脚为输出
- 1: 设置相关 I/O 引脚为高阻态(默认)

6.1.61 Bank 1 R6 ~ R7 (保留)

6.1.62 Bank1 R8: P5PHCR (Port 5上拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PH57	PH56	PH55	PH54	PH53	PH52	PH51	PH50
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bit 7 (PH57): 控制位用于使能 P57 引脚内部上拉功能

- 0: 使能内部上拉
- 1: 禁止内部上拉(默认)

Bit 6 (PH56):控制位用于使能 P56 引脚内部上拉功能

Bit 5 (PH55):控制位用于使能 P55 引脚内部上拉功能

Bit 4 (PH54):控制位用于使能 P54 引脚内部上拉功能

Bit 3 (PH53):控制位用于使能 P53 引脚内部上拉功能

Bit 2 (PH52):控制位用于使能 P52 引脚内部上拉功能

Bit 1 (PH51):控制位用于使能 P51 引脚内部上拉功能

Bit 0 (PH50):控制位用于使能 P50 引脚内部上拉功能

注意

如果P50，P51作为外部中断，上拉功能将自动禁止，相应控制位元为无效。

6.1.63 Bank1 R9: P6PHCR (Port 6上拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	PH64	PH63	PH62	PH61	PH60
0	0	0	R/W	R/W	R/W	R/W	R/W

Bits 7~5:未使用，一直设置为 "0"

Bit 4 (PH64):控制位用于使能 P64 引脚内部上拉功能

0: 使能内部上拉

1: 禁止内部上拉(默认)

Bit 3 (PH63):控制位用于使能 P63 引脚内部上拉功能

Bit 2 (PH62):控制位用于使能 P62 引脚内部上拉功能

Bit 1 (PH61):控制位用于使能 P61 引脚内部上拉功能

Bit 0 (PH60):控制位用于使能 P60 引脚内部上拉功能

6.1.64 Bank1 RA: P8APHCR (Port 8上拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	P8HPPH	P8LPPH	-	-
0	0	0	0	R/W	R/W	0	0

Bits 7~4:未使用，一直设置为 "0"

Bit 3 (P8HPPH):控制位元用于使能 Port8 高四位引脚的上拉

0: 使能内部上拉

1: 禁止内部上拉(默认)

Bit 2 (P8LPPH):控制位元用于使能 Port8 低四位引脚的上拉

Bits 1~0:未使用，一直设置为 "0"

6.1.65 Bank1 RB: P5PLCR (Port 5下拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PL57	PL56	PL55	PL54	PL53	PL52	PL51	PL50
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bit 7 (PL57):控制位用于使能 P57 引脚内部下拉拉功能

0: 使能内部下拉

1: 禁止内部下拉(默认)

Bit 6 (PL56):控制位用于使能 P56 引脚内部下拉拉功能

Bit 5 (PL55):控制位用于使能 P55 引脚内部下拉拉功能

Bit 4 (PL54):控制位用于使能 P54 引脚内部下拉拉功能

Bit 3 (PL53):控制位用于使能 P53 引脚内部下拉拉功能

Bit 2 (PL52):控制位用于使能 P52 引脚内部下拉拉功能

Bit 1 (PL51): 控制位用于使能 P51 引脚内部下拉拉功能

Bit 0 (PL50):控制位用于使能 P50 引脚内部下拉拉功能

注意

如果P50, P51作为外部中断, 上拉功能将自动禁止, 相应控制位元为无效。

6.1.66 Bank1 RC: P6PLCR (Port 6 下拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	PL64	PL63	PL62	PL61	PL60
0	0	0	R/W	R/W	R/W	R/W	R/W

Bits 7~5:未使用, 一直设置为 "0"

Bit 4 (PL64): 控制位用于使能 P64 引脚内部下拉拉功能

0:使能内部下拉

1: 禁止内部下拉(默认)

Bit 3 (PL63):控制位用于使能 P63 引脚内部下拉拉功能

Bit 2 (PL62):控制位用于使能 P62 引脚内部下拉拉功能

Bit 1 (PL61):控制位用于使能 P61 引脚内部下拉拉功能

Bit 0 (PL60):控制位用于使能 P60 引脚内部下拉拉功能

6.1.67 Bank1 RD: P8APLCR (Port 8 下拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	P8HPL	P8LPL	-	-
0	0	0	0	R/W	R/W	0	0

Bits 7~4:未使用, 一直设置为 "0"

Bit 3 (P8HPL):控制位元用于使能 Port8 低四位引脚的下拉

0: 使能内部下拉

1: 禁止内部下拉(默认)

Bit 2 (P8LPL):控制位元用于使能 Port8 高四位引脚的下拉

Bits 1~0:未使用, 一直设置为 "0"

6.1.68 Bank1 RE: P5HDSCR (Port 5高驱动/灌控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
H57	H56	H55	H54	H53	H52	H51	H50
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (H57~H50):P57~P50 高驱动/灌电流控制位

- 0: 使能高驱动/灌
- 1: 禁止高驱动/灌(默认)

6.1.69 Bank1 RF: P6HDSCR (Port 6高驱动/灌控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	H64	H63	H62	H61	H60
0	0	0	R/W	R/W	R/W	R/W	R/W

Bits 7~5:未使用，一直设置为 "0"

Bits 4~0 (H64~H60):P64~P60 高驱动/灌电流控制位

- 0: 使能高驱动/灌
- 1: 禁止高驱动/灌(默认)

6.1.70 Bank1 R10: P8AHDSCR (Port 8高驱动/灌控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	P8HHDS	P8LHDS	-	-
0	0	0	0	R/W	R/W	0	0

Bits 7~4:未使用，一直设置为 "0"

Bit 3 (P8HHDS):控制位元用于使能 Port 8 高四位引脚的高驱动/灌

- 0: 禁止高驱动/灌
- 1: 使能高驱动/灌(默认)

Bit 2 (P8LHDS):控制位元用于使能 Port8 低四位引脚的高驱动/灌

Bits 1~0:未使用，一直设置为 "0"

6.1.71 Bank1 R11: P5ODCR (Port 5漏极开路控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
OD57	OD56	OD55	OD54	OD53	OD52	OD51	OD50
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (OD57~OD50):漏极开路控制位

0:禁止漏极开路(默认)

1: 使能漏极开路

6.1.72 Bank1 R12: P6ODCR (Port 6漏极开路控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	OD64	OD63	OD62	OD61	OD60
0	0	0	R/W	R/W	R/W	R/W	R/W

Bits 7~5:未使用，一直设置为 "0"

Bits 4~0 (OD64~OD60):漏极开路控制位

0: 禁止漏极开路(默认)

1: 使能漏极开路

6.1.73 Bank1 R13: P8AODCR (Port 8漏极开路控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	P8HOD	P8LOD	-	-
0	0	0	0	R/W	R/W	0	0

Bits 7~4:未使用，一直设置为 "0"

Bit 3 (P8HOD):控制位元用于使能 Port8 高四位引脚的漏极开路

0: 禁止漏极开路(默认)

1: 使能漏极开路

Bit 2 (P8LOD):控制位元用于使能 Port8 低四位引脚的漏极开路

Bits 1~0:未使用，一直设置为 "0"

6.1.74 Bank1 R14: DeadTCR (死区时间控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	DEADTB	DEADTA	DEADTP1	DEADTP0
0	0	0	0	R/W	R/W	R/W	R/W

Bits 7~4:未使用，一直设置为 "0"

Bit 3 (DEADTB):使能死区时间功能用于 PWMB 与/PWMB(用于对偶 PWM)

0: 禁止 (默认)

1: 使能

Bit 2 (DEADTA): 使能死区时间功能用于 PWMA 与/PWMA(用于对偶 PWM)

0: 禁止 (默认)

1: 使能

Bits 1~0 (DEADTP1~DEADTP0): 死区时间预分频比

DEADTP1	DEADTP0	预分频比
0	0	1:1 (默认)
0	1	1:2
1	0	1:4
1	1	1:8

注意

死区时间功能仅用于双PWM功能。如果使用单PWM功能(非对偶PWM功能)，死区时间功能做事禁止。

6.1.75 Bank1 R15: DeadTR (死区时间寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DEADTR7	DEADTR6	DEADTR5	DEADTR4	DEADTR3	DEADTR2	DEADTR1	DEADTR0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (DEADTR7~0):寄存器的内容为死区时间

6.1.76 Bank1 R16: PWMSCR (PWM源时钟控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	DEADS	-	-	PWMBS	PWMAS
0	0	0	R/W	0	0	R/W	R/W

Bits 7~5: 未使用，一直设置为 "0"

Bit 4 (DEADS):时钟选择用于死区时间定时器

0: Fs (默认)

1: Fm

Bits 3~2:未使用，一直设置为 "0"

Bit 1 (PWMBS):时钟选择用于 PWMB 定时器

0: Fs (默认)

1: Fm

Bit 0 (PWMAS):时钟选择用于 PWMA 定时器

0: Fs (默认)

1: Fm

6.1.77 Bank1 R17: PWMACR (PWMA控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWMAE	IPWMAE	PWMAA	IPWMAA	TAEN	TAP2	TAP1	TAP0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bit 7 (PWMAE): PWMA 使能位

- 0: 禁止 (默认)
- 1: 使能。此复合引脚用于 PWMA 引脚

Bit 6 (IPWMAE): 反向 PWMA 使能位

- 0: 禁止 (默认)
- 1: 使能。此复合引脚用于 /PWMA 引脚

Bit 5 (PWMAA): PWMA 的有效电平

- 0: 占空比-死区时间为逻辑 1 (默认)
- 1: 占空比-死区时间为逻辑 0

Bit 4 (IPWMAA): PWMA 的有效电平

- 0: 周期-占空比-死区时间为逻辑 1 (默认)
- 1: 周期-占空比-死区时间为逻辑 0

Bit 3 (TAEN): TMRA 使能位元。所有的 PWM 功能仅在此位元置位时有效

- 0: TMRA 关闭 (默认)
- 1: TMRA 开启

PWMxE	TxEEN	功能描述
0	0	不做为 PWM 功能使用, I/O 引脚或其他功能引脚
0	1	定时器功能, I/O 引脚或其他功能引脚
1	0	PWM 功能, 波形保持在非有效电平
1	1	PWM 功能, 正常 PWM 输出波形

*x = A,B

Bits 2~0 (TAP2~TAP0): TMRA 时钟预分频选择位

TAP2	TAP1	TAP0	预分频比
0	0	0	1:1 (默认)
0	0	1	1:2
0	1	0	1:4
0	1	1	1:8
1	0	0	1:16
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

6.1.78 Bank1 R18: PRDAL (PWMA周期的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PRDA7	PRDA6	PRDA5	PRDA4	PRDA3	PRDA2	PRDA1	PRDA0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (PRDA7~ PRDA 0):寄存器的内容为 PWMA 周期的低字节

注意
PWMA 占空比/周期重载当PRDAL 寄存器更新时。

6.1.79 Bank1 R19: PRDAH (PWMA周期的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	-	PRDA9	PRDA8
0	0	0	0	0	0	R/W	R/W

Bits 7~0 (PRDA9~ PRDA 8):寄存器的内容为 PWMA 周期的高字节

6.1.80 Bank1 R1A: DTAL (PWMA 占空比的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DTA7	DTA6	DTA5	DTA4	DTA3	DTA2	DTA1	DTA0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (DTA7~ DTA0):寄存器的内容为 PWMA 占空比的低字节

6.1.81 Bank1 R1B: DTAH (PWMA 占空比的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	-	DTA9	DTA8
0	0	0	0	0	0	R/W	R/W

Bits 7~0 (DTA9~ DTA 8): 寄存器的内容为 PWMA 占空比的高字节

6.1.82 Bank1 R1C: TMRAL (定时器A的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TMRA7	TMRA6	TMRA5	TMRA4	TMRA3	TMRA2	TMRA1	TMRA0
R	R	R	R	R	R	R	R

Bits 7~0 (TMRA7~ TMRA 0):寄存器的内容为 PWMA 定时器的低字节。只读

6.1.83 Bank1 R1D: TMRAH (定时器A的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	-	TMRA9	TMRA8
0	0	0	0	0	0	R	R

Bits 7~0 (TMRA9~ TMRA 8):寄存器的内容为 PWMA 定时器的高字节。只读

6.1.84 Bank1 R1E: PWMBCR (PWMB控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PWMBE	IPWMBE	PWMBA	IPWMBA	TBEN	TBP2	TBP1	TBP0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bit 7 (PWMBE): PWMB 使能位

0: 禁止 (默认)

1: 使能。此复合引脚用于 PWMB 引脚

Bit 6 (IPWMBE): PWMB 使能位

0: 禁止 (默认)

1: 使能。此复合引脚用于 /PWMB 引脚

Bit 5 (PWMBA): PWMB 的有效电平

0: 占空比逻辑 1 (默认)

1: 占空比为逻辑 0

Bit 4 (IPWMBA): PWMB 的有效电平

0: 周期-占空比为逻辑 1 (默认)

1: 周期-占空比为逻辑 0

Bit 3 (TBEN): TMRB 使能位元。所有的 PWM 功能仅在此位元置位时有效

0: TMRB 关闭 (默认)

1: TMRB 开启

Bits 2~0 (TBP2~TBP0): TMRB 时钟预分频选择位

TBP2	TBP1	TBP0	预分频比
0	0	0	1:1 (默认)
0	0	1	1:2
0	1	0	1:4
0	1	1	1:8
1	0	0	1:16
1	0	1	1:64
1	1	0	1:128
1	1	1	1:256

6.1.85 Bank1 R1F: PRDBL(PWMB周期的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
PRDB7	PRDB6	PRDB5	PRDB4	PRDB3	PRDB2	PRDB1	PRDB0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (PRDB7~ PRDB 0):寄存器的内容为 PWMB 周期的低字节

注意

PWMB 占空比/周期重载当PRDBL 寄存器更新时。

6.1.86 Bank1 R20: PRDBH (PWMB周期的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	-	PRDB9	PRDB8
0	0	0	0	0	0	R/W	R/W

Bits 7~0 (PRDB9~ PRDB 8):寄存器的内容为 PWMB 周期的高字节

6.1.87 Bank1 R21: DTBL (PWMB 占空比的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
DTB7	DTB6	DTB5	DTB4	DTB3	DTB2	DTB1	DTB0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (DTB7~ DTB 0):寄存器的内容为 PWMB 占空比的低字节

6.1.88 Bank1 R22: DTBH (PWMB 占空比的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	-	DTB9	DTB8
0	0	0	0	0	0	R/W	R/W

Bits 7~0 (DTB9~ DTB 8): 寄存器的内容为 PWMB 占空比的高字节

注意

停止时间寄存器中的值必须小于占空比周期寄存器中的值，以免PWM输出无法预期的行为值。

6.1.89 Bank1 R23: TMRBL (定时器B的低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TMRB7	TMRB6	TMRB5	TMRB4	TMRB3	TMRB2	TMRB1	TMRB0
R	R	R	R	R	R	R	R

Bits 7~0 (TMRB7~ TMRB 0):寄存器的内容为 PWMB 定时器的低字节。只读

6.1.90 Bank1 R24: TMRBH (定时器B的高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	-	TMRB9	TMRB8
0	0	0	0	0	0	R	R

Bits 7~0 (TMRB9~ TMRB 8):寄存器的内容为 PWMB 定时器的高字节。只读

6.1.91 Bank1 R25 ~ R39: (保留)

6.1.92 Bank1 R40: WCR (时钟定时器控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
WTE	WTSSB1	WTSSB0	-	-	-	-	-
R/W	R/W	R/W	0	0	0	0	0

Bit 7(WTE):时钟定时器使能位

0: 禁止

1: 使能

Bits 6~5(WTSSB1~WTSSB0):时钟定时器间隔选择位

WTSSB1	WTSSB0	定时器间隔选择	定时器间隔选择 (LXT3 = 32.768kHz)
0	0	32768 / Fs	1.0s
0	1	16384 / Fs	0.5s
1	0	8192 / Fs	0.25s
1	1	128 / Fs	3.91ms

注意:时钟定时器的时钟源来源于sub-IRC或振荡器32.768kHz

Bits 4~0:未使用，一直设置为 "0"

6.1.93 Bank1 R41~R43: (保留)

6.1.94 Bank1 R44: FLKR (闪存密钥寄存器用于表格写使用)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
FLK[7]	FLK[6]	FLK[5]	FLK[4]	FLK[3]	FLK[2]	FLK[1]	FLK[0]
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

此 FLKR 寄存器用于表格写 IAP 模式操作。当一个特定的值写入此寄存器时 IAP 使能信号生成，例如，0xB4。此寄存器用于确保 IAP 操作发生在闪存升级时。

6.1.95 Bank1 R45: TBPTL (表指针低寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TB7	TB6	TB5	TB4	TB3	TB2	TB1	TB0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0(TB7~TB0): 表指针地址位 7~0

6.1.96 Bank1 R46: TBPTH (表指针高寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
HLB	RDS	-	-	-	TB10	TB9	TB8
R/W	R/W	0	0	0	R/W	R/W	R/W

Bit 7 (HLB): 通过取址 TBPTH 和 TBPTL 从闪存 ROM 中取出高字节或低字节的内容

RDS	HLB	读取存储数据值得描述
0	0	读取低字节
0	1	读取高字节

Bit 6 (RDS): ROM 数据选择位，读机器代码信息选择

0: ROM 数据 (一直为 "0")

Bit 5~3: 未使用，一直设置为 "0"

Bits 2 ~0 (TB10~TB8): 表指针地址位 10~8

6.1.97 Bank1 R47: STKMON (堆指针)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
STOV	-	-	-	STL3	STL2	STL1	STL0
R	0	0	0	R	R	R	R

Bit 7(STOV): 堆指针溢出指示位。只读

Bits 3~0(STL3~ STL 0): 堆指针数。只读

6.1.98 Bank1 R48: PCH (程序计数器高位)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	PC10	PC9	PC8
0	0	0	0	0	R/W	R/W	R/W

Bits 7~3: 未使用，一直设置为 "0"

Bits 2~0 (PC10~PC8): 程序计数器的低字节

6.1.99 Bank1 R49: LVDCR (低电压侦测器控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
LVDEN	-	LVDS1	LVDS0	LVDB	-	-	-
R/W	0	R/W	R/W	R	0	0	0

Bit 7 (LVDEN):低电压侦测器使能位

0: 禁止低电压侦测器

1: 使能低电压侦测器

Bits 5~4 (LVDS1~LVDS0): 低电压侦测器电平位

LVDEN	LVDS1, LVDS0	LVD 电压中断位	LVDB
1	11	VDD < 2.2V	0
		VDD > 2.4V	1
1	10	VDD < 3.3V	0
		VDD > 3.5V	1
1	01	VDD < 4.0V	0
		VDD > 4.2V	1
1	00	VDD < 4.5V	0
		VDD > 4.7V	1
0	XX	NA	1

Bit 3 (LVDB):电压侦测器状态位。此位元只读。当 VDD 引脚电压低于 LVD 电压中断电平(由 LVDS1 ~ LVDS0 选择)，此位元清零

0: 低电压被侦测

1: 低电压不能被侦测或 LVD 功能禁止

Bits 6,2~0: 未使用，一直设置为 "0"

6.1.100 Bank1 R4D TBWCR (表写入控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	-	-	IAPEN
0	0	0	0	0	0	0	R/W

Bits 7~1: 未使用，一直设置为 "0"

Bit 0 (IAPEN): IAP 使能位

0: IAP 模式禁止

1: IAP 模式使能

6.1.101 Bank1 R4E: 0cL(表写入起始地址低字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
TBWA[7]	TBWA[6]	TBWA[5]	TBWA[4]	TBWA[3]	TBWA[2]	TBWA[1]	TBWA[0]
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0(TBWA[7]~TBWA[0]): 表写入起始地址位 7~0, TBWA[4]~TBWA[0] 一直设置为 "0"

6.1.102 Bank1 R4F: TBWAH (表写入起始地址高字节)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	TBWA[10]	TBWA[9]	TBWA[8]
0	0	0	0	0	R/W	R/W	R/W

Bits 7~3: 一直设置为 "0" (只读)

Bits 2~0(TBWA[10]~TBWA[8]): 表写入地址位 12~8

※注意:

ROM 代码缓冲(起始)	表写入 ROM 地址 (目标)
BANK1 0x80	[TBWA] 低字节(Bits7~0)
BANK1 0x81	[TBWA] 高字节(Bits14~8)
BANK1 0x82	[TBWA+1] 低字节(Bits7~0)
BANK1 0x83	[TBWA+1] 高字节(Bits14~8)
⋮	⋮
BANK1 0XBE	[TBWA+31]低字节(Bits7~0)
BANK1 0XBF	[TBWA+31] 高字节(Bits14~8)

6.1.103 Bank2 R5 ~R46 (保留)

6.1.104 Bank2 R47 LOCKPR (锁页码寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
LOCKPR7	LOCKPR6	LOCKPR5	LOCKPR4	LOCKPR3	LOCKPR2	LOCKPR1	LOCKPR0
R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

Bits 7~0 (LOCKPR7~ LOCKPR0): 锁的页数

6.1.105 Bank2 R48 LOCKCR (锁控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
LOCKEN	-	-	-	-	-	-	-
R/W	0	0	0	0	0	0	0

Bit 7 (LOCKEN):增强保护控制位

0: 禁止(默认)

1:使能

Bits 6~0:未使用，一直设置为 "0"

6.1.106 R50~R7F, Banks 0~3 R80~RFF

所有的寄存器位 8 位通用目的寄存器。

6.2 TCC/WDT&预分频器

TCC及WDT都是一个8位带有预分频器的定时器。TCCCR寄存器中的TPSR0~TPSR2位来设置TCC预分频比。同样，WDTCR寄存器中的WDTP0~WDTP2位来设置WDT预分频比。预分频器计数器每次写入TCC时通过指令清零。WDT和其预分频比被WDTC、SLEP指令清零，图6-4描述了TCC和WDT的电路图。

TCCD (6.1.30 Bank 0 R23) 是8位定时/计数器。TCC时钟源可以是内部指令时钟或外部信号输入(触发沿可通过TCC控制寄存器选择)。如果是内部指令时钟，每个指令周期TCC加1(无预分频比)。如果TCC的信号源来自于外部时钟输入，则TCC引脚信号在每个下降沿或上升沿时TCC加1。TCC输入时间长度(保持高或低电平)必须大于1个CLK。

如果TCC信号源来自内部时钟，睡眠模式时，TCC停止运行。

如果TCC信号源来自外部时钟，睡眠模式时，TCC每次的上升沿或下降沿增加1。

WDT基于副频自由运行。当控制振荡驱动器关闭后(例如睡眠模式)，WDT还在继续运行。当芯片工作在正常模式、睡眠模式时，WDT溢出时将引起芯片复位(若WDT使能)。在正常模式下的任何时间里，WDT可以由软件设置使能或关闭。参考WDTCR (6.1.28 Bank0 R21) 寄存器的WDTCR位设置。WDT溢出时间大约为 16.5ms^1 (一个振荡器起始时间周期)。

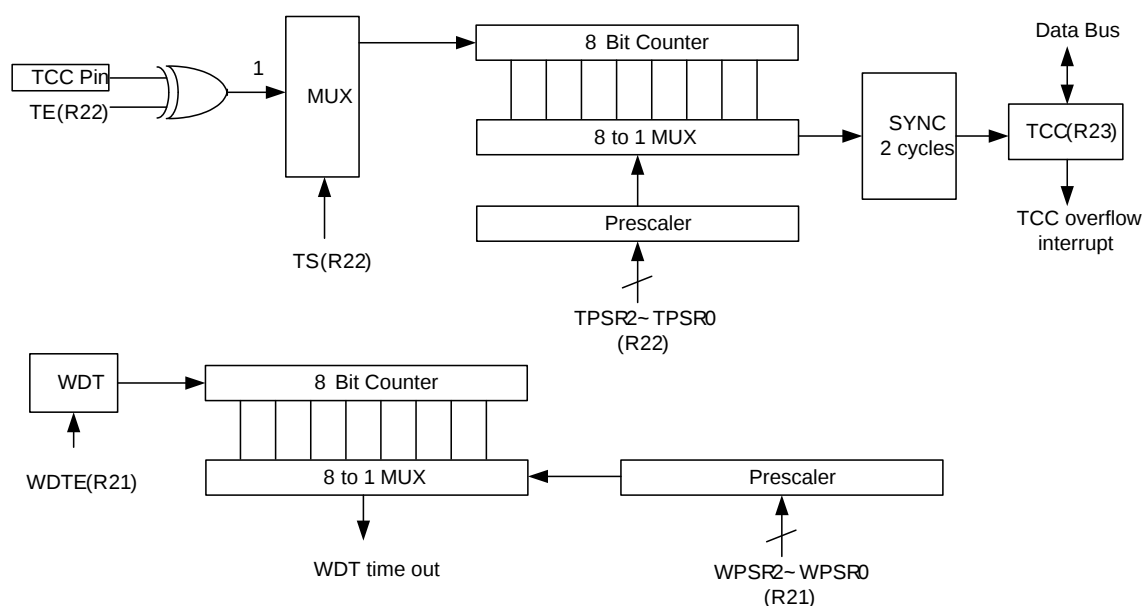


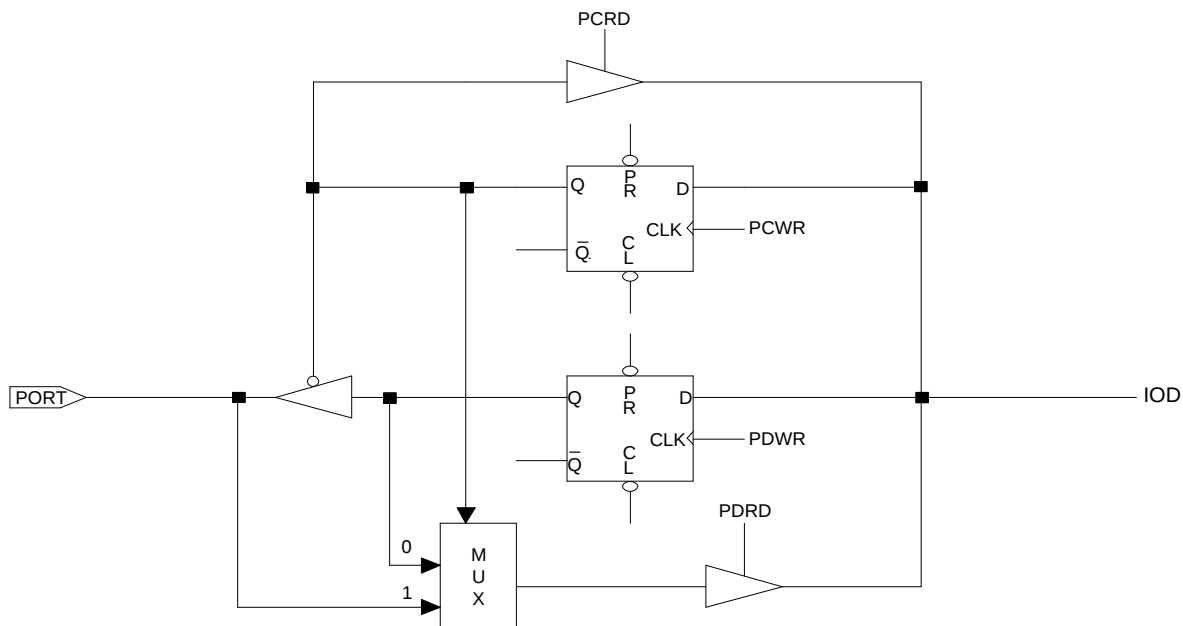
图6-4 TCC 和 WDT 的结构图

¹注意: VDD=5V, WDT 超时周期 = $16.5\text{ms} \pm 5\%$.
VDD=3V, WDT 超时周期 = $16.5\text{ms} \pm 5\%$.

6.3 I/O端口

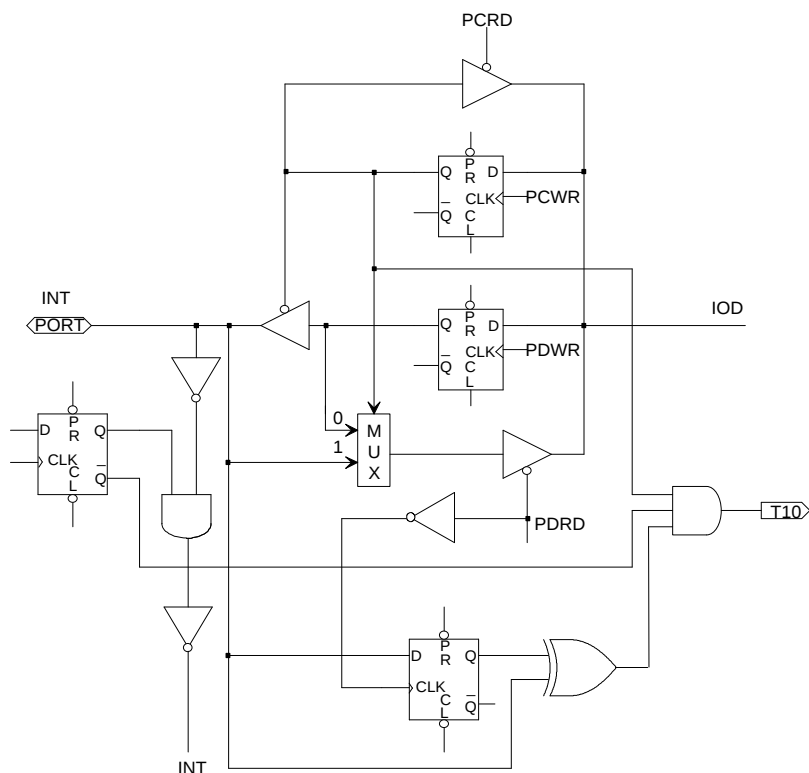
I/O寄存器(Port 5~Port 8)都是双向三态I/O口。所有端口均可通过软件上拉和下拉。同样，也可以通过软件可设置为漏极开路输出和高灌/驱动的设置。Port 5~8有唤醒和中断功能。此外，Port 5~8有在输入状态改变中断的特性。各I/O引脚都可由I/O控制寄存器(IOC50~IOC80)定义为“输入”或“输出”。

I/O寄存器和I/O控制寄存器都可读写。Port 5~8 的I/O接口电路如图6-5，图6-6，图6-7，6-8所示。



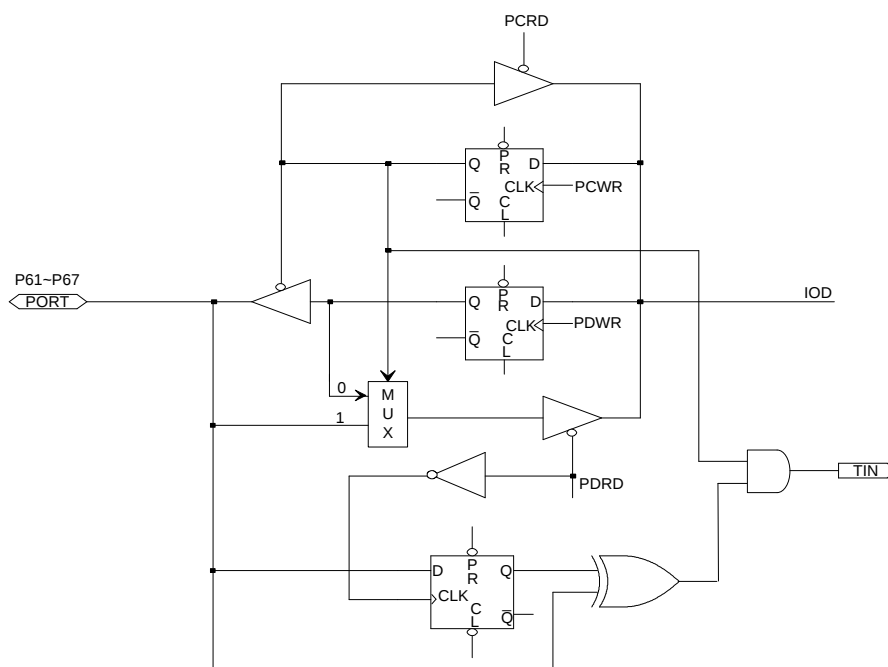
注:下拉未显示在图中

图6-5 Port 5~8的I/O端口和I/O控制寄存器的电路



注:上拉(下拉)和漏极开路未显示在图中

图 6-6 /INT 的 I/O 端口和 I/O 控制寄存器电路



注:上拉(下拉)和漏极开路未显示在图中

图 6-7 Port 5~8 的 I/O 端口和 I/O 控制寄存器的电路

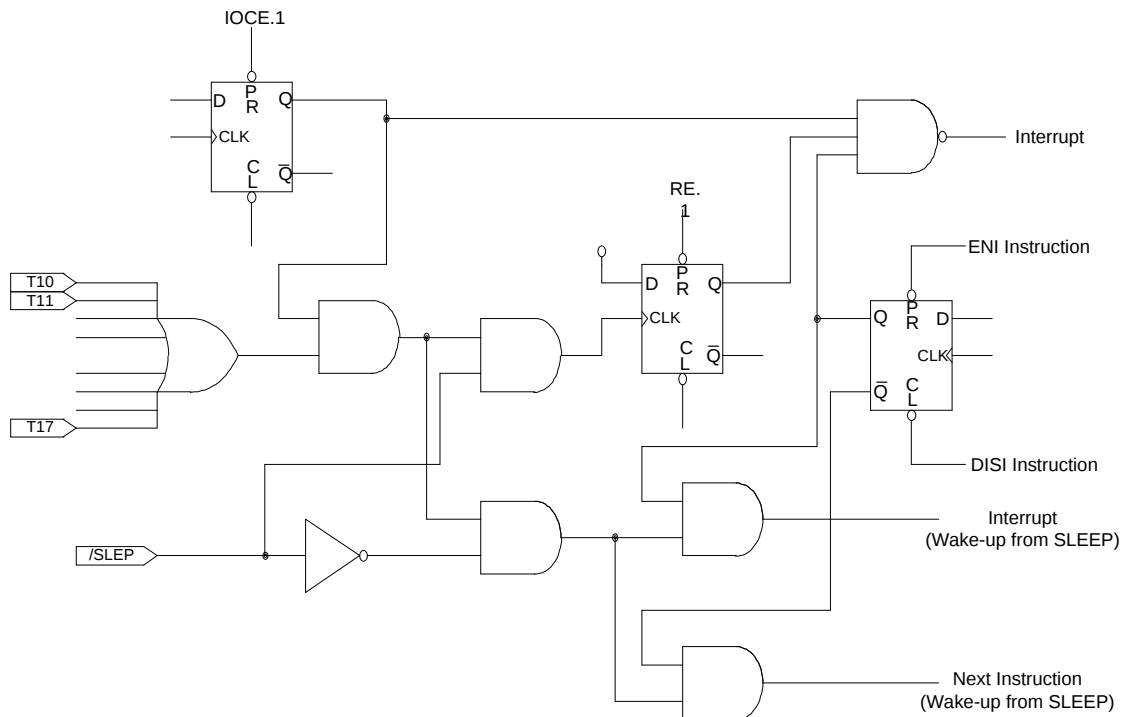


图6-8 I/O Port5~8 带有输入状态改变中断唤醒的结构图

表 2 5~8 输入改变唤醒/中断功能的使用

Port 5~8输入状态改变唤醒/中断功能的使用	
(I) 唤醒	(II) 唤醒与中断
(a) 睡眠前	(a) 睡眠前
1. 禁止WDT	1. 禁止WDT
2. 读取I/O端口(MOV R6,R6)	2. 读取I/O端口(MOV R6,R6)
3. 执行"ENI" 或 "DISI"	3. 执行"ENI" 或 "DISI"
4. 使能唤醒位元 (设置ICWKPx*=1) *x = 8~5	4. 使能唤醒位元(设置ICWKPx*=1) *x = 8~5
5. 指令"SLEP" 指令	5. 使能中断(Set ICIE =1)
(b) 唤醒后	6. 执行"SLEP" 指令
→下一条指令	(b) 唤醒后
	1. 如果"ENI" →中断向量 (0004H)
	2. 如果"DISI" →下一条指令

6.4 复位与唤醒

6.4.1 复位

复位由下列情况引起:

- (1) POR (上电复位)
- (2) /RESET引脚输入为“低”
- (3) WDT溢出(如果使能)
- (4) LVR(如果使能)
- (5) 软件复位(“RESET”指令)

复位条件被侦测后,器件保持在RESET条件一段时间大约16ms²(一个振荡器起始定时器周期)。如果/Reset引脚为低或WDT溢出有效,复位生成,在IRC模式复位时间为WSTO和8/32时钟,高XTAL模式复位时间为WSTO和510时钟。在低XTAL模式,复位时间为WSTO和510时钟(Fs)。一旦复位发生,下面的功能将被执行。参考图6-9。

- 振荡器运行或将开始
- 程序计数器 (R2) 一直设置为“0”
- 所有的 I/O 端口配置为输入模式(高阻态模式)
- 看门狗定时器和预分频器清零
- 控制器位元设置如表 3

睡眠(掉电)模式用于执行“SLEP”指令。当进入睡眠模式, WDT(如果使能)清零但继续保持运行。唤醒生成后,在 IRC 模式,唤醒时间为 WSTO 和 8/32 时钟。高 XTAL 模式复位时间为 WSTO 和 510 时钟。在低 XTAL 模式,复位时间为 WSTO 和 510 时钟(Fs)。一旦复位发生。控制器可以被唤醒:

- (1) 在 /RESET 引脚外部复位输入
- (2) WDT 溢出(如果使能)
- (3) 外部(/INT)引脚改变(如果 INTWE 使能)
- (4) 端口输入状态改变 (如果 ICWKPx 使能)
- (5) 当 I2C 作为从机器件使用时(如果 I2CWK 使能), I2C 接收数据
- (6) A/D 转换完成(如果 ADWK 使能)
- (7) TCC 计数器模式溢出发生(如果 TCIE 使能)

²注意: Vdd = 5V, Temp=-40~85℃,WDT 溢出周期= 16.5ms ± 5%
Vdd = 3V, Temp=-40~85℃,WDT 溢出周期= 16.5ms ± 5%

前两个事件使得 EM88F752N 复位。R3 的 T 和 P 标志用于决定复位(唤醒)源。事件 3~7 考虑作为程序执行的持续，全局中断("ENI" 或 "DISI" 被执行决定)控制器是否在唤醒之后执行中断向量。如果 ENI 在 SLEP 之前执行，唤醒之后，指令将从地址 0x02~0x40 开始执行。如果 DISI 在 SLEP 之前执行，唤醒之后，将重新从 SLEP 的下一条指令执行。进入睡眠模式前，仅事件 3 至 7 可以被使能。即：

[a]如果 WDT 在 SLEP 前使能，EM88F752N 仅可以通过事件 1 或 2 唤醒。详细请参考中断章节。

[b]如果外部(/INT0, /INT1)引脚改变用唤醒 EM88F752N，并在 SLEP 前 EXWE 使能，WDT 则必须禁止。因此 EM88F752N 仅可以通过事件 3 被唤醒。

[c]如果端口输入状态改变用于唤醒 EM88F752N，并且相应的唤醒在 SLEP 前设置使能，则 WDT 必须禁止。因此 EM88F752N 仅可以通过事件 4 唤醒。

[d]当 SPI 作为从机器件使用时，在接收数据后将唤醒 EM88F752N，Bank0 R11 寄存器的 I2CWK 位在 SLEP 前使能，WDT 必须通过软件禁止。因此 EM88F752N 仅可以通过事件 5 唤醒。

[e]如果 AD 转换完成用于唤醒 EM88F752N，Bank0 R10 寄存器的 ADWK 位在 SLEP 前使能，WDT 必须通过软件禁止。因此 EM88F752N 仅可以通过事件 6 唤醒。

[f]当 TCC 计数器模式使用外部信号溢出发生用于唤醒 EM88F752N，Bank0 R1B 寄存器 TCIE 位必须在 SLEP 前使能，WDT 必须通过软件禁止。因此 EM88F752N 仅可以通过事件 7 唤醒。

表 3 :所有的唤醒模式和中断模式如下表:

唤醒信号	条件信号	睡眠模式		空闲模式		绿色模式		正常模式	
		DISI	ENI	DISI	ENI	DISI	ENI	DISI	ENI
外部 INT	INTWK = 0, EXIE = 0	/INT 引脚禁止							
	INTWK = 0, EXIE = 1	唤醒无效				下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	INTWK = 1, EXIE = 0	/INT 引脚禁止							
	INTWK = 1, EXIE = 1	唤醒 + 下一条指令	唤醒 + 中断向量	唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
TCC INT	TCIE = 0	唤醒无效				中断无效			
	TCIE = 1	唤醒 + 下一条指令 (计数器 模式)	唤醒 + 中断向量 (计数器 模式)	唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
PWMA/B (当定时器 A/B 匹配 PRDA/B)	PWMxPIE = 0	唤醒无效				中断无效			
	PWMxPIE = 1	唤醒无效		唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
PWMA/B (当定时器 A/B 匹配 DTA/B)	PWMxDIE = 0	唤醒无效				中断无效			
	PWMxDIE = 1	唤醒无效		唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
TC1/2/3 中断 (作为定时器)	TC1/2/3IE = 0	唤醒无效		唤醒无效		中断无效		中断无效	
	TC1/2/3IE = 1			唤醒 + 下一条指令	唤醒 + 下一条指令	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
TC1/2/3 中断 (作为计数器)	TC1/2/3IE = 0	唤醒无效		唤醒无效		中断无效		中断无效	
	TC1/2/3IE = 1	唤醒 + 下一条指令	唤醒 + 中断向量	唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
时钟定时器	WTIE = 0	唤醒无效		唤醒无效		中断无效		中断无效	
	WTIE = 1			唤醒 + 下一条指令	唤醒 + 下一条指令	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量

唤醒信号	条件信号	睡眠模式		空闲模式		绿色模式		正常模式	
		DISI	ENI	DISI	ENI	DISI	ENI	DISI	ENI
引脚改变 INT	WKPxH/L = 0, PxICIE = 0	唤醒无效				中断无效			
	WKPxH/L = 0, PxICIE = 1	唤醒无效				下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	WKPxH/L = 1, PxICIE = 0	唤醒 + 下一条指令				中断无效			
	WKPxH/L = 1, PxICIE = 1	唤醒 + 下一条指令	唤醒 + 中断向量	唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
低电压侦测 INT	LVDWK = 0, LVDIE = 0	唤醒无效				中断无效			
	LVDWK = 0, LVDIE = 1	唤醒无效				下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	LVDWK = 1, LVDIE = 0	唤醒 + 下一条指令		唤醒 + 下一条指令		中断无效			
	LVDWK = 1, LVDIE = 1	唤醒 + 下一条指令	唤醒 + 中断向量	唤醒 + 下一条指令	唤醒 + 中断向量	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
ADINT	ADWK = 0, ADIE = 0	唤醒无效				中断无效			
	ADWK = 0, ADIE = 1	唤醒无效				下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
	ADWK = 1, ADIE = 0	唤醒 + 下一条指令 Fs 和 Fm 未中止				中断无效			
	ADWK = 1, ADIE = 1	唤醒 + 下一条指令 Fs 和 Fm 未 中止	唤醒 + 中断向量 Fs 和 Fm 未 中止	唤醒 + 下一条指令 Fs 和 Fm 未 中止	唤醒 + 中断向量 Fs 和 Fm 未 中止	下一条指令	中断 + 中断向量	下一条指令	中断 + 中断向量
I2C (从机模式)	I2CWK = 0, I2CxIE = 0	唤醒无效				I2C 不使用		中断无效	
	I2CWK = 0, I2CxIE = 1	唤醒无效				I2C 不使用		下一条指令	中断 + 中断向量
	I2CWK = 1, I2CxIE = 0	唤醒 + 下一条指令 I2C 必须为从机模式				I2C 不使用		中断无效	
	I2CWK = 1, I2CxIE = 1	唤醒 + 下一条指令	唤醒 + 中断向量	唤醒 + 下一条指令	唤醒 + 中断向量	I2C 不使用		下一条指令	中断 + 中断向量

唤醒信号	条件信号	睡眠模式		空闲模式		绿色模式		正常模式	
		DISI	ENI	DISI	ENI	DISI	ENI	DISI	ENI
WDT 溢出		复位	复位	复位	复位	复位	复位	复位	复位

唤醒后:

1. 如果中断使能→中断+下一条指令
2. 如果中断禁止→下一条指令

6.4.2 RST、T和P状态寄存器的状态

复位由以下事件产生:

1. 上电复位
2. /RESET 引脚输入高低高脉冲
3. WDT 溢出(如果使能)
4. LVR发生

T 和 P 的值如下表 4 所示, 用于检测控制器是如何唤醒的。表 5 说明了可能影响 T 和 P 状态的事件。

表 4 复位后 RST、T 和 P 的值

复位类型	T	P
上电	1	1
在工作模式下/RESET引脚复位	*P	*P
在睡眠模式下/RESET引脚唤醒复位	1	0
在工作模式下WDT溢出复位	0	*P
在睡眠模式下WDT唤醒	0	0
在睡眠模式下引脚状态改变唤醒	1	0

*P:复位前的状态

表 5 可能影响 T 和 P 状态的事件

事件	T	P
上电	1	1
WDTC指令	1	1
WDT溢出	0	*P
SLEP指令	1	0
睡眠模式下引脚状态改变唤醒	1	0

*P: 复位前的状态

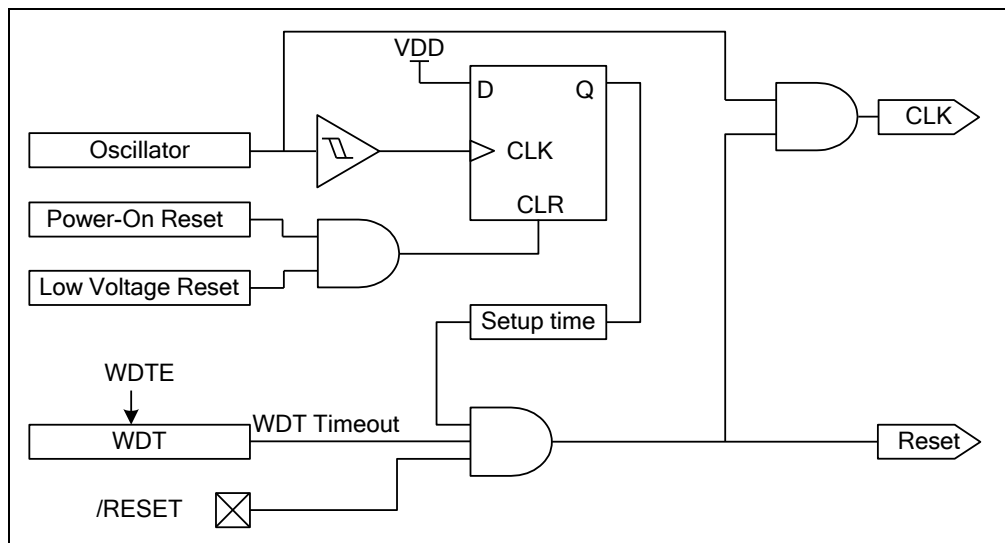


图6-9 控制器复位的方块图

表 6 寄存器初始值得总结

地址	库名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x00	R0 (IAR)	位名称	IAR7	IAR6	IAR5	IAR4	IAR3	IAR2	IAR1	IAR0
		上电	U	U	U	U	U	U	U	U
		/RESET和WDT	P	P	P	P	P	P	P	P
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0x01	R1 (BSR)	位名称	-	-	SBS1	SBS0	-	-	-	GBS0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	0	0	P	P	0	0	P	P
0x02	R2 (PCL)	位名称	-	-	-	-	-	-	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0x03	R3 (SR)	位名称	INT	N	OV	T	P	Z	DC	C
		上电	0	U	U	1	1	U	U	U
		/RESET和WDT	0	P	P	t	t	P	P	P
		从睡眠/空闲唤醒	P	P	P	t	t	P	P	P
0x04	R4 (RSR)	位名称	RSR7	RSR6	RSR5	RSR4	RSR3	RSR2	RSR1	RSR0
		上电	U	U	U	U	U	U	U	U
		/RESET和WDT	P	P	P	P	P	P	P	P
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0x05	Bank 0, R5 (Port 5)	位名称	P57	P56	P55	P54	P53	P52	P51	P50
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0x06	Bank 0, R6 (Port 6)	位名称	-	-	-	P64	P63	P62	P61	P60
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P

地址	库名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x08	Bank 0, R8 (Port 8)	位名称	-	-	-	P84	P83	P82	P81	P80
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0x0B	Bank 0, RB (IOCR5)	位名称	IOC57	IOC56	IOC55	IOC54	IOC53	IOC52	IOC51	IOC50
		上电	1	1	1	1	1	1	1	1
		/RESET和WDT	1	1	1	1	1	1	1	1
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0x0C	Bank 0, RC (IOCR6)	位名称	-	-	-	IOC64	IOC63	IOC62	IOC61	IOC60
		上电	1	1	1	1	1	1	1	1
		/RESET和WDT	1	1	1	1	1	1	1	1
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0x0E	Bank 0, RE (OMCR)	位名称	CPUS	IDLE	-	-	-	RCM2	RCM1	RCM0
		上电	代码选项 (HLFS)	1	0	0	0	代码选项 (RCM2)	代码选项 (RCM1)	代码选项 (RCM0)
		/RESET和WDT	代码选项 (HLFS)	1	0	0	0	C	C	C
		从睡眠/空闲唤醒	P	P	0	0	0	P	P	P
0x0F	Bank 0, RF EIESCR	位名称	-	-	-	-	EIES1	EIES0	-	-
		上电	0	0	0	0	1	1	0	0
		/RESET和WDT	0	0	0	0	1	1	0	0
		从睡眠/空闲唤醒	0	0	0	0	P	P	0	0
0x10	Bank 0, R10 (WUCR1)	位名称	-	-	LVDWK	ADWK	INT1WK	INT0WK	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	0	0	P	P	P	P	0	0
0x11	Bank 0, R11 WUCR2	位名称	-	-	-	-	-	I2CWK	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	0	0	0	0	P	P	0	0

地址	库名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0x12	Bank 0, R12 WUCR3	位名称	ICWKP8	ICWKP7	ICWKP6	ICWKP5	-	-	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	0	0	0	0
0x14	Bank 0, R14 SFR1	位名称	-	-	LVDSF	ADSF	EXSF1	EXSF0	WTSF	TCSF
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	0	0	P	P	P	P	P	P
0x15	Bank 0, R15 SFR2	位名称	-	-	-	-	-	TC3SF	TC2SF	TC1SF
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	0	0	0	0	0	P	P	P
0x16	Bank 0, R16 SFR3	位名称	-	-	-	-	PWMBP SF	PWMBD SF	PWMAP SF	PWMAD SF
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	0	0	0	0	P	P	P	P
0x17	Bank 0, R17 SFR4	位名称	P8ICSF	-	P6ICSF	P5ICSF	-	I2CSTPS F	I2CRSF	I2CTSF
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0x19	Bank 0, R19 SFR6	位名称	SHSF	-	-	-	-	-	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	0	0	0	0	0	0	0
0x1B	Bank 0, R1B IMR1	位名称	-	-	LVDIE	ADIE	EXIE1	EXIE0	WTIE	TCIE
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	0	0	P	P	P	P	P	P

地址	库名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X1C	Bank 0, R1C IMR2	位名称	-	-	-	-	-	TC3IE	TC2IE	TC1IE
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	0	0	0	0	0	P	P	P
0X1D	Bank 0, R1D IMR3	位名称	-	-	-	-	PWMBPIE	PWMBDIE	PWMAPIE	PWMADIE
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	0	0	0	0	P	P	P	P
0X1E	Bank 0, R1E IMR4	位名称	P8ICIE	-	P6ICIE	P5ICIE	-	I2CSTPIE	I2CRIE	I2CTIE
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X21	Bank 0, R21 WDTCR	位名称	WDTE	-	-	-	PSWE	WPSR2	WPSR1	WPSR0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	0	0	0	P	P	P	P
0X20	Bank 0, R20 IMR6	位名称	SHIE	-	-	-	-	-	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	0	0	0	0	0	0	0
0X22	Bank 0, R22 TCCCR	位名称	-	TCCS	TS	TE	PSTE	TPSR2	TPSR1	TPSR0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	0	P	P	P	P	P	P	P
0X23	Bank 0, R23 TCCD	位名称	TCC7	TCC6	TCC5	TCC4	TCC3	TCC2	TCC1	TCC0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P

地址	库名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X24	Bank 0, R24 TC1CR1	位名称	TC1S	TC1RC	TC1SS1	TC1MOD	TC1FF	TC1MOS	TC1IS1	TC1IS0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X25	Bank 0, R25 TC1CR2	位名称	TC1M2	TC1M1	TC1M0	TC1SS0	TC1CK3	TC1CK2	TC1CK1	TC1CK0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X26	Bank 0, R26 TC1DA	位名称	TC1DA7	TC1DA6	TC1DA5	TC1DA4	TC1DA3	TC1DA2	TC1DA1	TC1DA0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X27	Bank 0, R27 TC1DB	位名称	TC1DB7	TC1DB6	TC1DB5	TC1DB4	TC1DB3	TC1DB2	TC1DB1	TC1DB0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X28	Bank 0, R28 TC2CR1	位名称	TC2S	TC2RC	TC2SS1		TC2FF	TC2MOS	TC2IS1	TC2IS0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	0	P	P	P	P
0X29	Bank 0, R29 TC2CR2	位名称	TC2M2	TC2M1	TC2M0	TC2SS0	TC2CK3	TC2CK2	TC2CK1	TC2CK0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X2A	Bank 0, R2A TC2DA	位名称	TC2DA7	TC2DA6	TC2DA5	TC2DA4	TC2DA3	TC2DA2	TC2DA1	TC2DA0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P

地址	库名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X2B	Bank 0, R2B TC2DB	位名称	TC2DB7	TC2DB6	TC2DB5	TC2DB4	TC2DB3	TC2DB2	TC2DB1	TC2DB0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X2C	Bank 0, R2C TC3CR1	位名称	TC3S	TC3RC	TC3SS1		TC3FF	TC3MOS	TC3IS1	TC3IS0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	0	P	P	P	P
0X2D	Bank 0, R2D TC3CR2	位名称	TC3M2	TC3M1	TC3M0	TC3SS0	TC3CK3	TC3CK2	TC3CK1	TC3CK0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X2E	Bank 0, R2E TC3DA	位名称	TC3DA7	TC3DA6	TC3DA5	TC3DA4	TC3DA3	TC3DA2	TC3DA1	TC3DA0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X2F	Bank 0, R2F TC3DB	位名称	TC3DB7	TC3DB6	TC3DB5	TC3DB4	TC3DB3	TC3DB2	TC3DB1	TC3DB0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X30	Bank 0, R30 I2CCR1	位名称	Strobe /Pend	IMS	ISS	STOP	SAR_EM PTY	ACK	FULL	EMPTY
		上电	0	0	0	0	1	0	0	1
		/RESET和WDT	0	0	0	0	1	0	0	1
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X31	Bank 0, R31 I2CCR2	位名称	I2CBF	GCEN	I2COPT	BBF	I2CTS2	I2CTS1	I2CTS0	I2CEN
		上电	0	0	代码选项 (I2COPT)	0	0	0	0	0
		/RESET和WDT	0	0	C	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P

地址	库名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X32	Bank 0, R32 I2CSA	位名称	SA6	SA5	SA4	SA3	SA2	SA1	SA0	IRW
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X33	Bank 0, R33 I2CDB	位名称	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X34	Bank 0, R34 I2CDAL	位名称	DA7	DA6	DA5	DA4	DA3	DA2	DA1	DA0
		上电	1	1	1	1	1	1	1	1
		/RESET和WDT	1	1	1	1	1	1	1	1
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X35	Bank 0, R35 I2CDAH	位名称	-	-	-	-	-	-	DA9	DA8
		上电	0	0	0	0	0	0	1	1
		/RESET和WDT	0	0	0	0	0	0	1	1
		从睡眠/空闲唤醒	0	0	0	0	0	0	P	P
0X3E	Bank 0, R3E ADCR1	位名称	CKR2	CKR1	CKR0	ADRUN	ADP	ADOM	SHS1	SHS0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X3F	Bank 0, R3F ADCR2	位名称	-	VPIS2	ADIM	ADCMS	VPIS1	VPIS0	VREFP	-
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	0	P	P	P	P	P	P	0
0X40	Bank 0, R40 ADISR	位名称	-	-	-	-	ADIS3	ADIS2	ADIS1	ADIS0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	0	0	0	0	P	P	P	P

地址	库名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X41	Bank 0, R41 ADER1	位名称	ADE7	ADE6	ADE5	ADE4	ADE3	ADE2	ADE1	ADE0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X43	Bank 0, R43 ADDL	位名称	ADD7	ADD6	ADD5	ADD4	ADD3	ADD2	ADD1	ADD0
		上电	U	U	U	U	U	U	U	U
		/RESET和WDT	P	P	P	P	P	P	P	P
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X44	Bank 0, R44 ADDH	位名称	ADD15	ADD14	ADD13	ADD12	ADD11	ADD10	ADD9	ADD8
		上电	U	U	U	U	U	U	U	U
		/RESET和WDT	P	P	P	P	P	P	P	P
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X45	Bank 0, R45 ADCVL	位名称	ADCD7	ADCD6	ADCD5	ADCD4	ADCD3	ADCD2	ADCD1	ADCD0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	P	P	P	P	P	P	P	P
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X46	Bank 0, R46 ADCVH	位名称	ADCD15	ADCD14	ADCD13	ADCD12	ADCD11	ADCD10	ADCD9	ADCD8
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	P	P	P	P	P	P	P	P
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X05	Bank 1, R5 IOCR8	位名称	-	-	-	IOC84	IOC83	IOC82	IOC81	IOC80
		上电	1	1	1	1	1	1	1	1
		/RESET和WDT	1	1	1	1	1	1	1	1
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X08	Bank 1, R8 P5PHCR	位名称	PH57	PH56	PH55	PH54	PH53	PH52	PH51	PH50
		上电	1	1	1	1	1	1	1	1
		/RESET和WDT	1	1	1	1	1	1	1	1
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P

地址	库名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X09	Bank 1, R9 P6PHCR	位名称	-	-	-	PH64	PH63	PH62	PH61	PH60
		上电	1	1	1	1	1	1	1	1
		/RESET和WDT	1	1	1	1	1	1	1	1
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X0A	Bank 1, RA P8PHCR	位名称	-	-	-	-	P8HPH	P8LPH	-	-
		上电	0	1	1	1	1	1	1	1
		/RESET和WDT	0	1	1	1	1	1	1	1
		从睡眠/空闲唤醒	0	P	P	P	P	P	P	P
0X0B	Bank 1, RB P5PLCR	位名称	PL57	PL56	PL55	PL54	PL53	PL52	PL51	PL50
		上电	1	1	1	1	1	1	1	1
		/RESET和WDT	1	1	1	1	1	1	1	1
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X0C	Bank 1, RC P6PLCR	位名称	-	-	-	PL64	PL63	PL62	PL61	PL60
		上电	1	1	1	1	1	1	1	1
		/RESET和WDT	1	1	1	1	1	1	1	1
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X0D	Bank 1, RD P8PLCR	位名称	-	-	-	-	P8HPL	P8LPL	-	-
		上电	0	1	1	1	1	1	1	1
		/RESET和WDT	0	1	1	1	1	1	1	1
		从睡眠/空闲唤醒	0	P	P	P	P	P	P	P
0X0E	Bank 1, RE P5HDSCR	位名称	H57	H56	H55	H54	H53	H52	H51	H50
		上电	1	1	1	1	1	1	1	1
		/RESET和WDT	1	1	1	1	1	1	1	1
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X0F	Bank 1, RF P6HDSCR	位名称	-	-	-	H64	H63	H62	H61	H60
		上电	1	1	1	1	1	1	1	1
		/RESET和WDT	1	1	1	1	1	1	1	1
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P

地址	库名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X10	Bank 1, R10 P8HDSCR	位名称	-	-	-	-	P8HHDS	P8LHDS	-	-
		上电	0	1	1	1	1	1	1	1
		/RESET和WDT	0	1	1	1	1	1	1	1
		从睡眠/空闲唤醒	0	P	P	P	P	P	P	P
0X11	Bank 1, R11 P5ODCR	位名称	OD57	OD56	OD55	OD54	OD53	OD52	OD51	OD50
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X12	Bank 1, R12 P6ODCR	位名称	-	-	-	OD64	OD63	OD62	OD61	OD60
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X13	Bank 1, R13 P8ODCR	位名称	-	-	-	-	P8HOD	P8LOD	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	0	P	P	P	P	P	P	P
0x14	Bank 1, R14 DeadTCR	位名称	-	-	-	-	DEADTP 3	DEADTP 2	DEADTP 1	DEADTP 0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	0	0	0	0	P	P	P	P
0x15	Bank 1, R15 DeadTR	位名称	DEADTR 7	DEADTR 6	DEADTR 5	DEADTR 4	DEADTR 3	DEADTR 2	DEADTR 1	DEADTR 0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X16	Bank 1, R16 PWMSCR	位名称	-	-	-	DEADS	-	-	PWMBS	PWMAS
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	0	0	0	P	0	0	P	P

地址	库名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X17	Bank 1, R17 PWMA CR	位名称	PWMAE	IPWMAE	PWMAA	IPWMAA	TAEN	TAP2	TAP1	TAP0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X18	Bank 1, R18 PRDA L	位名称	PRDA7	PRDA6	PRDA5	PRDA4	PRDA3	PRDA2	PRDA1	PRDA0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X19	Bank 1, R19 PRDA H	位名称	PRDA15	PRDA14	PRDA13	PRDA12	PRDA11	PRDA10	PRDA9	PRDA8
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X1A	Bank 1, R1A DTAL	位名称	DTA7	DTA6	DTA5	DTA4	DTA3	DTA2	DTA1	DTA0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X1B	Bank 1, R1B DTAH	位名称	DTA15	DTA14	DTA13	DTA12	DTA11	DTA10	DTA9	DTA8
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X1C	Bank 1, R1C TMRA L	位名称	TMRA7	TMRA6	TMRA5	TMRA4	TMRA3	TMRA2	TMRA1	TMRA0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X1D	Bank 1, R1D TMRA H	位名称	TMRA15	TMRA14	TMRA13	TMRA12	TMRA11	TMRA10	TMRA9	TMRA8
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P

地址	库名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X1E	Bank 1, R1E PWMBR	位名称	PWMBE	IPWMBE	PWMBE	IPWMBE	TBEN	TBP2	TBP1	TBP0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X1F	Bank 1, R1F PRDBL	位名称	PRDB7	PRDB6	PRDB5	PRDB4	PRDB3	PRDB2	PRDB1	PRDB0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X20	Bank 1, R20 PRDBH	位名称	PRDB15	PRDB14	PRDB13	PRDB12	PRDB11	PRDB10	PRDB9	PRDB8
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X21	Bank 1, R21 DTBL	位名称	DTB7	DTB6	DTB5	DTB4	DTB3	DTB2	DTB1	DTB0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X22	Bank 1, R22 DTBH	位名称	DTB15	DTB14	DTB13	DTB12	DTB11	DTB10	DTB9	DTB8
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X23	Bank 1, R23 TMRBL	位名称	TMRB7	TMRB6	TMRB5	TMRB4	TMRB3	TMRB2	TMRB1	TMRB0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X24	Bank 1, R24 TMRBH	位名称	TMRB15	TMRB14	TMRB13	TMRB12	TMRB11	TMRB10	TMRB9	TMRB8
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P

地址	库名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X40	Bank 1, R40 WCR	位名称	WTE	WTSSB1	WTSSB0	-	-	-	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	0	0	0	0	0	0	P	P
0X44	Bank 1, R44 FLKR	位名称	FLK[7]	FLK[6]	FLK[5]	FLK[4]	FLK[3]	FLK[2]	FLK[1]	FLK[0]
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X45	Bank 1, R45 TBPTL	位名称	TB7	TB6	TB5	TB4	TB3	TB2	TB1	TB0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X46	Bank 1, R46 TBPTH	位名称	HLB	RDS	-	-	-	TB10	TB9	TB8
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	0	P	P	P	P	P
0X47	Bank 1, R47 STKMON	位名称	STOV	-	-	-	STL3	STL2	STL1	STL0
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	0	0	0	P	P	P	P
0X48	Bank 1, R48 PCH	位名称	-	-	-	-	-	PC10	PC9	PC8
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	0	0	0	P	P	P	P	P
0X49	Bank 1, R49 LVDCR	位名称	LV DEN	-	LVDS1	LVDS0	LVDB	-	-	-
		上电	0	0	0	0	1	0	0	0
		/RESET和WDT	0	0	0	0	1	0	0	0
		从睡眠/空闲唤醒	P	0	P	P	P	0	0	0

地址	库名称	复位类型	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
0X4D	Bank 1, R4D TBWCR	位名称	-	-	-	-	-	-	-	IAPEN
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	0	0	0	0	0	0	0	P
0X4E	Bank 1, R4E TBWAL	位名称	TBWA [7]	TBWA [6]	TBWA [5]	TBWA [4]	TBWA [3]	TBWA [2]	TBWA [1]	TBWA [0]
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X4F	Bank 1, R4F TBWAH	位名称	-	-	-	-	-	TBWA [10]	TBWA [9]	TBWA [8]
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	0	0	0	P	P	P	P	P
0X47	Bank 2, R47 LOCKPR	位名称	LOCKPR [7]	LOCKPR [6]	LOCKPR [5]	LOCKPR [4]	LOCKPR [3]	LOCKPR [2]	LOCKPR [1]	LOCKPR [0]
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	P	P	P	P	P	P	P
0X48	Bank 2, R48 LOCKCR	位名称	LOCKEN	-	-	-	-	-	-	-
		上电	0	0	0	0	0	0	0	0
		/RESET和WDT	0	0	0	0	0	0	0	0
		从睡眠/空闲唤醒	P	0	0	0	0	0	0	0

U: 不确定的或不考虑 P: 复位前的值 C: 代码选项相同 t: 查表6

6.5 中断

EM88F752N 有 20 个中断 (3 个外部, 17 个内部) 列于下表:

中断源		使能条件	中断标志	中断向量	优先级
内部/外部	复位	-	-	0	高 0
外部	INT	ENI + EXIE0=1	EXSF0	2	1
		ENI + EXIE1=1	EXSF1		
外部	引脚改变	ENI + P5ICIE=1	P5ICSF	4	2
		ENI + P6ICIE=1	P6ICSF		
		ENI + P7ICIE=1	P7ICSF		
		ENI + P8ICIE=1	P8ICSF		
内部	TCC	ENI + TCIE=1	TCSF	6	3
内部	LVD	ENI+LVDEN & LVDIE=1	LVDSF	8	4
内部	AD	ENI + ADIE=1	ADSF	10	6
内部	TC1	ENI + TC1IE=1	TC1SF	12	7
内部	PWMPA	ENI+PWMAPIE=1	PWMA PSF	14	8
内部	PWMDA	ENI+PWMA DIE=1	PWMA DSF	16	9
内部	I2C 发送	ENI+ I2CTIE	I2CTS F	1A	10
内部	I2C 接收	ENI+ I2CRIE	I2CRS F	1C	11
内部	I2C 停止	ENI+ I2CSTPIE	I2CSTP SF	1E	12
内部	TC2	ENI + TC2IE=1	TC2SF	22	13
内部	PWMPB	ENI+PWMBPIE=1	PWMBP SF	24	14
内部	PWMDB	ENI+PWMBDIE=1	PWMBD SF	26	15
内部	TC3	ENI + TC3IE=1	TC3SF	28	16
内部	时钟定时器	ENI + WTIE=1	WTSF	38	17
外部	系统保持	ENI+SHIE	SHSF	3A	18

Bank0 R14~R19 为中断状态寄存器, 用于记录相关标志/位元的中断要求。Bank0 R1B~R20 位中断屏蔽寄存器。全局中断通过 ENI 使能, DISI 禁止。当一个中断(使能)发生, 下一条指令从个别地址取出。中断标志位在离开中断服务条例前清除, 并在中断使能前避免循环中断。

在中断状态无论屏蔽位元的状态为何或执行 ENI 指令, 寄存器中的标志(除输出的 ICSF 位)被置位。RETI 指令结束中断条例, 并使能全局中断(执行 ENI 指令)。

外部中断带有数位噪声抑制电路(输入脉冲小于 4 个系统时钟的被淘汰位噪声)。当中断标志(负沿)通过外部中断(当使能)生成, 下一条指令将从地址 002H 取出。

在中断子程序执行前, ACC, R1, R3 (bit0~bit6) 和 R4 寄存器的内容通过硬件保存。如果另一个中断发生, ACC, R1, R3 (bit0~bit6) 和 R4 将被新的中断取代。子程序服务条例完成之后, ACC, R1, R3 (bit0~bit6) 和 R4 将被推回。

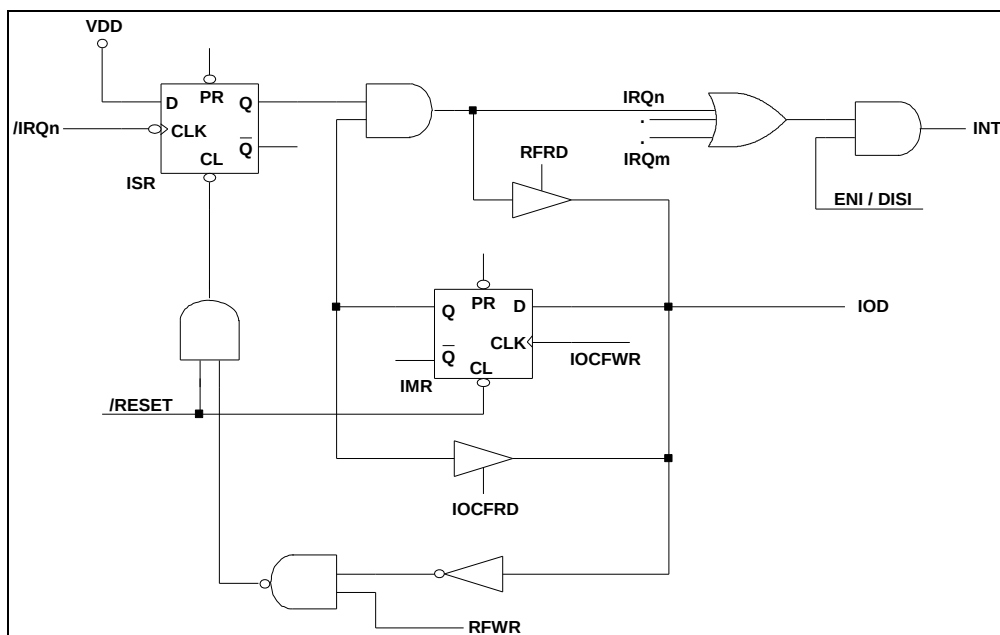


图 6-10 中断输入电路

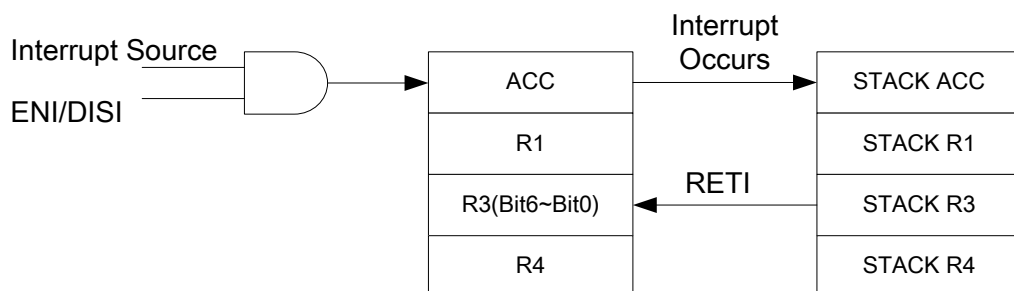


图 6-11 中断备份电路

6.6 A/D 转换器

R_BANK	地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bank 0	0x3E	ADCR1	CKR2	CKR1	CKR0	ADRUN	ADP	ADOM	SHS1	SHS0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x3F	ADCR2		VPIS2	ADIM	ADCMS	VPIS1	VPIS0	VREFP	
				R/W	R/W	R/W	R/W	R/W	R/W	
Bank 0	0x40	ADISR					ADIS3	ADIS2	ADIS1	ADIS0
							R/W	R/W	R/W	R/W
Bank 0	0x41	ADER1	ADE7	ADE6	ADE5	ADE4	ADE3	ADE2	ADE1	ADE0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x43	ADDL	ADD7	ADD6	ADD5	ADD4	ADD3	ADD2	ADD1	ADD0
			R	R	R	R	R	R	R	R
Bank 0	0x44	ADDH	ADD15	ADD14	ADD13	ADD12	ADD11	ADD10	ADD9	ADD8
			R	R	R	R	R	R	R	R
Bank 0	0x45	ADCVL	ADCD7	ADCD6	ADCD5	ADCD4	ADCD3	ADCD2	ADCD1	ADCD0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x46	ADCVH	ADCD15	ADCD14	ADCD13	ADCD12	ADCD11	ADCD10	ADCD9	ADCD8
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x10	WUCR2				ADWK				
						R/W				
Bank 0	0x14	SFR1				ADSF				
						R/W				
Bank 0	0x1B	IMR1				ADIE				
						R/W				

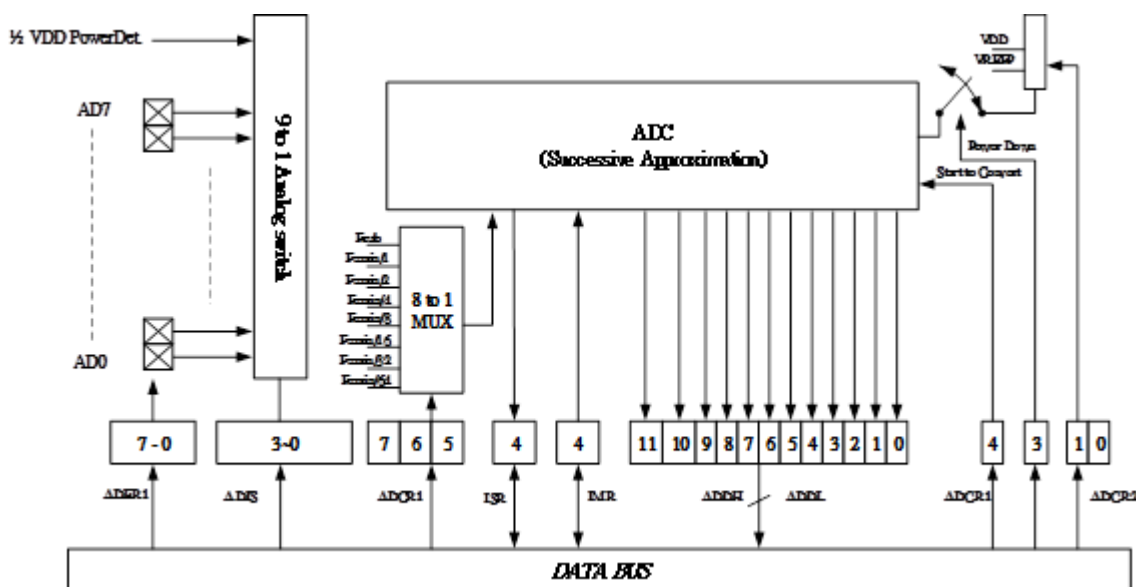


图6-13 AD 转换器

此为 12 位分辨率逐次逼近式模数转换器(SAR ADC)。SAR ADC 有两种参考电压，模拟参考电压可通过设置 ADCR2 寄存器的 VREFN, VREFP 和 VPIS [1:0] 位选择内部 AVDD、内部电压源或外部输入引脚。连接到外部参考电压比使用内部 AVDD 转换的 AD 值更精确。

6.6.1 ADC数据寄存器

当AD转换完成时，转换结果将加载到ADCR1, ADCR2。如果ADIE使能，ADSF置位。

6.6.2 A/D取样时间

逐次逼近式AD转换器的精度、线性、速率由ADC的特性决定。源阻抗和内部采样电阻直接影响采样保持电容充电所需时间。在应用程序里控制采样时间长度以满足特定精度的需要。一般而言，对每KΩ源阻抗，程序应该等待4μs，对于低阻抗源要等待至少 4μs。Vdd=5V时，建议模拟源阻抗最大为10KΩ。模拟输入通道选定后，在转换开始前应先满足等待时间。。

6.6.3 A/D转换时间

根据指令周期，由CKR[2:0] 选择转换时间(T_{CT})。这样允许MCU在不牺牲AD转换精度的条件下工作在最高频率下。对于EM88F752N，每位的转换时间约0.5μs。下表是T_{CT}和最大工作频率的关系。

系统模式	CKR2-0	时钟比率	在 2.1~2.2V 最大工作频率	在 2.2~2.7V 最大工作频率	在 2.7~5V 最大工作频率
正常模式	000	FMain/16	8 MHz	-	20 MHz
	001	FMain/8	4 MHz	8 MHz	16 MHz
	010	FMain/4	2 MHz	4 MHz	8 MHz
	011	FMain/2	1 MHz	2 MHz	4 MHz
	100	FMain/64	-	-	20 MHz
	101	FMain/32	-	-	20 MHz
	110	FMain/1	500 kHz	1 MHz	2 MHz
	111	FSub	Fs	Fs	Fs
低速	xxx	FSub	Fs	Fs	Fs

注意

系统工作频率需参考6.12节的表10。

6.6.4 睡眠模式的ADC操作

为了获得更精确的 ADC 值和减少功耗，AD 转换在睡眠模式下保持运行。当执行 SLEEP 指令后，除了振荡器，TCC,TC1~3,PWMA~B 定时器和 AD 转换器，所有的 MCU 操作都停止。

以下条件可以判断AD转换完成：

1. Bank0-R3E寄存器的ADRUN位被清除为“0”。
2. Bank0-R15寄存器的ADSF位被设置为“1”。
3. 从ADC转换唤醒(在睡眠模式保持工作)，Bank0-R10寄存器的ADWK位被设置为“1”。
4. 如果Bank0-R1B寄存器的ADIE位使能并且DISI被执行，唤醒并执行下一条指令。
5. 如果Bank0-R1B的ADIE位使能，并且ENI指令被执行，唤醒并执行下一条指令。
6. 如果Bank0-R1B的ADIE位使能，并且ENI指令被执行，进入中断向量。

当转换完成后，转换的结果将载入寄存器ADDL和ADDH寄存器中。如果 ADWK位使能，单片机被唤醒。否则，无论ADP位的状态如何，AD转换器都被关闭。

6.6.5 编程过程/注意事项

按照以下步骤获得ADC数据:

1. 在Bank0- R41(ADER1)寄存器写入位ADE[7:0]来定义P50~57的特性(数字I/O, 模拟通道)。
2. 写入Bank0-R3E(ADCR1)寄存器来配置AD模组:
 - a) 选择ADC输入通道(ADIS[3:0])
 - b) 定义 AD转换时钟比(CKR[2:0])
 - c) 选择ADC的VREFP输入源
 - d) 设置 ADP位为1开始取样
3. 如果使用唤醒功能, 置ADWK位为1
4. 如果使用中断功能, 置ADIE位为1
5. 如果使用中断功能, 写ENI指令
6. 设置ADRUN为1
7. 写“SLEP”指令或循环检测
8. 等待唤醒或ADRUN 位清“0”, 状态标志(ADFS)设置为“1”, 或ADC中断发生
9. 读取ADDL和ADDH转换的数据寄存器。如果此时ADC输入通道变化, ADDL和ADDH的值清0
10. 清除状态标志位(ADSF)
11. 根据需要, 进入下一次转换, 进入步骤1或步骤2。在下次采样开始之前至少需要2个 T_{CT} 。

注意

为了获得精确值, 在AD转换期间有必要避免任何数据在I/O口传输。

6.6.6 编程过程用于侦测内部VDD

在运行时 VDD 被侦测, 如前面章节所述, 不同在于 ADC 转换启动前 VDD 的首次检测已准备好了, 因此, 侦测 VDD 时:

在启动 AD 转换器运行前需注意通道是否切换到了 1/2VDD 通道, 分压器是否启动, 那么 AD 就可开始转换了。需注意以下几点, VDD 引脚上加电容可增加转换值的精度, 多转换几次取平均值或取最后几次数据以增加数据的可靠性。

通常需注意地是, 在 VDD 侦测前, 不要将通道切换到 1/2VDD 通道。当产生 DC 电流损耗时, 须将其切换至其他多路模拟转换器通道, 这样会关闭电阻分压器。以上请用户注意。

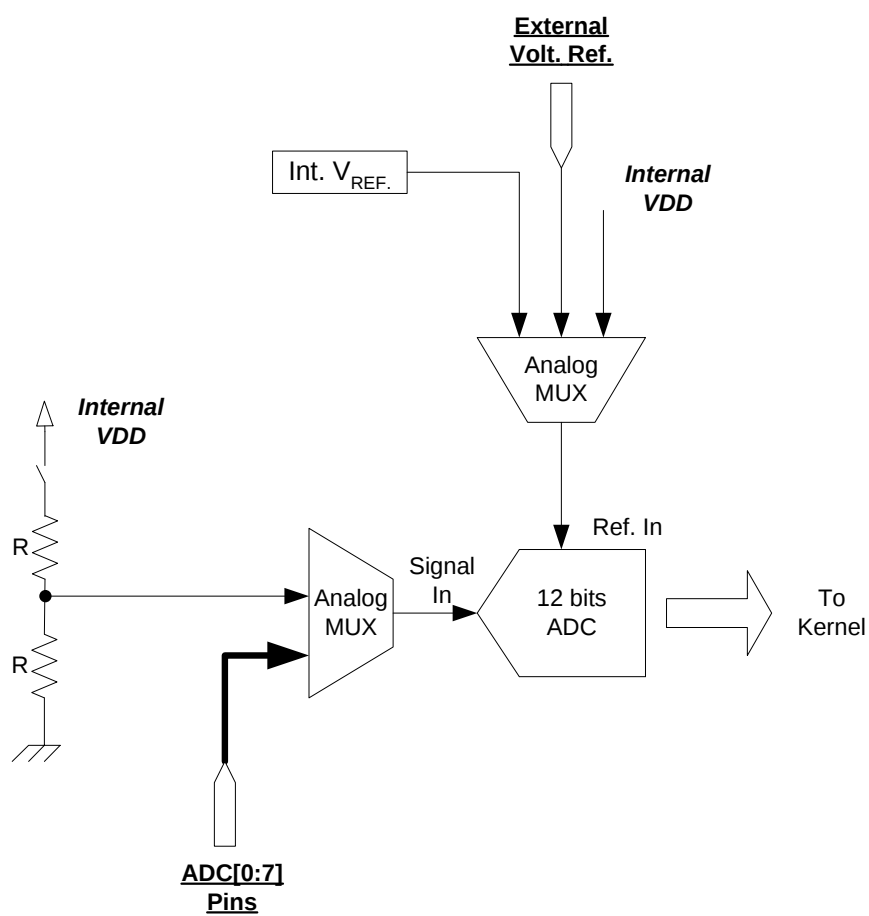


图 6-14 ADC 和 VDD 侦测器结构图

6.7 定时器

在 EN88F752N 中有三个定时器。定时器 2 和定时器 3 为 8 位加计数器。定时器 1 可以作为 8 位加计数器或与定时器 2 串联为一个 16 位加计数器。如果定时器 1 用作 16 加计数器时，定时器的电路资源将被使用。此时，定时器 2 不可被使用。

R_BANK	地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bank 0	0x24	TC1CR1	TC1S	TC1RC	TC1SS1	TC1MOD	TC1FF	TC1OMS	TC1IS1	TC1IS0
			R/W	R/W	R/W	R/W	R	R/W	R/W	R/W
Bank 0	0x25	TC1CR2	TC1M2	TC1M1	TC1M0	TC1SS0	TC1CK3	TC1CK2	TC1CK1	TC1CK0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x26	TC1DA	TC1DA7	TC1DA6	TC1DA5	TC1DA4	TC1DA3	TC1DA2	TC1DA1	TC1DA0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x27	TC1DB	TC1DB7	TC1DB6	TC1DB5	TC1DB4	TC1DB3	TC1DB2	TC1DB1	TC1DB0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x28	TC2CR1	TC2S	TC2RC	TC2SS1		TC2FF	TC2OMS	TC2IS1	TC2IS0
			R/W	R/W	R/W		R	R/W	R/W	R/W
Bank 0	0x29	TC2CR2	TC2M2	TC2M1	TC2M0	TC2SS0	TC2CK3	TC2CK2	TC2CK1	TC2CK0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x3A	TC2DA	TC2DA7	TC2DA6	TC2DA5	TC2DA4	TC2DA3	TC2DA2	TC2DA1	TC2DA0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x3B	TC2DB	TC2DB7	TC2DB6	TC2DB5	TC2DB4	TC2DB3	TC2DB2	TC2DB1	TC2DB0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x3C	TC3CR1	TC3S	TC3RC	TC3SS1		TC3FF	TC3OMS	TC3IS1	TC3IS0
			R/W	R/W	R/W		R	R/W	R/W	R/W
Bank 0	0x3D	TC3CR2	TC3M2	TC3M1	TC3M0	TC3SS0	TC3CK3	TC3CK2	TC3CK1	TC3CK0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x3E	TC3DA	TC3DA7	TC3DA6	TC3DA5	TC3DA4	TC3DA3	TC3DA2	TC3DA1	TC3DA0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x3F	TC3DB	TC3DB7	TC3DB6	TC3DB5	TC3DB4	TC3DB3	TC3DB2	TC3DB1	TC3DB0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x15	SFR2						TC3DIF	TC2DIF	TC1DIF
								F	F	F
Bank 0	0x1C	IMR2						TC3DIE	TC2DIE	TC1DIE
								R/W	R/W	R/W

6.7.1 定时器/计数器模式

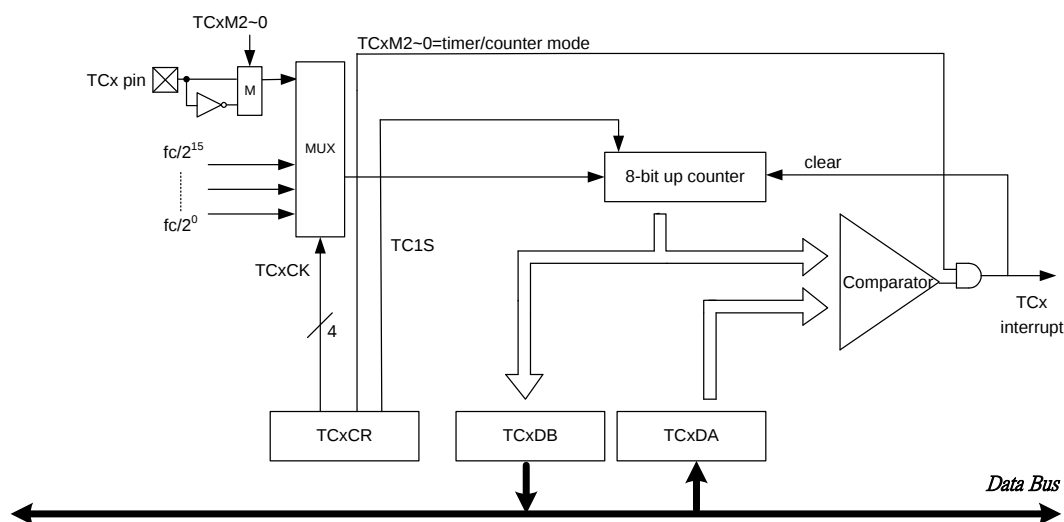


图6-15 定时器/计数器模式

在定时器/计数器模式下，利用内部时钟或 TCx 引脚执行加计数。当加计数器的内容与 TCxDA 相匹配时，中断产生且计数器清零。计数器清零后加计数重新开始。通过设置 TCxRC 为“1”将加计数器的当前内容加载到 TCxDB 里。

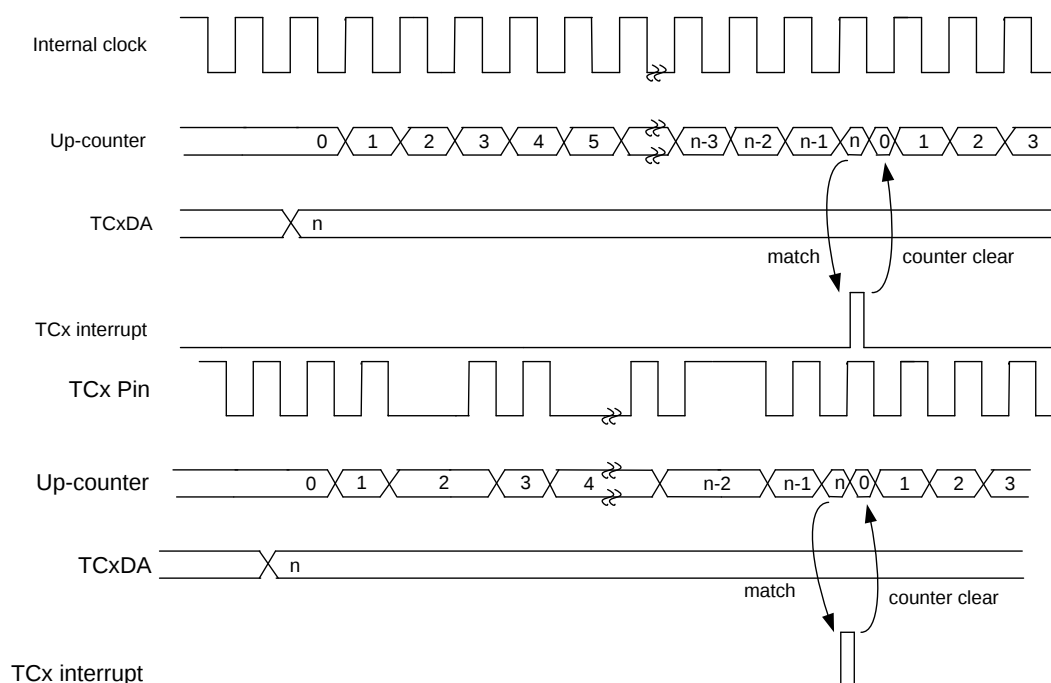


图6-16 定时器/计数器模式波形

6.7.2 窗口模式

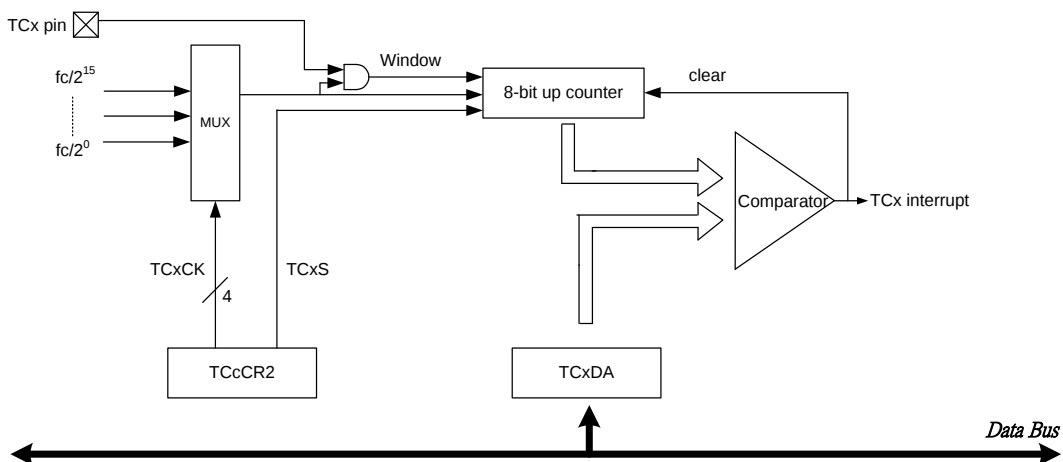


图 6-17 窗口模式

在窗口模式下,当内部时钟与 TCx 引脚(窗口脉冲)的逻辑与的结果上升沿时执行加计数。当加计数器内容与 TCxDA 相匹配时,中断产生且计数器被清零。窗口脉冲的频率需低于所选的内部时钟。

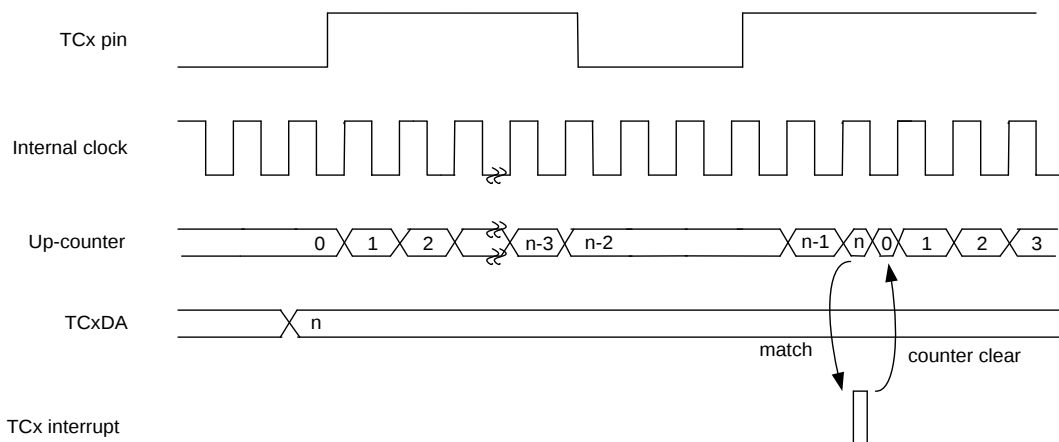


图 6-18 窗口模式波形图

6.7.3 捕捉模式

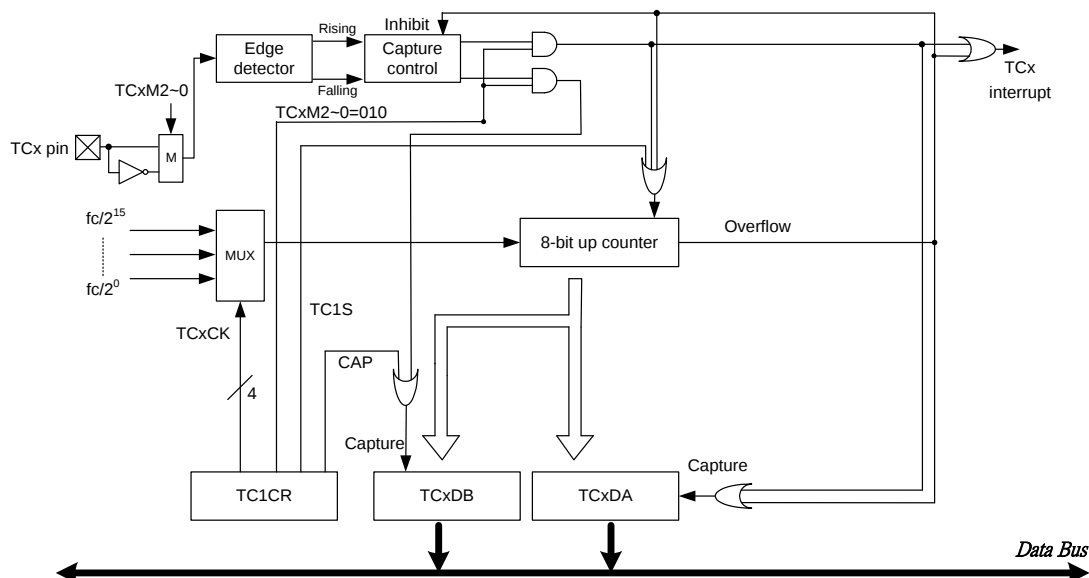


图 6-19 捕捉模式

在捕捉模式下，TCx 输入引脚的脉冲宽度、周期和占空比都可在此模式下测量，可用于红外遥控信号的解码。计数器是一个自由运行的内部时钟。在 TCx 引脚的上升沿(下降沿)，计数器的内容装载到 TCxDA，计数器清零并产生中断。在 TCx 引脚的下降沿(上升沿)，计数器的内容装载到 TCxDB。此时，计数器仍在计数，一旦 TCx 引脚的下一个上升沿触发，计数器的内容装载到 TCxDA，计数器清零并再次产生中断。在检测到边沿之前如果发生了溢出，FFH 装载到 TCxDA 且产生溢出中断。在处理中断过程中，可通过检测 TCxDA 的值是否为 FFH 来判断是否有溢出。一个中断产生后(捕捉 TCxDA 或溢出检测)，捕捉和溢出检测都暂停直到 TCxDA 内容被读出。

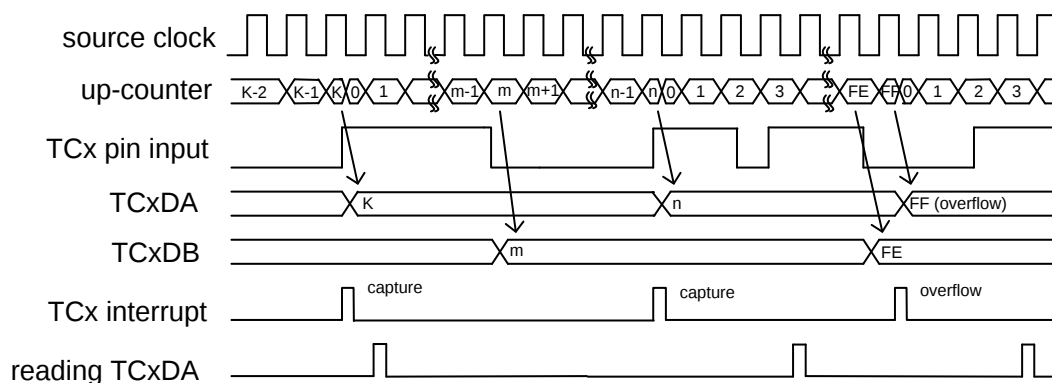


图 6-20 捕捉模式波形图

6.7.4 可编程分频输出模式和脉宽调制模式

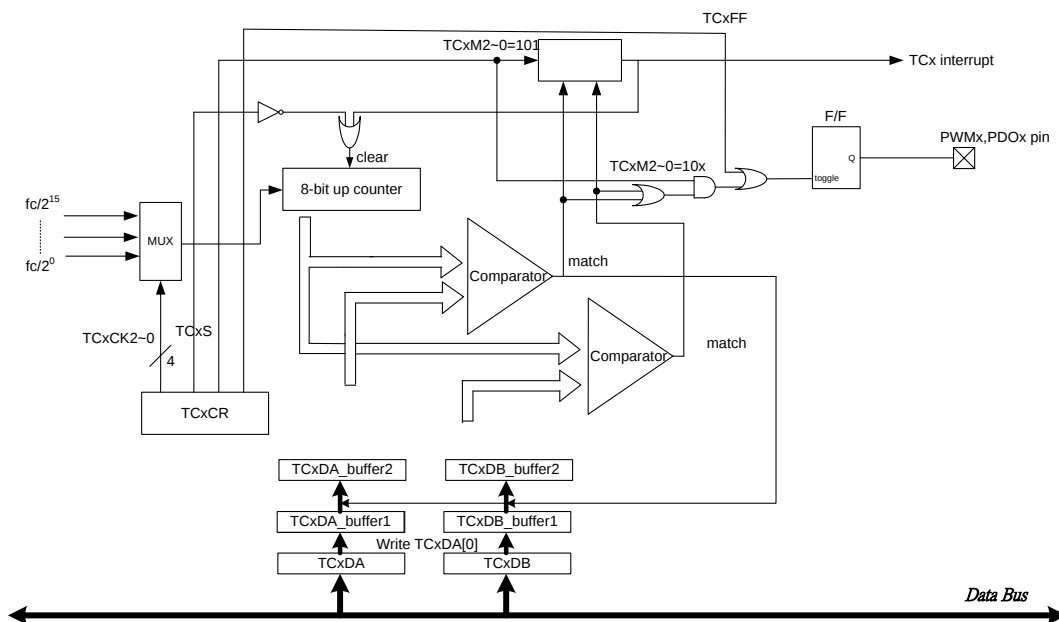


图 6-21 PWM/PDO 模式

6.7.5 PDO

在可编程分频输出(PDO)模式下,加计数是利用内部时钟实现的。TCxDA的内容与加计数器的内容做比较。上述匹配事件发生时, F/F 输出固定,计数器被清零。F/F 输出翻转并输出到 PDO 引脚,该模式可产生 50%占空比的脉冲输出。复位时 PDO 引脚被初始化为"0",每次 PDO 输出翻转时 TCx 中断即产生。

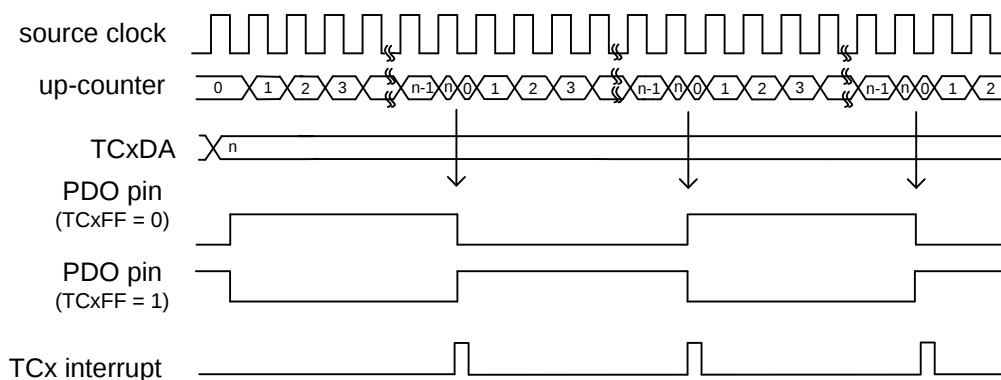


图 6-22 PDO 模式波形

6.7.6 PWM

在脉宽调制(PWM)输出模式下，加计数是以带分频器的内部时钟实现的，PWMx 的占空比由TCxDB控制，PWMx 的周期由TCxDA控制。PWMx引脚的脉冲在TCxS=1或timerx与TCxDA匹配时保持高电平，而当timerx与TCxDB匹配时脉冲保持低电平。一旦TCxFF被设成1，PWMx信号则取反。TCx中断由TCxIS定义。另一方面，可在任何时候写TCxDA和TCxDB，但只有在写TCxDA[0]时TCxDA和TCxDB的数据才被锁存，因此，PWM的新占空比和新周期出现在PWM引脚最后那次周期匹配。

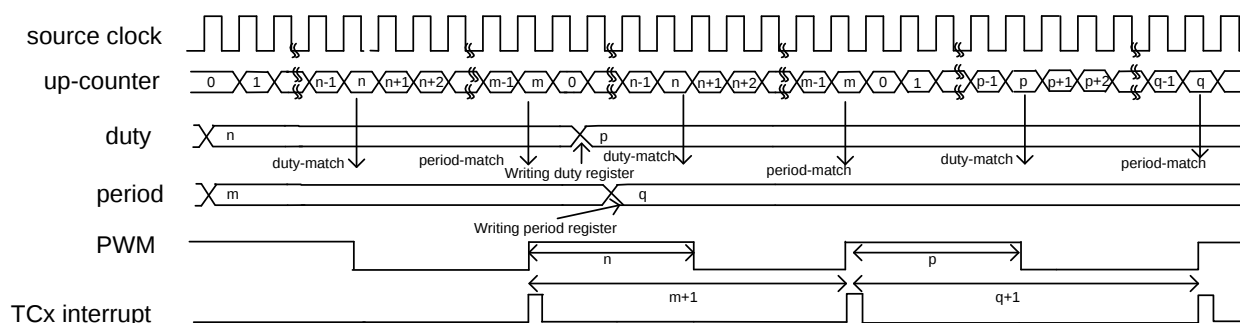


图6-23 PWM 模式波形

6.7.7 蜂鸣器模式

TCx 引脚的输出在分频之后。

6.8 PWM

BankR	地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bank 0	0x16	SFR3					PWMBP SF	PWMBD SF	PWMAP SF	PWMAD SF
							F	F	F	F
Bank 0	0x1D	IMR3					PWMBP IE	PWMBD IE	PWMAP IE	PWMAD IE
							R/W	R/W	R/W	R/W
Bank 1	0x14	DeadTCR					DEAD TBE	DEAD TAE	DEAD TP1	DEAD TP0
							R/W	R/W	R/W	R/W
Bank 1	0x15	DeadTR	DEADTR[7:0]							
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x16	PWMSCR				DEADS			PWMBS	PWMAS
						R/W			R/W	R/W
Bank 1	0x17	PWMA CR	PWMAE	IPWMAE	PWMAA	IPWMAA	TAEN	TAP2	TAP1	TAP0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x18	PRDAL	PRDA[7:0]							
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x19	PRDAH							PRDA[9:8]	
									R/W	R/W
Bank 1	0x1A	DTAL	DTA[7:0]							
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x1B	DTAH							DTA[9:8]	
									R/W	R/W
Bank 1	0x1C	TMRAL	TMRA[7:0]							
			R	R	R	R	R	R	R	R
Bank 1	0x1D	TMRAH							TMRA[9:8]	
									R	R
Bank 1	0x1E	PWMB CRR	PWMBE	IPWMBE	PWMB A	IPWMB A	TBEN	TBP2	TBP1	TBP0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x1F	PRDBL	PRDB[7:0]							
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x20	PRDBH							PRDB[9:8]	
									R/W	R/W
Bank 1	0x21	DTBL	DTB[7:0]							
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 1	0x22	DTBH							DTB[9:8]	
									R/W	R/W
Bank 1	0x23	TMRBL	TMRB7							
			R	R	R	R	R	R	R	R
Bank 1	0x24	TMRBH							TMRB[9:8]	
									R	R

6.8.1 概述

在PWM模式，产生多达10位分辨率的PWM输出(见功能结构图)。PWM输出由一个时间周期和占空比周期组成，保持输出高。PWM的波特率为时间周期的倒数。图6-25~6-28(PWM输出时序)描述了时间周期和占空比周期的关系。

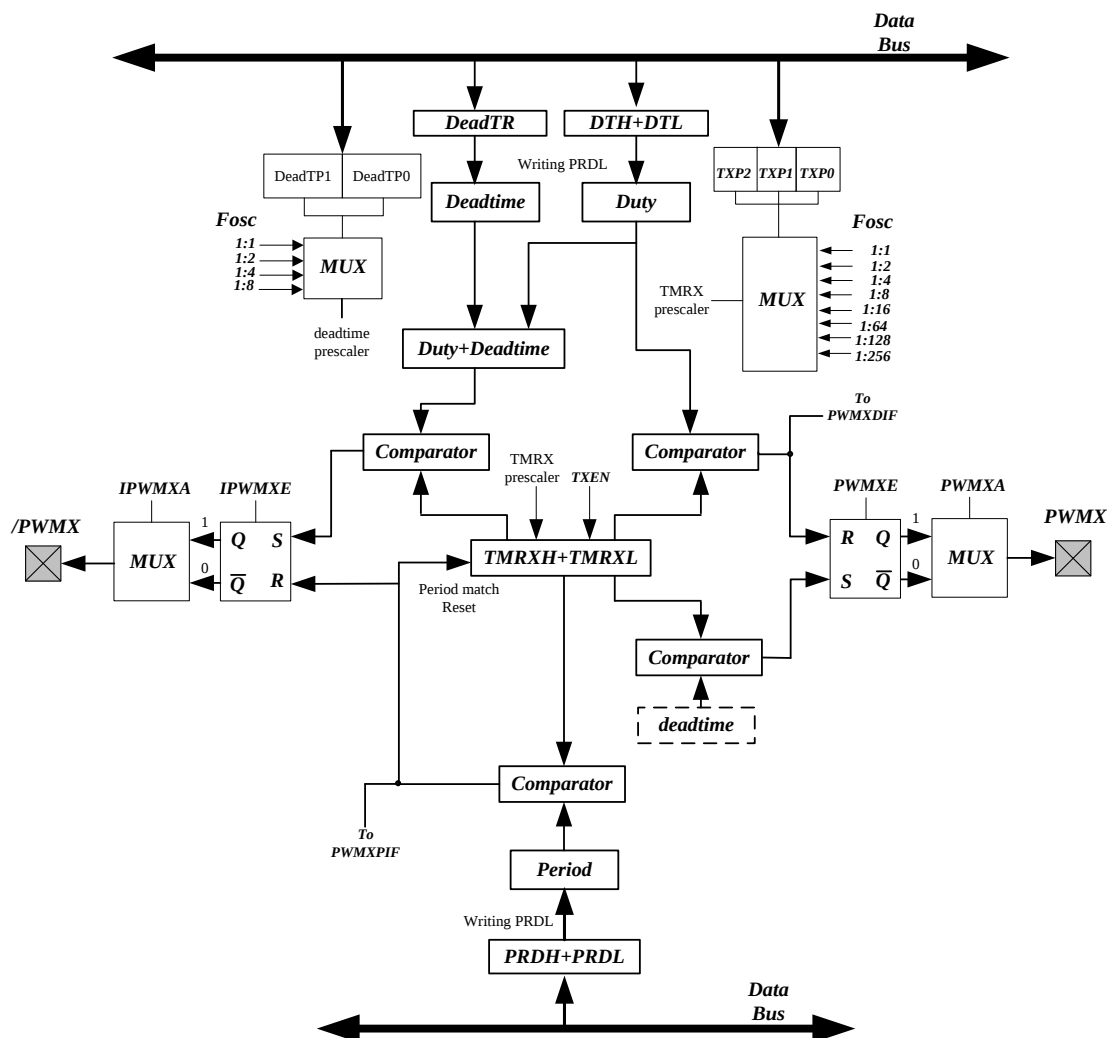


图6-24 PWM 功能模块

PWM和/PWM(反相PWM)可以分别的使用或用作对偶PWM。当分别的使用， PWM和/PWM间的激活电平有一些不同。

例如，设置周期和占空比周期(周期>占空比)，PWMXE=1/0、IPWMXE=0/1、IPWMA=1/0，最后设置TXEN = 1。下图显示不同PWMXA和IPWMXE设置下的PWM输出时序图。

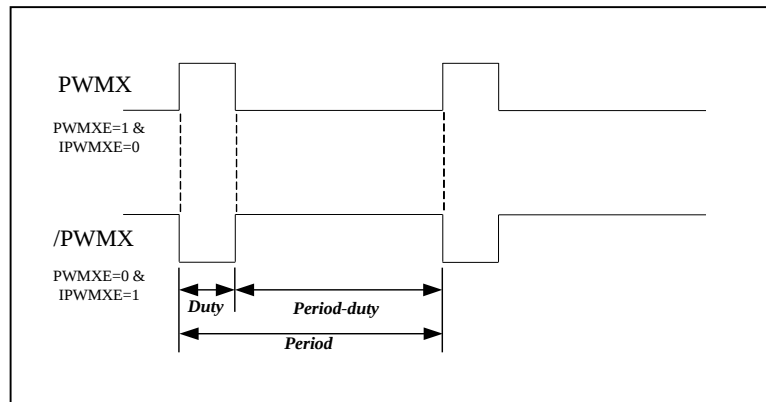


图6-25 PWM 输出时序(PWMXA=0 和 IPWMA=0)

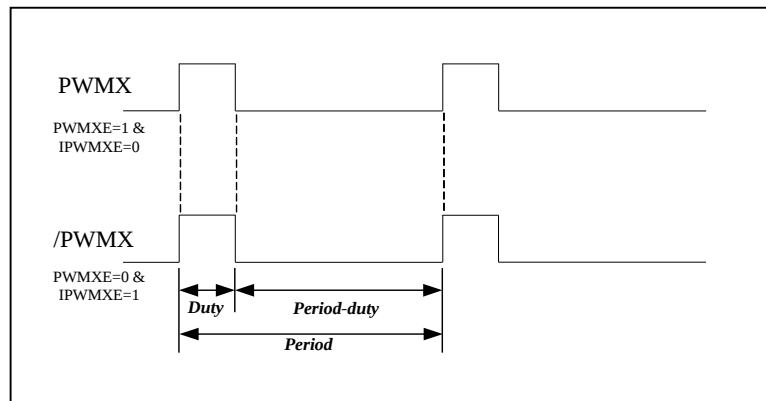


图6-26 PWM 输出时序(PWMXA=0 和 IPWMA=1)

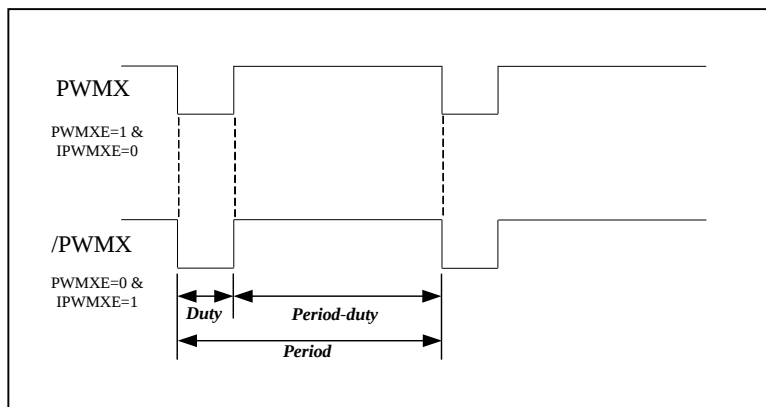


图6-27 PWM 输出时序(PWMXA=1 和 IPWMA=0)

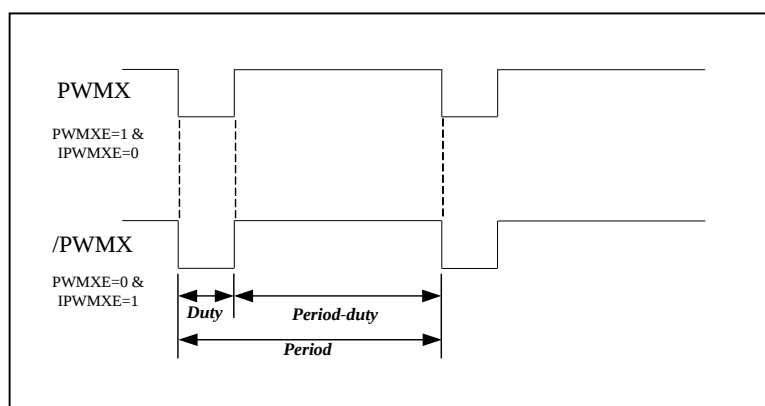


图 6-28 PWM 输出时序(PWMA=1 和 IPWMA=1)

6.8.2 增量定时器计数器(TMRX: TMRAH/TMRAL, TMRBH/TMRBL)

TMRX位一个带有可编程预分频器的10位时钟计数器。他们设计用于PWM模式作为波特率时钟生成器。TMR仅可读。如果被使用，他们可以通过设置PWMA[TAEN]或PWMB[TBEN]为0，关闭定时器，以减低功耗。

TMRA, TMRB为内部设计不可以被设置。

6.8.3 PWM时间周期(PRD: PRDAL/H, PRDBL/H)

PWM周期为10位分辨率。PWM时间周期被定义通过写入PRDX寄存器。当TMRX等于PRDX，如下的事件发生在下一个增量周期。

- TMRX清零
- PWM引脚设置为1

注意

如果占空比周期为0，PWM输出不可置1。

- PWMIF引脚设置为1

下面的公式描述了如何计算PWM时间周期:

$$Period = (PRDX + 1) \times \left(\frac{1}{F_{OSC}} \right) \times (TMRX \text{ prescale value})$$

例:

PRDX = 49; Fosc = 4 MHz; TMRX (0, 0, 0) = 1 : 1,

那么

$$Period = (49 + 1) \times \left(\frac{1}{4M} \right) \times 1 = 12.5\mu s$$

6.8.4 PWM占空比周期(DTX: DTAH/DTAL或DTBH/DTBL)

PWM占空比周期由写入DTX寄存器定义，当TMRX清零时从DTX至DLX被锁存。当DLX等于TMRX，PWMX引脚清零。DTX可以在任何时间加载。然而，直到DLX当前值等于TMRX时，它才能被存入DLX。

下面的公式描述了如何计算PWM占空比周期:

$$Duty\ cycle = (DTX) \times \left(\frac{1}{F_{OSC}} \right) \times (TMRX\ prescale\ value)$$

例:

DTX = 10; Fosc = 4 MHz; TMRX (0, 0, 0) = 1 : 1,

那么

$$Duty\ cycle = (10) \times \left(\frac{1}{4M} \right) \times 1 = 2.5\mu s$$

6.8.5 对偶PWM模式

它是由一组互补的PWM(例如 PWMX和/PWMX)组成的，一个输出的PWM信号和另一个输出反相PWM信号。它可以输出任何脉冲宽度的信号，脉冲宽度可以通过编程相关的控制寄存器来决定。

支持死区时间模式。意味着互补PWM信号可以被控制得到一个时间间隔，PWM信号不能相交。

下图 6-29~6-30描述了双向PWM输出波形。

禁止死区时间控制(DEADTXE=0)。设置周期和占空比周期(周期>占空比)。设置PWMXE&IPWMXE=1,PWMXA = 0/1, IPWMXA = 0/1,最后设置TXEN=1。

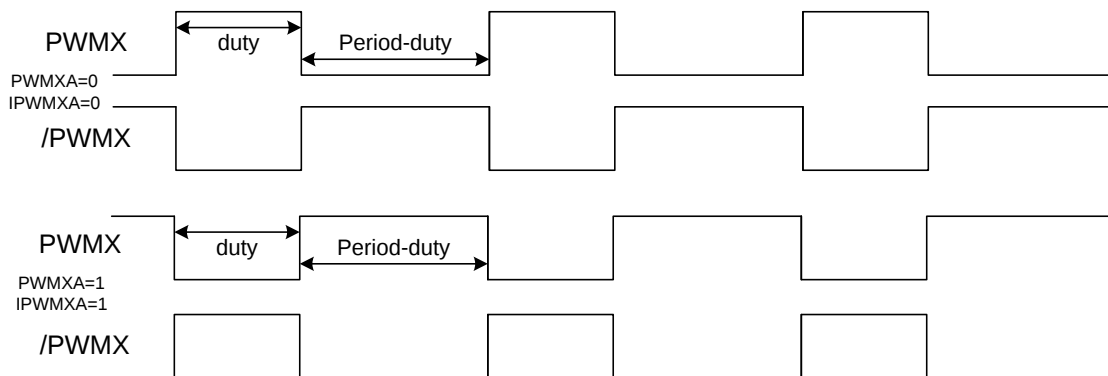


图6-29 双PWMX输出波形(DEADTXE = 0)

设置死区时间>0(如果需要，设置死区时间预分频器)。使能死区时间控制(DEADTXE = 1)。设置周期和占空比周期(周期>占空比)。设置PWMXE & IPWMXE = 1, PWMXA = 0, IPWMXA = 0, 最后设置 TXEN = 1。在运行时重载新的占空比、周期和死区时间值时，下面章节PWM编程步骤做详细说明。

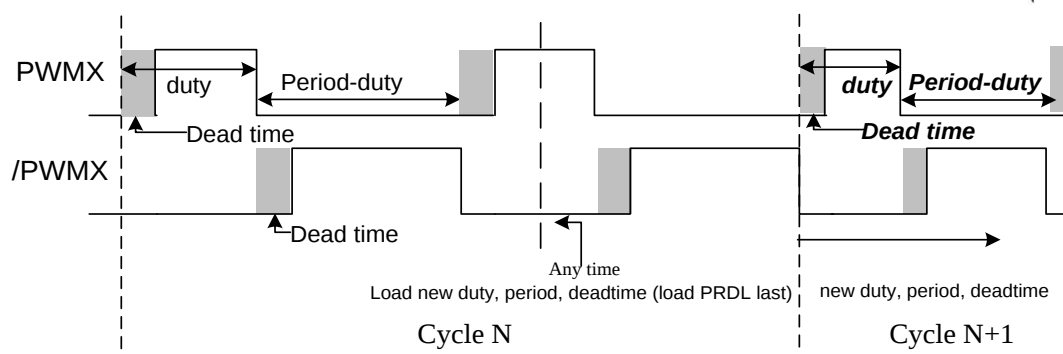


图 6-30 对偶 PWMX 输出波形(DEADTXE = 1, Dead Time > 0)

6.9 I2C功能

R_BANK	地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bank 0	0x30	I2CCR1	Strobe/Pend	IMS	ISS	STOP	SAR_EMPTY	ACK	FULL	EMPTY
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x31	I2CCR2	I2CBF	GCEN		BBF	I2CTS1	I2CTS0		I2CEN
			R	R/W		R	R/W	R/W		R/W
Bank 0	0x32	I2CSA	SA6	SA5	SA4	SA3	SA2	SA1	SA0	IRW
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x33	I2CDB	DB7	DB6	DB5	DB4	DB3	DB2	DB1	DB0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x34	I2CDAL	DA7	DA6	DA5	DA4	DA3	DA2	DA1	DA0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 0	0x35	I2CDAH							DA9	DA8
									R/W	R/W
Bank 0	0x17	SFR4						I2CSTPIF	I2CRSF	I2CTSF
								R/W	R/W	R/W
Bank 0	0x1E	IMR4						I2CSTPIE	I2CRIE	I2CTIE
								R/W	R/W	R/W

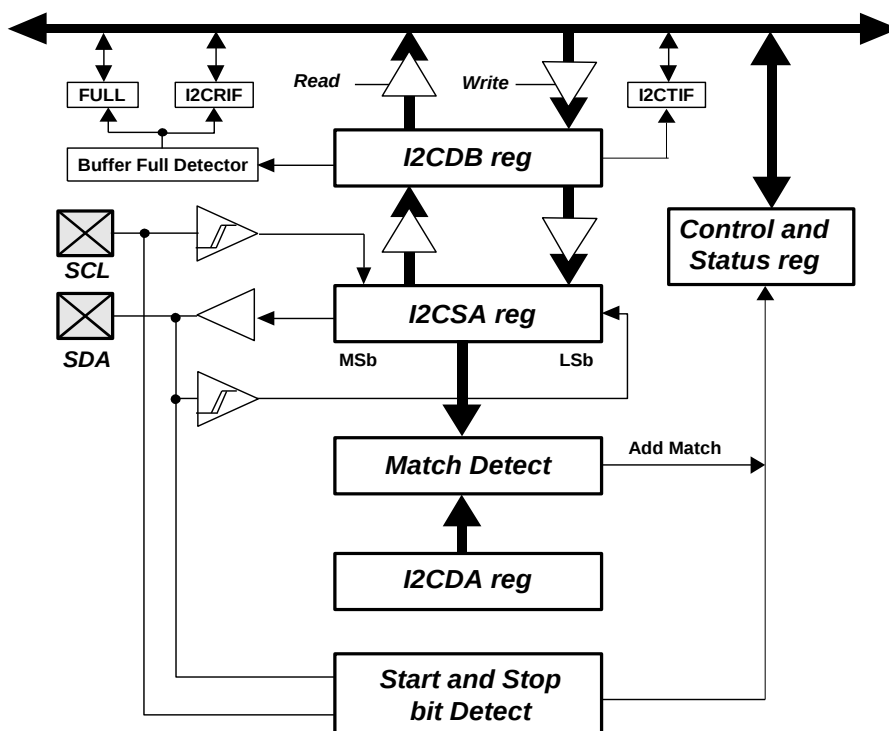


图 6-31 I2C 模块图

EM88F752N 支持双向，两线总线，7/10 位地址和数据传输协议。单片机在总线上发送数据被定义为发送器，接收数据定义为接收器。总线被主机器件控制当生成串行时钟 (SCL)、控制总线进入和生成起始和中止信号。主机和从机工作作为发送器或接收器，但是主机决定那种模式被激活。

SDA 和 SCL 为双向线，通过上拉电阻连接至一个正向的供应电压。当总线空闲，两条线都为高。单片机的输出端连接至总线必须有一个漏极开路或集极开路来在执行有线 AND 功能。I2C 总线模式下，数据可以在标准模式下传输速率高达 100kbps 或在快速模式下达 400kbps。

SDA 线上的数据必须在时钟的高周期时保持稳定。数据线的高或低状态可以被改变当 SCL 上的时钟信号为低。

I2C 中断发生如下：

条件	主机/从机	传送地址	传送数据	停止
主机发送器传输至从机接收器	主机	传输地址	传输中断	停止中断
	从机	接收地址	接收中断	停止中断
主机接收器读取从机传输器	主机	传输地址	接收中断	停止中断
	从机	传输地址	传输中断	停止中断

在 I2C 总线的程序中，此种情况唯一出现在其被定义为 START(S)和 STOP (P)条件。

仅当 SCL 为高时，SDA 线上实现高至低的转换。这种情况表示一个 START 条件。

当 SCL 位高时定义一个 STOP 条件，在 SDA 线上实现低至高的转换。

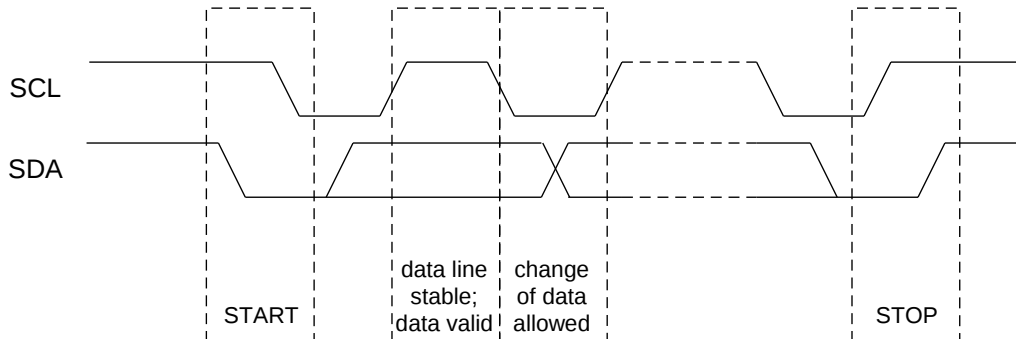


图 6-31 I2C 转换条件

6.9.1 7位从机地址:

主机发射器传送至从机接收器。传输方向不改变。

在第一个字节后主机立即读取从机。在第一次应答时，主机发射器变为主机接收器，从机接收器变为从机发射器。一次的应答通过从机生成。STOP 条件通过主机生成，以前的设置未有应答(A)。

主机发射器和主机接收器的不同进位 R/W 位。如果 R/W 为“0”，主机为发射器；否则，主机为接收器。主机发射器在图 7 位从机地址在主机发射器发射至从机接收器”和图 7 位从机地址在主机接收器读取从机发射器”中描述。

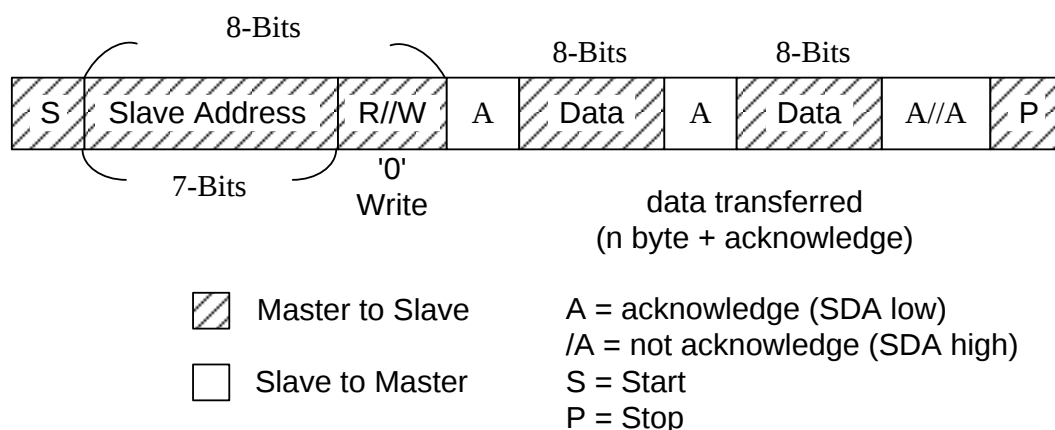


图 6-327 位从机地址在主机发射器发射至从机接收器

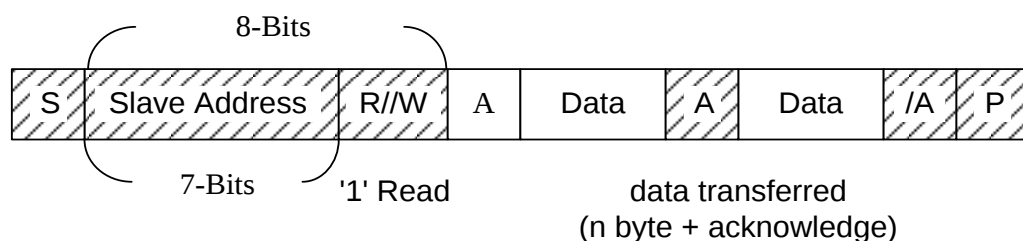


图 6-337 位从机地址在主机接收器读取从机发射器

6.9.2 10位从机地址

10 位从机地址模式，使用 10 个位元用于寻址，开发预留组合 11110XX 用于第一个字节的前七个位元使用 START(S)或重复的 START (Sr)条件。第一个字节的前七个位元位组合 11110XX 的最后两位为 10 位地址的最高有效位元。如果 R/W 位为 0，在应答的第二个字节位 10 位从机地址的 8 位地址位。另一方面，第二个字节仅用于下一次从从机向主机发送数据。第一个字节 11110XX 通过使用从机地址寄存器(I2CSA)被发送，第二个字节 XXXXXXXX 通过使用数据缓冲(I2CDB)被发送。

有几种不同的格式将在 10 位从机地址模式中的图 6-35~图 6-39 说明。可能的数据发送格式有：

- 主机发送器使用 10 位从机地址向从机接收器发送数据

在 START 位滞后，当从机已经从主机接收了第一个字节，每一个从机器件将通过他们字节的地址和第八位元和 R/W 来比较第一字节的七位源(11110XX)。如果 R/W 为 0，从机将返回应答(A1)，可能超过一个从机将返回从机。然后，送油的从机器件继续比较第二个地址(XXXXXXX)。如果从机器件有匹配，仅一个从机器件将返回应答。匹配的从机器件将通过主机保持地址，直到它在不同的从机地址接收 STOP 条件或重复的 START 条件。

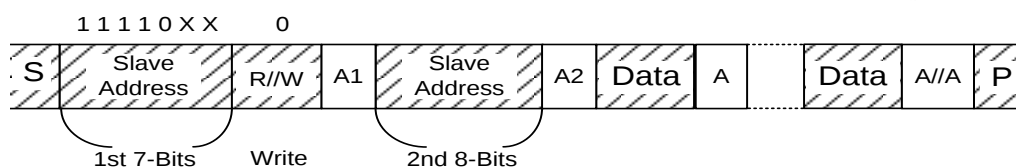


图6-35 主机发送器通过 10 位从机地址向从机接收器发送

- 主机接收器通过 10 位从机地址读取从机发送器

包含应答位元 A2, 过程与主机发送器寻址从机接收器一样。在应答 A2 后, 重复的 START 条件(Sr)跟随 7 位从机地址(11110XX)但 8 位 R/W 为 1, 可寻址的从机器件将返回应答 A3. 如果重复 START(Sr)条件和第一个字节(11110XX)的七个位元通过从从机器件接收, 所有的从机器件返回应答, 因为 R/W=1。

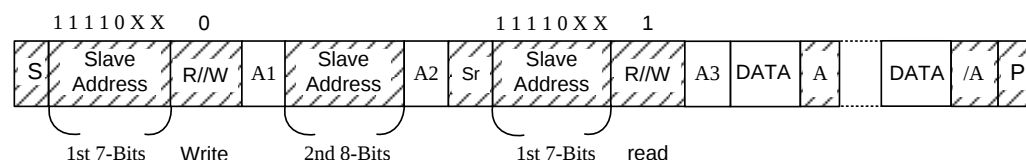


图6-36 主机接收器通过 10 位从机地址读取从机发送器

- 主机通过一个 10 位地址寻址从机, 发送和接收数据在相同的从机器件

首先, 发射器程序与“主机发送器使用 10 位从机地址向从机接收器发送数据”的章节一样, 然后主机器件开始向从机器件发射数据。如果从机器件接收应答或更随在重复 START (Sr)后没有接收应答, 重复步骤与“主机发送器使用 10 位从机地址向从机接收器发送数据”的章节一样。

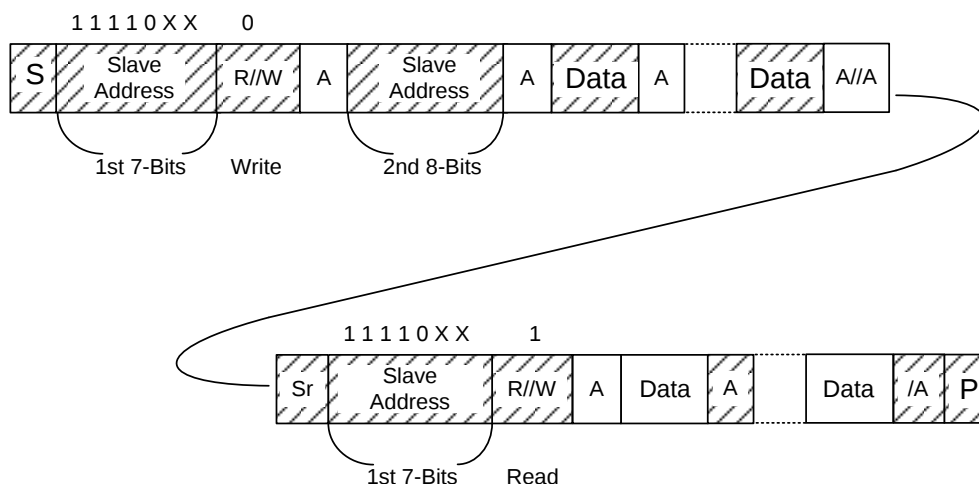


图6-37 主机通过一个 10 位地址寻址从机, 发送和接收数据在相同的从机器件

- 主机器件向两个或以上的从机器件发送数据

章节“主机发送器使用 10 位从机地址向从机接收器发送数据”描述了如何向从机器件发送数据的过程。如果主机器件完成发送, 想向两一个从机器件发送, 主机需要寻址新的从机器件, 寻址过程与“主机发送器使用 10 位从机地址向从机接收器发送数据”的章节一样。如果主机器件想在 7 位从机寻址模式下发送数据, 在 10 位从机寻址模式下发送数据,

在 START 或重复 START 条件，7 位和 10 位地址被发送。图 6-38 描述如果在 7 位和 10 位寻址模式下进行串行传输。

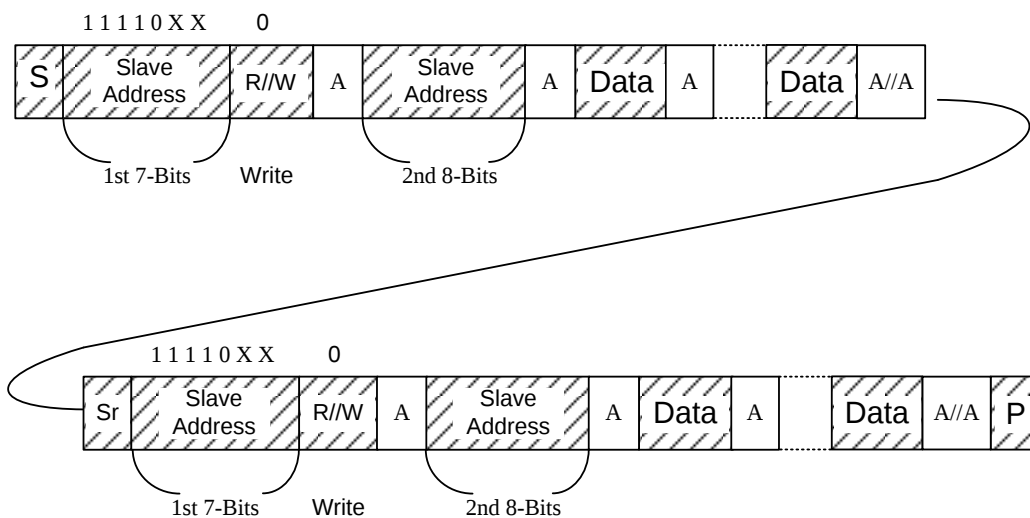


图 6-38 发送在一个器件通过 10 位从机寻址

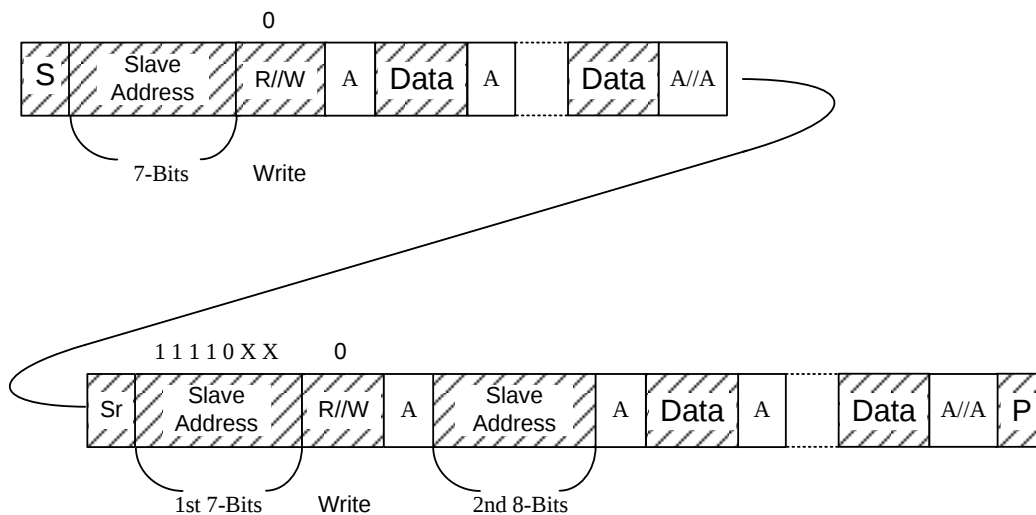


图 6-39 7 位和 10 位从机寻址模式

6.9.3 主机模式

在发送(接收)串行数据，I2C 操作如下：

1. 设置 I2CTS1~0, ISS 位元来选择 I2C 传送时钟源
2. 设置 I2CEN 和 IMS 位元使能 I2C 主机功能

3. 写从机地址至 I2CSA 寄存器, IRW 位选择读或写
4. 设置选通位开始发送并检查 I2CTSF (I2CTSF) 位
5. 写第一次数据到 I2CDB 寄存器, 设置选通位开始发送并检查 I2CTSF (I2CRSF) 位
6. 写第二次数据到 I2CDB 寄存器, 设置选通位, STOP 位并检查 I2CTSF (I2CRSF) 位

6.9.4 从机模式

在接收(发送)串联数据, I2C 操作如下:

1. 设置 I2CTS1~ 0, ISS 位元来选择 I2C 传送时钟源
2. 设置 I2CEN 和 IMS 位元使能 I2C 从机功能
3. 写从机地址至 I2CDA 寄存器
4. 检查 I2CRSF (I2CTSF)位, 读取 I2CDB 寄存器(地址)并清除 Pend 位
5. 检查 I2CRSF (I2CTSF)位, 读取 I2CDB 寄存器(第一次数据)并清除 Pend 位
6. 检查 I2CRSF (I2CTSF)位, 读取 I2CDB 寄存器(第二次数据)并清除 Pend 位
7. 检查 I2CSTPSF 位元, 接收发送

6.10 增强保护

R_BANK	地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bank 2	0x47	LOCKPR	LOCKPR7	LOCKPR6	LOCKPR5	LOCKPR4	LOCKPR3	LOCKPR2	LOCKPR1	LOCKPR0
			R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bank 2	0x48	LOCKCR	LOCKEN							
			R/W							

EM88F752N 支持保护功能用来阻止源代码的复写或读取。当指令 TBRDA/TBRD/TBWR 在保护区域执行时，它可以读写所有的闪存 ROM。当指令 TBRDA/TBRD/TBWR 在非保护区域执行，它仅可以写或读取在非保护区域的 ROM。

6.10.1 增强保护编程

增强保护操作如下：

1. 设置 LOCKEN
2. 写 0xC5 至 FLKR
3. 写 LOCKPR 来设置保护范围

*指令“TBRDA/TBRD/TBWR”不可以在保护区域的末端被写入

* LOCKPR 的基本单元为 128 words

*当使用 TBWR 指令，代码选项“TBWEN”必须使能

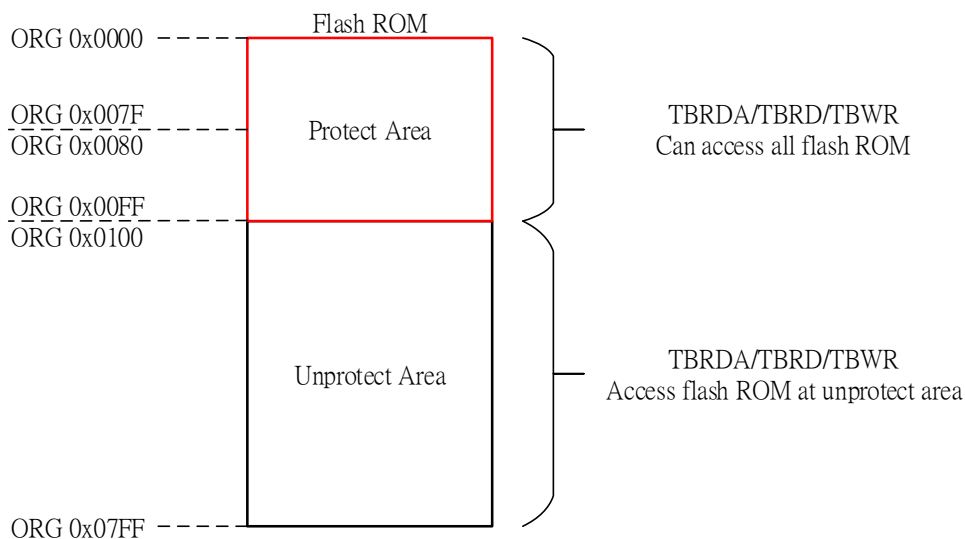


图 6-40 增强保护功能范例(LOCKPR=0x08)

6.11 应用编程

R_BANK	地址	名称	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
Bank 1	0x4D	TBWCR								IAPEN
										R/W
Bank 1	0x4E	TBWAL	TBWA[7]	TBWA[6]	TBWA[5]	TBWA[4]	TBWA[3]	TBWA[2]	TBWA[1]	TBWA[0]
			R/W	R/W	R/W	R	R	R	R	R
Bank 1	0x4F	TBWAH					TBWA[11]	TBWA[10]	TBWA[9]	TBWA[8]
			0	0	0	0	R/W	R/W	R/W	R/W

EM88F752N 支援应用编程。它可以从 RAM 向 ROM 复制数据，并可以复制 32 字闪存 ROM。

6.11.1 应用编程

IAP 操作如下：

1. 设置代码选项 WORD 2[TBWEN]
2. 移动闪存中的数据至 RAM
3. 根据可编程地址设定 TBWAH/TBWAL 寄存器
4. 使能 IAP 模式通过设定 TBWCR[IAPEN]
5. 写 0xB4 至 FLKR 寄存器
6. 执行 TBWR 指令
7. 数据将写入 ROM

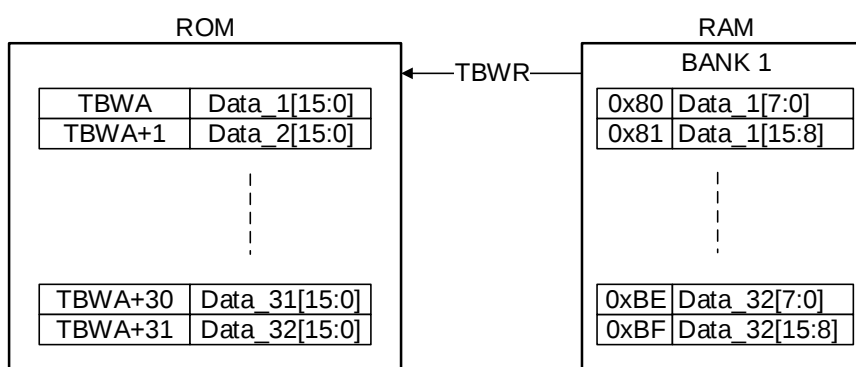


图 6-44 应用编程

6.12 低电压侦测

在电源不稳定的状态，例如外部噪声干扰或 EMS 测试条件，将引起电源猛烈振荡。期间 Vdd 不稳定，可能工作在工作电压之下。

EM88F752N 支持 LVD 模组侦测电压，通过设定 LVDEN 来使能 LVD，电流损耗将增加大约 100uA。

6.12.1 LVD

下面的步骤为设定 LVD 所需：

1. 设定代码选项 Bank1 R49 LVDCR[LVDEN]来使能 LVD 功能
2. 使用代码选项 Bank1 R49 LVDCR[LVDS1:LVDS0]来决定 LVD 电压侦测电平
3. 设定 Bank1 R49 LVDCR[LVDEN] 来使能 LVD 功能
4. 等待低电压发生并导致 LVD 中断

在睡眠模式下，LVD 模组持续工作。如果期间电压缓慢下降并穿越侦测电，LVDSF 位将被置 1，器件不可以从睡眠模式唤醒。直到另个唤醒源唤醒 EM88F752N，LVD 中断标志仍然设定位优先状态。

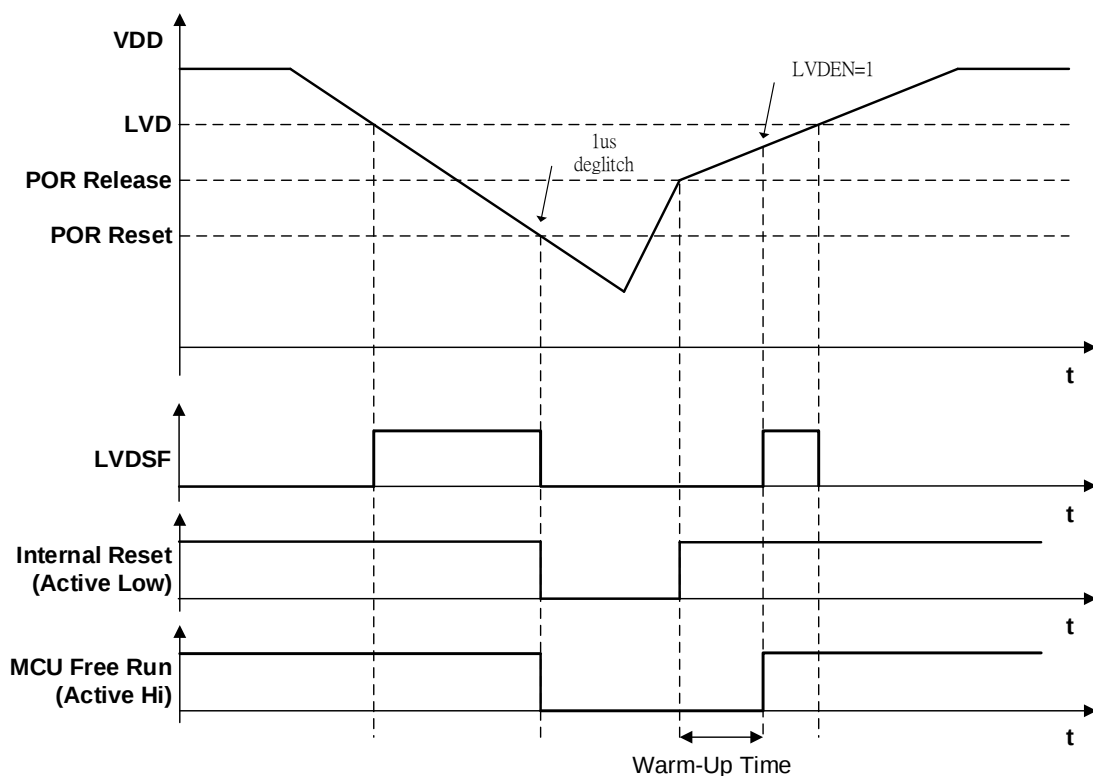


图 6-45 LVD 波形状态

6.13 振荡器

6.13.1 振荡器模式

EM88F752N 工作在 5 种不同的振荡器模式，例如内部 RC 振荡器模式(IRC)和 XTAL 振荡器模式(XT)。用户需通过选择 OSC2~OSC0 设置主振荡器模式，通过选择在代码选项寄存器 FSS1~FSS0 来设置副振荡器模式，从而完成整个振荡器模式的设置。表 7、8、9 描述了这四中模式如何被定义。

表 10 列出了振荡器/谐振器在不同 VDD 下的上限操作频率。

表 7 主振荡器模式通过 OSC[2:0]定义

主振荡器模式	OSC2	OSC1	OSC0
IRC (内部RC振荡器模式) (默认) RCOUT (P80) 作为 I/O 引脚	0	0	0
IRC(内部RC振荡器模式) RCOUT (P80) 作为时钟输出引脚	0	0	1
HXT1 (高XTAL1振荡器模式) 频率范围: 12~20MHz	0	1	0
HXT2(高 XTAL2振荡器模式) 频率范围: 6~12MHz	0	1	1
XT (XTAL振荡器模式) 频率范围: 1~6MHz	1	0	0
LXT1 (低XTAL1 振荡器模式) 频率范围: 100K~1MHz	1	0	1
LXT2 (低 XTAL2振荡器模式) 频率范围: 32.768KHz	1	1	0
保留	1	1	1

表 8 副振荡器模式由 FSS1 ~ FSS0 定义

次振荡器模式	FSS1	FSS0
LXT3 (低XTAL3)振荡器模式 频率范围: 32.768KHz	1	x
Fs 为16KHz, Xin (P83) / Xout (P84) 引脚作为I/O (默认)	0	0
Fs为128KHz, Xin (P83) / Xout (P84) 引脚作为I/O	0	1

注意: 无论 FSS[1:0] 为是否被设置, WDT 频率一直为16KHz。

表 9 主振荡器和副振荡器模式的组合

组合	主时钟	副时钟
1	晶振	晶振
2	晶振	IRC
3	IRC	晶振
4	IRC	IRC

表 10 最大工作速率的总结

条件	VDD	F _{XT} max.(MHz)
带有两个时钟的两个周期	2.1	8.0
	3.5	16.0
	5.0	20.0

6.13.2 内部RC振荡器模式

EM88F752N 提供一个带有默认频率 4MHz 的通用内部 RC 模式。内部 RC 振荡器模式有其他频率(20MHz, 16MHz, 12MHz, 8MHz, 6MHz), 可以通过代码选项 RCM2 ~ RCM0 位设置。

内部 RC 漂移率(Ta=25°C, VDD=5V±5%, VSS=0V)

内部 RC 频率	漂移率			
	温度 (-40°C~+85°C)	电压 (2.1V~5.5V)	制程	总计
4MHz	±2%	±1%	±1%	±4%
6MHz	±2%	±1%	±1%	±4%
8MHz	±2%	±1%	±1%	±4%
12MHz	±2%	±1%	±1%	±4%
16MHz	±2%	±1%	±1%	±4%
20MHz	±2%	±1%	±1%	±4%

注意：理论值，仅供参考。实际值得变化取决实际制程。

6.14 上电注意事项

在供电电压未达到稳定状态前，任何微控制器都不能保证正常工作。EM88F752N 内置有一个检测电压 1.9V 的电压检测器(POVD)。在 VDD 上升足够快(50ms 或更短)的条件下，它将很好的工作。但在要求严格的应用下仍然需要附加的外部电路以辅助解决上电问题。

6.15 外部上电复位电路

图 6-32 显示了一个由外部 RC 提供复位脉冲的电路。脉冲宽度(时间常数)应保持足够长的时间使 VDD 达到最小工作电压。这个电路应用在供电电压上升时间比较慢的情况。因为/RESET 引脚上的漏电流大约 $\pm 5\mu\text{A}$ ，所以建议 R 值不应大于 $40\text{K}\Omega$ 。这样/RESET 引脚电压保持在低于 0.2V。二极管(D)在掉电时作为短路回路，电容 (C)将迅速充分放电，限流电阻(Rin)防止大电流或 ESD(静电释放)进入/RESET 引脚。

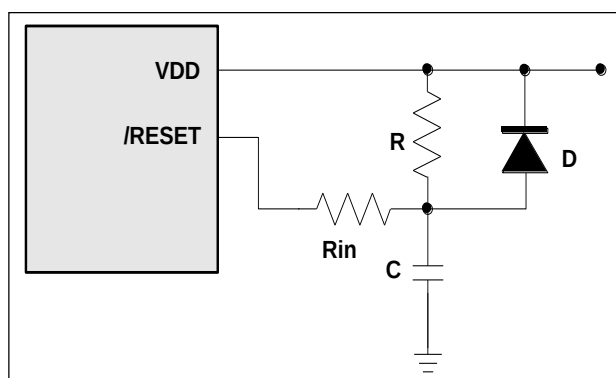


图 6-41 外部上电复位电路

6.16 残留电压保护

当更换电池时，设备电源(VDD)断开，但仍然存在残余电压。残余电压可能小于最小工作电压，但不为 0。这种情况下可能导致复位不良。图 6-42 和 6-43 显示了怎样建立残余电压的保护电路

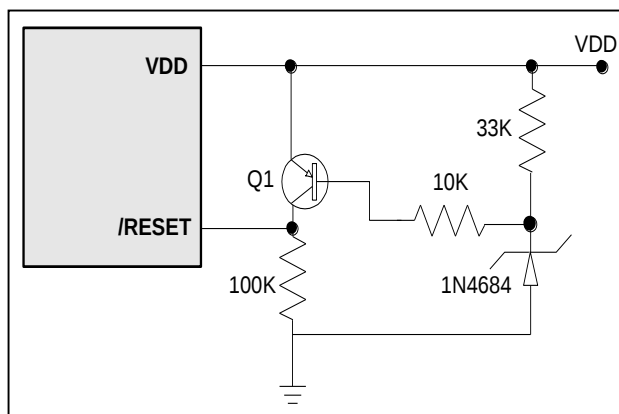


图 6-42 残留电压保护的电路 1

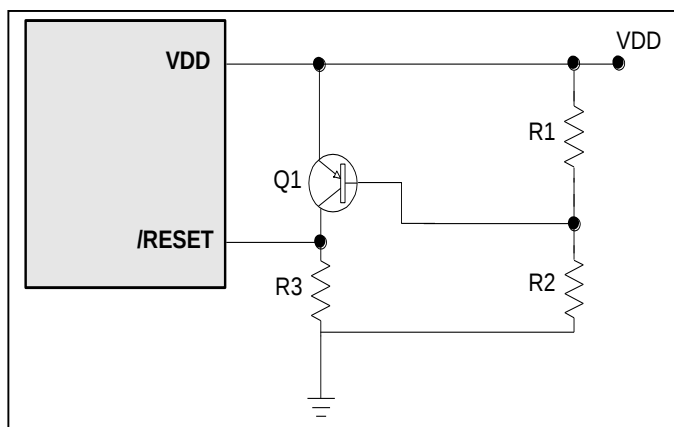


图 6-43 残留电压保护的电路 2

6.17 代码选项

6.17.1 代码选项寄存器(Word 0)

Word 0								
助记符	Bit 15	Bit 14	Bit 13	Bit 12	Bit11	Bit10	Bit9	Bit8
	-	-	IRCWUT	IODG1	IODG0	HLFS	-	LVR1
1	高	高	32 clks	高	高	低速	高	高
0	低	低	8 clks	低	低	正常	低	低
默认	0	0	0	0	0	0	0	0
助记符	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
	LVR0	RESETEN	ENWDWT	NRHL	NRE	-	-	-
1	高	/RST	使能	8/fc	禁止	高		
0	低	P82	禁止	32/fc	使能	低		
默认	0	0	0	0	0	0		

Bits 15~14: 未使用，一直设置为 "0"

Bit 13 (IRCWUT): IRC 预热时间(IRC 频率范围 1MHz ~8MHz)

0: 8 个时钟 (默认)

1: 32 个时钟

CPU 模式转换	IRC 频率	CPU 开始工作的等待时间
睡眠->正常 空闲->正常 低速->正常	12M, 16M, 20M	WSTO + 32 个时钟(主频)
	4M, 6M, 8M	WSTO + 8/32 个时钟(主频)
睡眠->低速 空闲->低速	128KHz	WSTO + 8 个时钟(副频)

Bits 12~11 (IODG1~IODG0): I2C 引脚去抖时间选择位

IODG1~0	SPI引脚去抖时间	I2C 引脚去抖时间	OCDS 引脚去抖时间
00	典型延迟时间 = 8ns	典型值50ns@5v (默认)	典型值20ns@5v (默认)
01	典型延迟时间= 15ns	典型值100ns@5v	
10	典型延迟时间y = 25ns	典型值150ns@5v	
11	无去抖	无去抖	无去抖

Bit 10 (HLFS): 复位到正常或低速模式选择位

0: 当复位发生，CPU 选择作为正常模式(默认)

1: 当复位发生，CPU 选择作为低速模式

Bit 9: 未使用，一直设置为 "0"

Bits 8~7 (LVR1~LVR0):低电压复位使能位

LVR1, LVR0	*VDD复位电平	VDD释放电平
00	NA (上电复位) (默认)	
01	2.7V	2.9V

注意: 如果 VDD < 2.7V , 保持 5us, IC 复位

Bit 6 (RESETEN): P82/RESET 引脚选择位

0: 禁止, P82 作为 I/O 引脚(默认)

1: 使能, P82 作为 RESET 引脚

Bit 5 (ENWDT): WDT 使能位

0: 禁止(默认)

1: 使能

Bit 4 (NRHL): 噪声抑制高/低脉冲定义位(用于 INT 引脚)

0: 脉冲等于 $32/F_c$ [s] 作为信号(默认)

1: 脉冲等于 $8/F_c$ [s] 作为信号

<注意> 在低 XTAL 振荡器模式(LXT) , 噪声抑制高/低脉冲一直等于 $8/F_m$ 。

Bit 3 (NRE): 噪声抑制使能位

0: 禁止(默认)。但在低速, 空闲, 睡眠模式, 噪声抑制电路一直禁止。

1: 使能

Bits 2~0: 未使用, 一直设置为 "0"

6.17.2 代码选项寄存器(Word 1)

Word 1								
助记符	Bit 15	Bit 14	Bit 13	Bit 12	Bit11	Bit10	Bit9	Bit8
		FSS1	FSS0		-	-	-	-
1	高	高	高	高	高	高	高	高
0	低	低	低	低	低	低	低	低
默认	0	0	0	0	0	0	0	0
助记符	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
	-	RCM2	RCM1	RCM0	OSC2	OSC1	OSC0	RCOUT
1	高	高	高	高	高	高	高	高
0	低	低	低	低	低	低	低	低
默认	0	0	0	0	0	0	0	0

Bit 15: 未使用, 一直设置为 "0"

Bits 14~13 (FSS1~FSS0): 副振荡器模式选择位

副振荡器模式选择	FSS1	FSS0
LXT3 (低XTAL3) 振荡器模式 频率范围: 32.768KHz	1	x
Fs 为16KHz, Xin (P83) / Xout (P84) 引脚作为I/O (默认)	0	0
Fs为128KHz, Xin (P83) / Xout (P84) 引脚作为I/O	0	1

注意: WDT 频率一直为16kHz, 无论FSS 位是否被设置。

Bits12~7: 未使用，一直设置为 "0"

Bits 6~4 (RCM2~RCM0):IRC 频率选择

*与控制寄存器 Bank0 RE RCM2~RCM0 相似

RCM2	RCM1	RCM0	频率(MHz)
0	0	0	4(默认)
0	0	1	NA
0	1	0	6
0	1	1	8
1	0	0	12
1	0	1	16
1	1	0	20
1	1	1	N/A

Bits 3~1 (OSC2~OSC0): 主振荡器选择位

主振荡器模式	OSC2	OSC1	OSC0
IRC (内部RC振荡器模式) (默认) RCOUT (P80)作为I/O引脚	0	0	0
IRC (内部RC振荡器模式) RCOUT (P80) 作为时钟输出引脚	0	0	1
HXT1 (高 XTAL1振荡器模式) 频率范围: 12~20MHz	0	1	0
HXT2(高 XTAL2振荡器模式) 频率范围: 6~12MHz	0	1	1
XT (XTAL振荡器模式) 频率范围: 1~6MHz	1	0	0
LXT1 (低XTAL1振荡器模式) 频率范围: 100K~1MHz	1	0	1
LXT2 (低 XTAL2 振荡器模式) 频率范围: 32.768KHz	1	1	0
保留	1	1	1

Bit 0 (RCOUT):在 IRC 模式，系统时钟输出使能位

0: RCOUT 输出指令周期时间(默认)

1: RCOUT 引脚漏极开路

6.17.3 代码选项寄存器(Word 2)

Word 2								
助记符	Bit 15	Bit 14	Bit 13	Bit 12	Bit11	Bit10	Bit9	Bit8
	-	SHEN	-	-	-	-	-	-
1	高	禁止	-	-	-	-	-	-
0	低	使能	-	-	-	-	-	-
默认	0	0	0	0	0	0	0	0
助记符	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
	IRCPSS	-	-	I2COPT	-	-	-	-
1	VDD	-	-	高	-	-	-	-
0	Int. Vref	-	-	低	-	-	-	-
默认	0	0	0	0	0	0	0	0

Bit 15: 未使用，一直设置为 "0"

Bit 14 (SHEN): 系统保持使能位

0: 使能

1: 禁止

Bits 13~8: 未使用，一直设置为 "0"

Bit 7 (IRCPSS): IRC 电源选择

0: 内部参考(默认)

1: VDD

Bits 6~5: 未使用，一直设置为 "0"

Bit 4 (I2COPT): I2C 选择位。用于转换 I2C 功能的引脚位置。

0: 在 P62 (SDA0) & P82 (SCL0) 设置 I2C 引脚(默认)

1: 在 P84 (SDA1) & P83 (SCL1) 设置 I2C 引脚

*与控制寄存器 Bank0 R31 I2COPT 一致

Bits 3~0: 未使用，一直设置为 "0"

6.17.4 代码选项寄存器(Word 3)

Word 3								
助记符	Bit 15	Bit 14	Bit 13	Bit 12	Bit11	Bit10	Bit9	Bit8
	-	EFTIM	-	-	ADFM	-	-	-
1	高	重	高	高	高	高	高	高
0	低	轻	低	低	低	低	低	低
默认	0	0	0	0	0	0	0	0
助记符	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
	-	TBWEN	ID5	ID4	ID3	ID2	ID1	ID0
1	高	使能	客户 ID					
0	低	禁止						
默认	0	0						

Bit 15: 未使用，一直设置为 "0"

Bit 14 (EFTIM): 低通滤波器 (0: 重, 1: 轻)

0: 通过 ~ 25MHz (轻 LPS) (默认)

1: 通过 ~ 10MHz (重 LPS)

Bits 13~12: 未使用，一直设置为 "0"

Bit 11 (ADFM): 此位元控制 AD 数据缓冲(ADDH & ADDL)的格式，参考下表

ADFM			Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
12 bits	0	ADDH					ADD11	ADD10	ADD9	ADD8
		ADDL	ADD7	ADD6	ADD5	ADD4	ADD3	ADD2	ADD1	ADD0
	1	ADDH	ADD11	ADD10	ADD9	ADD8	ADD7	ADD6	ADD5	ADD4
		ADDL					ADD3	ADD2	ADD1	ADD0

注意: 没有使用到的位均硬件设为 0。如 ADFM=0 且 12 位分辨率是，ADDH<7:4> = 0000。

Bits 10~7: 未使用，一直设置为 "0"

Bit 6 (TBWEN): 表写入使能位

0: 禁止 (默认)

1: 使能

Bits 5~0 (ID5~ID0): 客户 ID 码

6.18 指令集

指令集中的每条指令均是15位。指令分为一个OP操作码和一个或多个操作数。一般情况下，除了会改变了程序计数器的值("MOV R2,A", "ADD R2,A")的指令或者对R2的算术或逻辑操作(例如"SUB R2,A", "BS (C) R2,6", "CLR R2",)。需要两个指令周期外，所有的指令都只占用单个指令周期(一个指令周期包含2个振荡周期)。

如果有某些原因，指令周期的规格不适合一些特定的应用，试着修改指令如下：

"LCALL", "LJMP"或条件跳跃("JBS", "JBC", "JZ", "JZA", "DJZ", "DJZA", "SJC", "SJNC", "SJZ", "SJNZ")指令被测试为真，在两个指令周期中执行。

另外，指令集有以下特性：

- (1) 任何寄存器的每一位均可置1，清零或直接测试。
- (2) I/O寄存器可视为通用寄存器。即相同的指令可用于操作I/O寄存器。

下面的符号被用于下表中：

R = 寄存器指示符，指定寄存器（包括操作寄存器和通用寄存器）中的哪个寄存器被使用。

b = 位域指示符，指定寄存器"R"中的哪个位被选择，影响操作指令。

k = 8或10位常数或立即数。

助记符	操作	受影响状态
NOP	无操作	无
DAA	A进行十进制调整	C
SLEP	0 → WDT, 振荡器停止	T, P
WDTC	0 → WDT	T, P
ENI	使能中断	无
DISI	禁止中断	无
RET	[栈顶] → PC	无
RETI	[栈顶] → PC, 使能中断	无
RESET	软件器件复位	所有的寄存器 = 复位值标志* =复位值

助记符	操作	受影响状态
TBWR	表写入起始指令	无
INT k	$PC+1 \rightarrow [SP], k*2 \rightarrow PC$	无
BTG R,b	位R取反 ; $!(R) \rightarrow R$ *范围 R5~RA	无
MOV R,A	$A \rightarrow R$	无
CLRA	$0 \rightarrow A$	Z
CLR R	$0 \rightarrow R$	Z
SUB A,R	$R-A \rightarrow A$	Z,C,DC,OV,N
SUB R,A	$R-A \rightarrow R$	Z,C,DC,OV,N
DECA R	$R-1 \rightarrow A$	Z,C,DC,OV,N
DEC R	$R-1 \rightarrow R$	Z,C,DC,OV,N
OR A,R	$A \vee R \rightarrow A$	Z,N
OR R,A	$A \vee R \rightarrow R$	Z,N
AND A,R	$A \& R \rightarrow A$	Z,N
AND R,A	$A \& R \rightarrow R$	Z,N
XOR A,R	$A \oplus R \rightarrow A$	Z,N
XOR R,A	$A \oplus R \rightarrow R$	Z,N
ADD A,R	$A + R \rightarrow A$	Z,C,DC,OV,N
ADD R,A	$A + R \rightarrow R$	Z,C,DC,OV,N
MOV A,R	$R \rightarrow A$	Z
MOV R,R	$R \rightarrow R$	Z
COMA R	$/R \rightarrow A$	Z,N
COM R	$/R \rightarrow R$	Z,N
INCA R	$R+1 \rightarrow A$	Z,C,DC,OV,N
INC R	$R+1 \rightarrow R$	Z,C,DC,OV,N
DJZA R	$R-1 \rightarrow A$, 为零跳转	无
DJZ R	$R-1 \rightarrow R$, 为零跳转	无
RRCA R	$R(n) \rightarrow A(n-1),$ $R(0) \rightarrow C, C \rightarrow A(7)$	C,N
RRC R	$R(n) \rightarrow R(n-1),$ $R(0) \rightarrow C, C \rightarrow R(7)$	C,N
RLCA R	$R(n) \rightarrow A(n+1),$ $R(7) \rightarrow C, C \rightarrow A(0)$	C,N

助记符	操作	受影响状态
RLC R	$R(n) \rightarrow R(n+1)$, $R(7) \rightarrow C$, $C \rightarrow R(0)$	C,N
SWAPA R	$R(0-3) \rightarrow A(4-7)$, $R(4-7) \rightarrow A(0-3)$	无
SWAP R	$R(0-3) \leftrightarrow R(4-7)$	无
JZA R	$R+1 \rightarrow A$, 为零跳转	无
JZ R	$R+1 \rightarrow R$, 为零跳转	无
BC R,b	$0 \rightarrow R(b)$	无<注意2>
BS R,b	$1 \rightarrow R(b)$	无<注意3>
JBC R,b	若 $R(b)=0$, 跳转	无
JBS R,b	若 $R(b)=1$, 跳转	无
CALL k	$PC+1 \rightarrow [SP]$, $(Page, k) \rightarrow PC$	无
JMP k	$(Page, k) \rightarrow PC$	无
MOV A,k	$k \rightarrow A$	无
JE R	与ACC比较R, 跳转=	无
JGE R	与ACC比较R, 跳转>	无
JLE R	与ACC比较R, 跳转<	无
OR A,k	$A \vee k \rightarrow A$	Z,N
JE k	与ACC比较K, 跳转=	无
TBRDA R	$ROM[(TABPTR)] \rightarrow R, A$ A, 程序代码 (低字节); $R \leftarrow$ 程序代码 (高字节)	无
AND A,k	$A \& k \rightarrow A$	Z,N
SJC k	如果进位, 跳转至K *范围 [地址+127~-128]	无
SJNC k	如果不进位, 跳转至K *范围 [地址+127~-128]	无
SJZ k	如果不为0, 跳转至K *范围 [地址+127~-128]	无
XOR A,k	$A \oplus k \rightarrow A$	Z,N
SJNZ k	如果不为0, 跳转至K *范围 [地址+127~-128]	无

助记符	操作	受影响状态
RRA R	$R(n) \rightarrow A(n-1), R(0) \rightarrow A(7)$	N
RR R	$R(n) \rightarrow R(n-1), R(0) \rightarrow R(7)$	N
RETL k	$k \rightarrow A,$ [栈顶] $\rightarrow PC$	无
XCH R	$R \leftrightarrow A$	无
RLA R	$R(n) \rightarrow A(n+1), R(7) \rightarrow A(0)$	N
RL R	$R(n) \rightarrow R(n+1), R(7) \rightarrow R(0)$	N
SUB A,k	$k-A \rightarrow A$	Z,C,DC,OV,N
SUBB A,R	$R-A/C \rightarrow A$	Z, C, DC, OV, N
SUBB R,A	$R-A/C \rightarrow R$	Z, C, DC, OV, N
SBANK k	$K \rightarrow R1(5:4)$	无
GBANK k	$K \rightarrow R1(1:0)$	无
LCALL k	下一条指令: k kkkk kkkk kkkk $PC+1 \rightarrow [SP], k \rightarrow PC$	无
LJMP k	下一条指令: k kkkk kkkk kkkk $K \rightarrow PC$	无
TBRD R	$ROM[(TABPTR)] \rightarrow R$	无
ADD A,k	$k+A \rightarrow A$	Z,C,DC,OV,N
NEG R	2进制补数, $/R +1 \rightarrow R$	Z,C,DC,OV,N
ADC A,R	$A+R+C \rightarrow A$	Z,C,DC,OV,N
ADC R,A	$A+R+C \rightarrow R$	Z,C,DC,OV,N

7 绝对最大值

项目	范围		
存储温度	-65°C	至	150°C
输入电压	Vss-0.3V	至	Vdd+0.5V
输出电压	Vss-0.3V	至	Vdd+0.5V
工作电压	2.1V ⁽¹⁾	至	5.5V
	2.4V ⁽²⁾	至	5.5V
工作频率	DC	至	20 MHz

⁽¹⁾2.1V~5.5V@ 0°C ~70°C (商业)

⁽²⁾2.4V~5.5V @ -40°C ~85°C (工业)

8 DC电气特性

VDD=5.0V, VSS=0V, Ta=25°C

符号	参数	条件	最小值	典型值	最大值	单位
Fxt	XTAL: VDD 至 3V	指令周期为2个时钟周期	DC	16	—	MHz
	XTAL: VDD至5V		DC	20	—	MHz
	IRC: VDD 至5V	4 MHz, 1 MHz, 6MHz, 8MHz, 16 MHz, 20 MHz	—	F	—	Hz
IRCE	每个阶段内部RC振荡器报错	—	—	±1	—	%
IRC1	IRC:VDD至5V	RCM2~RCM0=000	—	4	—	MHz
IRC2	IRC:VDD至5V	RCM2~RCM0=001	—	1	—	MHz
IRC3	IRC:VDD至5V	RCM2~RCM0=010	—	6	—	MHz
IRC4	IRC:VDD至 5V	RCM2~RCM0=011	—	8	—	MHz
IRC5	IRC:VDD至 5V	RCM2~RCM0=100	—	12	—	MHz
IRC6	IRC:VDD至 5V	RCM2~RCM0=101	—	16	—	MHz
IRC7	IRC:VDD至5V	RCM2~RCM0=110	—	20	—	MHz
IIL	输入引脚的输入漏电流	VIN = VDD, VSS	-1	0	1	μA
VIH1	输入高电压(施密特触发)	Ports 5, 6, 7, 8, 9, A	0.7VDD	—	VDD+0.3V	V
VIL1	输入高电压(施密特触发)	Ports 5, 6, 7, 8, 9, A	-0.3V	—	0.3VDD	V
VIHT1	输入高临界电压(施密特触发)	/RESET	0.7VDD	—	VDD+0.3V	V
VILT1	输入低临界电压(施密特触发)	/RESET	-0.3V	—	0.3VDD	V
IOH1	输出高电压 (Ports 5, 6, 7, 8, 9, A)	VOH = VDD-0.1VDD	-2.6	-3.7	—	mA
	输出高电压 (Ports 5, 6, 8, 9, A)	VOH = VDD-0.3VDD	—	-8	—	mA
IOH2	输出高电压(高驱动) (Ports 5, 6, 8)	VOH = VDD-0.1VDD	-7.3	-11	—	mA
	输出高电压(高驱动) (Ports 5, 6, 8)	VOH = VDD-0.3VDD	—	-24	—	mA
IOL1	输出低电压 (Ports 5, 6, 8)	VOL = GND+0.1VDD	12.6	18	—	mA
	输出低电压 (Ports 5, 6, 8)	VOL = GND+0.3VDD	—	32	—	mA

符号	参数	条件	最小值	典型值	最大值	单位
IOL2	输出低电压(高灌) (Ports 50-57, 60)	VOL = GND+0.1VDD	28	41	–	mA
	输出低电压(高灌) (Ports 61-64, 80-84)		35	50	–	mA
	输出低电压(高灌) (Ports 50-57, 60)	VOL = GND+0.3VDD	–	90	–	mA
	输出低电压(高灌) (Ports 61-64, 80-84)		–	100	–	mA
IPH	上拉电流	上拉有效, 输入引脚为VSS	33	51.5	70	μA
IPL	下拉电流	下拉有效, 输入引脚为VDD	11	17	23	μA
LVR1	低电压复位电平	TA = 25°C	2.26	2.7	3.16	V
		TA = -40~85°C	1.86	2.7	3.56	V
ISB1	掉电电流(睡眠模式)	/RESET= '高', Fm & Fs 关闭 所有输入引脚和I/O引脚为VDD, 输出引脚 悬浮, WDT禁止	–	1	–	μA
ISB2	掉电电流(睡眠模式)	/RESET= '高', Fm & Fs关闭 所有输入引脚和I/O引脚为VDD, 输出引脚 悬浮, WDT禁止	–	5	–	μA
ISB3	掉电电流(空闲模式)	/RESET= '高', Fm关闭,. Fs=128KHz (IRC类型), 输出引脚悬浮, WDT禁止	–	7.5	–	μA
ISB4	掉电电流(空闲模式)	/RESET= '高', Fm关闭,. Fs=128KHz (IRC类型), 输出引脚悬浮, WDT禁止	–	7.5	–	μA
ICC1	工作电流(低速模式)	/RESET= '高', Fm关闭,. Fs=128KHz (IRC类型), 输出引脚悬浮, WDT禁止	–	90	–	μA
ICC2	工作电流(低速模式)	/RESET= '高', Fm关闭,. Fs=128KHz (IRC类型), 输出引脚悬浮, WDT禁止	–	90	–	μA
ICC3	工作电流(低速模式)	/RESET= '高', Fm关闭, HLP=0,Fs=32.768KHz (晶体类型), 输出 引脚悬浮, WDT禁止	–	30	–	μA
ICC4	工作电流(正常模式)	/RESET= '高', Fm=4MHz (IRC 类型), Fs 开,输出引脚悬浮, WDT使能	–	1200	–	μA
ICC5	工作电流(正常模式)	/RESET= '高', Fm=4MHz (晶类型), Fs 开,输出引脚悬浮, WDT使能	–	1500	–	μA
ICC6	工作电流(正常模式)	/RESET= '高', Fm=12MHz (IRC类型), Fs 开,输出引脚悬浮, WDT使能	–	3000	–	μA
ICC7	工作电流(正常模式)	/RESET= '高', Fm=16 MHz (IRC 类型), Fs 开,输出引脚悬浮, WDT使能	–	3700	–	μA
ICC8	工作电流(正常模式)	/RESET= '高', Fm=16MHz (晶类型), Fs 开,输出引脚悬浮, WDT使能	–	5000	–	μA

注意:

这些参数为理论值(未测试), 仅用于设计参考。

最小值, 典型值, 最大值都是在 25 度的值。

可编程闪存电气(VDD=2.4V ~5.5V, VSS=0V, Ta = -40~85°C)

符号	参数	条件	最小值	典型值	最大值	单位
Tprog	擦/写周期时间	Vdd = 5.0V	–	2	3	ms
Treten	数据保持		–	10	–	Years
Tendu	耐力次数		–	100K	–	Cycles

A/D 转换特性(VDD=2.4V ~5.5V, VSS=0V, Ta = -40~85°C)

符号	参数	条件	最小值	典型值	最大值	单位
工作范围	Vdd	For 5.5V Fs=100kHz, Fin=2kHz, For 2.4VFs=50kHz, Fin=1kHz	2.4	-	5.5	V
	V _{REFT}		2.4	-	Vdd	V
1/2 *VDD AD 输入	V _{1/2VDD}	Vdd=5V	2.475	2.5V	2.525	V
	T _{1/2VDD}	Vdd=5V		2.8	4	μS
	I _{1/2VDD}	Vdd=5V		35	42	μA
电流消耗	I _{vdd}	V _{REFT} =Vdd=5.5v, Fs=100kHz, Fin=2kHz	-	-	0.7	mA
	I _{ref}		-	-	1	μA
待机电流	I _{sb}		-	-	0.1	μA
ZAI	ZAI		-	-	10k	Ω
SNR	SNR	V _{REFT} =Vdd=3.3V Fs=100kHz, Fin=2kHz	70	-	-	dBc
THD	THD	V _{REFT} =Vdd=3.3V Fs=100kHz, Fin=2kHz	-	-	-70	dBc
SNDR	SNDR	V _{REFT} =Vdd=3.3V, Fs=100kHz, Fin=2kHz	68	-	-	dBc
最差谐波	WH	V _{REFT} =Vdd=3.3V Fs=100kHz, Fin=2kHz	-	-	-73	dBc
SFDR	SFDR	V _{REFT} =Vdd=3.3V, Fs=100kHz, Fin=2kHz	73	-	-	dBc
偏移误差	OE	V _{REFT} =Vdd=3.3V Fs=100kHz	-	-	±4	LSB
增益误差	GE	V _{REFT} =Vdd=3.3V Fs=100kHz	-	-	±8	LSB
DNL	DNL	V _{REFT} =Vdd=3.3V Fs=100kHz, Fin=2kHz	-	-	±1	LSB
INL	INL	V _{REFT} =Vdd=3.3V Fs=100kHz, Fin=2kHz	-	-	±4	LSB
转换率	Fs1	Vdd=2.7~5.5V, Fin=2kHz	100	-	-	KSPS
	Fs2	Vdd=2.2~2.7V,(Ta = 0 to 70°C) Fin=1kHz	50	-	-	KSPS
	Fs3	Vdd=2.1~2.2V,(Ta = 0 to 70°C) Fin=1kHz	25	-	-	KSPS
电源抑制比	PSRR	V _{REFT} =2.1V Vdd=2.1V ~ 5.5V Fs=50kHz, Vin=0V ~ 2.1V (Ta = 0 to 70°C)	-	-	2	LSB

注意:

- ¹ 这些参数为理论值(未测试), 仅用于设计参考。
- ² 当ADC关闭除微小漏电流, 无电流损耗。
- ³ A/D转换结果不随输入电压的增加而增加, 无遗漏码。
- ⁴ 这些参数变更不做另行通知。

9 AC电气特性

EM88F752N, ($-40 \leq T_a \leq 85^\circ\text{C}$, VDD=5V, VSS=0V)

符号	参数	条件	最小值	典型值	最大值	单位
Dclk	输入时钟的占空比	—	45	50	55	%
Tins	指令周期时间	晶振类型	100	—	DC	ns
		RC 类型	100	—	DC	ns
Ttcc	TCC 输入时间周期	—	$(Tins+20)/N^*$	—	—	ns
Tdrh	单片机复位持续时间	—	11.8	16.8	21.8	ms
Trst	/RESET 脉冲宽度	$T_a = 25^\circ\text{C}$	2000	—	—	ns
Twdt	看门狗定时器时间	$T_a = 25^\circ\text{C}$	11.8	16.8	21.8	ms
Tset	输入引脚建立时间	—	—	0	—	ns
Thold	输入引脚保持时间	—	—	20	—	ns
Tdelay	输出引脚延迟时间	Cload=20pF	—	50	—	ns

注意:

这些参数为理论值(未测试), 仅用于设计参考。

最小值, 典型值, 最大值都是在 25 度的值。

* N = 选择预分频比

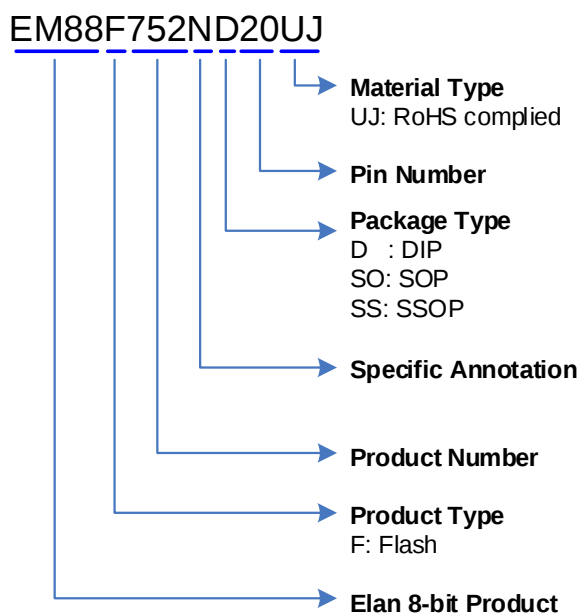
外部晶振特性

(VDD=3V~5.5V, VSS=0V, $T_a = -40 \sim 85^\circ\text{C}$)

符号	参数	条件	最小值	典型值	最大值	单位
Cload	功能电容	典型值	—	30	—	pF
VOUT_DUTY	输出占空比		40		60	%

附录

A 编码与制造信息

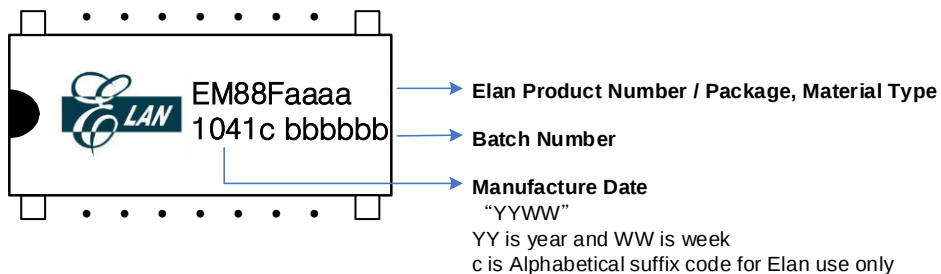


For example:

EM88F752ND20UJ

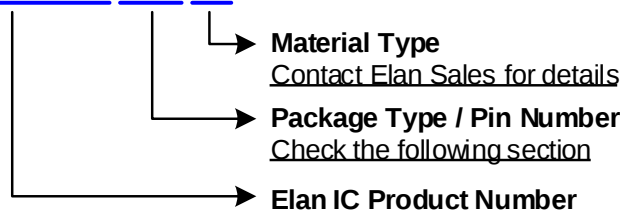
is EM88F752N with Flash program memory, industrial grade product,
in 20-pin DIP package with RoHS complied

IC 标记



编码信息

EM88F752ND20UJ



B 封装类型

Flash MCU	封装类型	引脚数	封装尺寸
EM88F752NSO20	SOP	20	300mil
EM88F752ND20	DIP	20	300mil
EM88F752NSS20	SSOP	20	209mil
EM88F752ND16 / AD16	DIP	16	300mil
EM88F752NSS16 / ASS16	SSOP	16	150mil
EM88F752NSO16 / ASO16	SOP	16	150mil

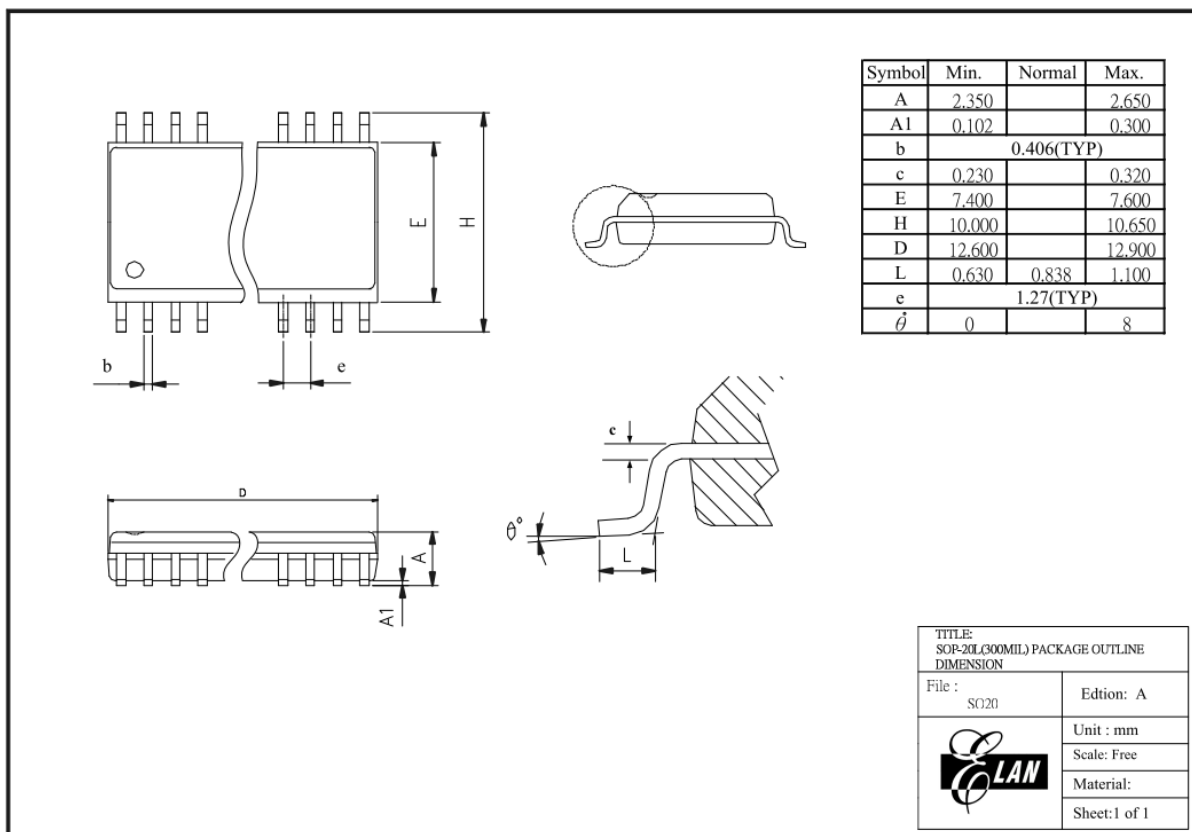
对于产品代码"J" 或"U"

这些绿色产品并遵照 RoHS 规范。

项目	EM88F752NxJ
电镀类型	纯锡
成份 (%)	Sn:100%
熔点(°C)	232°C
电阻率 ($\mu\Omega\text{-cm}$)	11.4
硬度(hv)	8~10
伸长 (%)	>50%

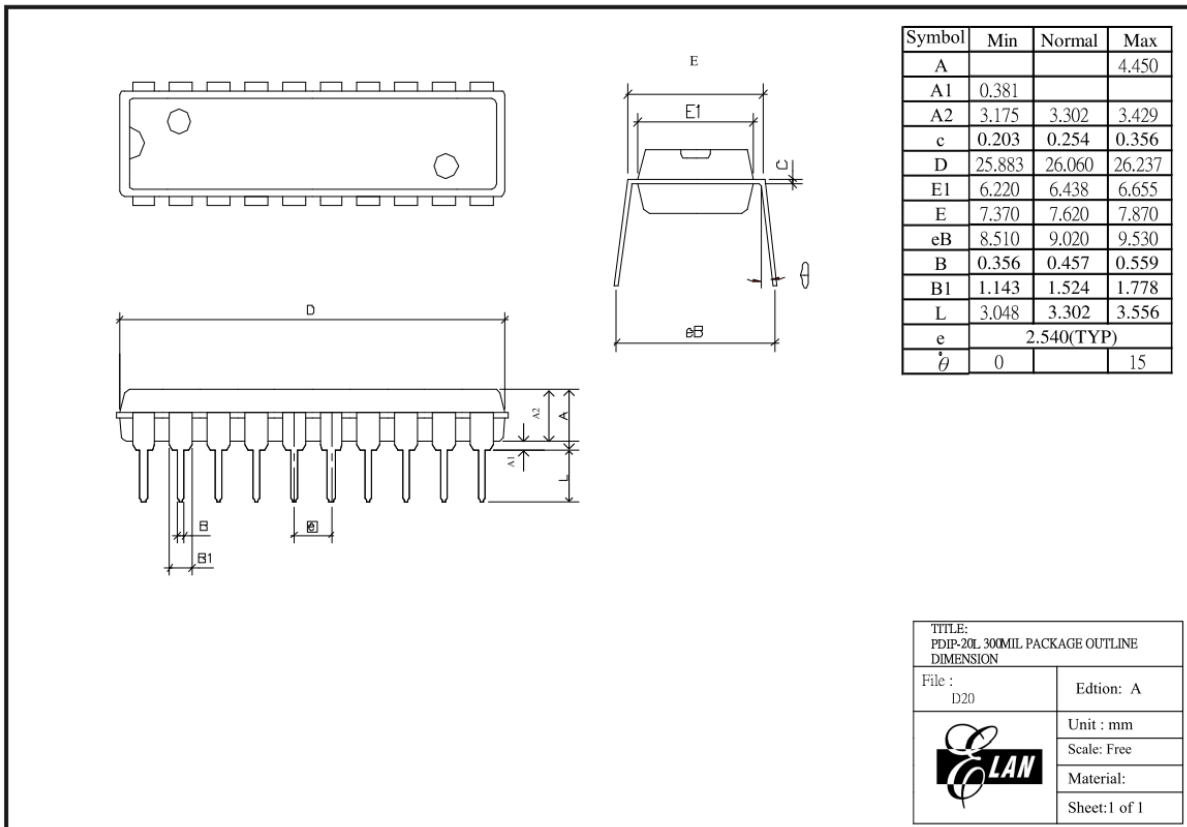
C 封装信息

C.1 EM88F752NSO20



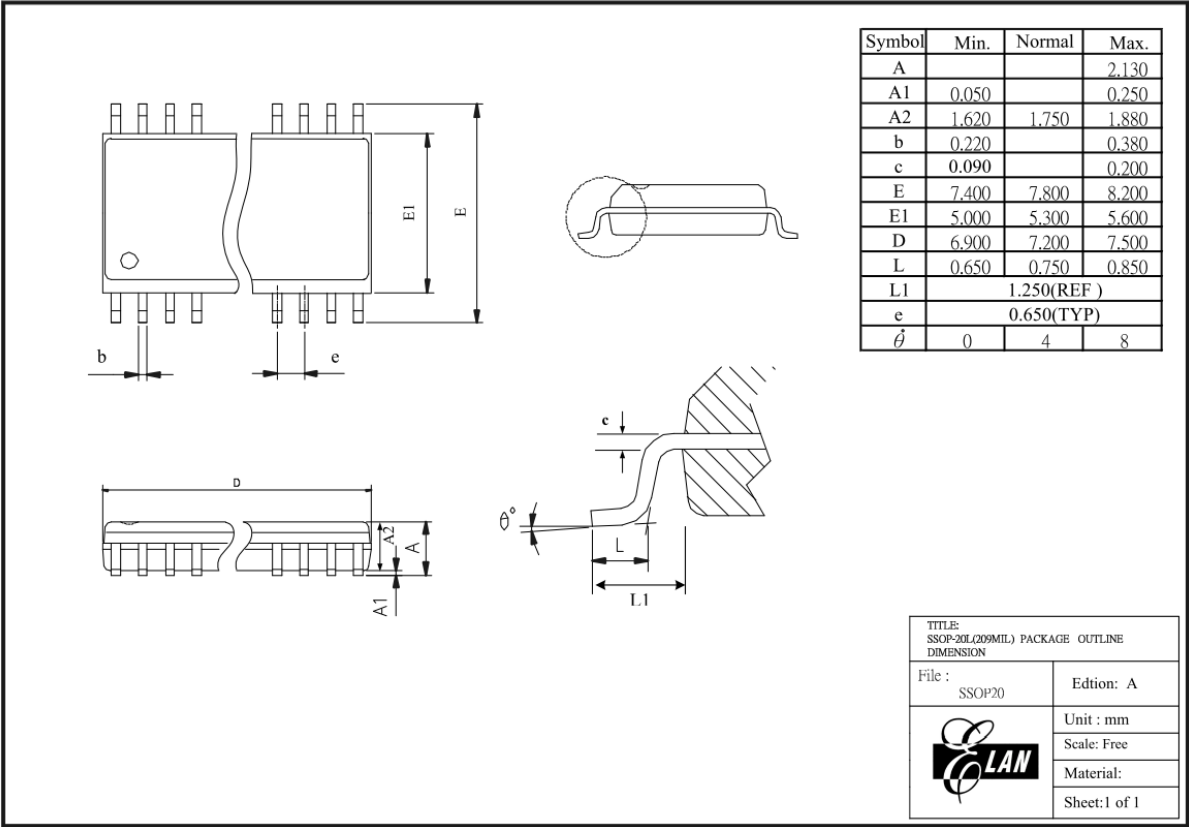
图C-1 EM88F752N20-pin SOP 封装类型

C.2 EM88F752ND20



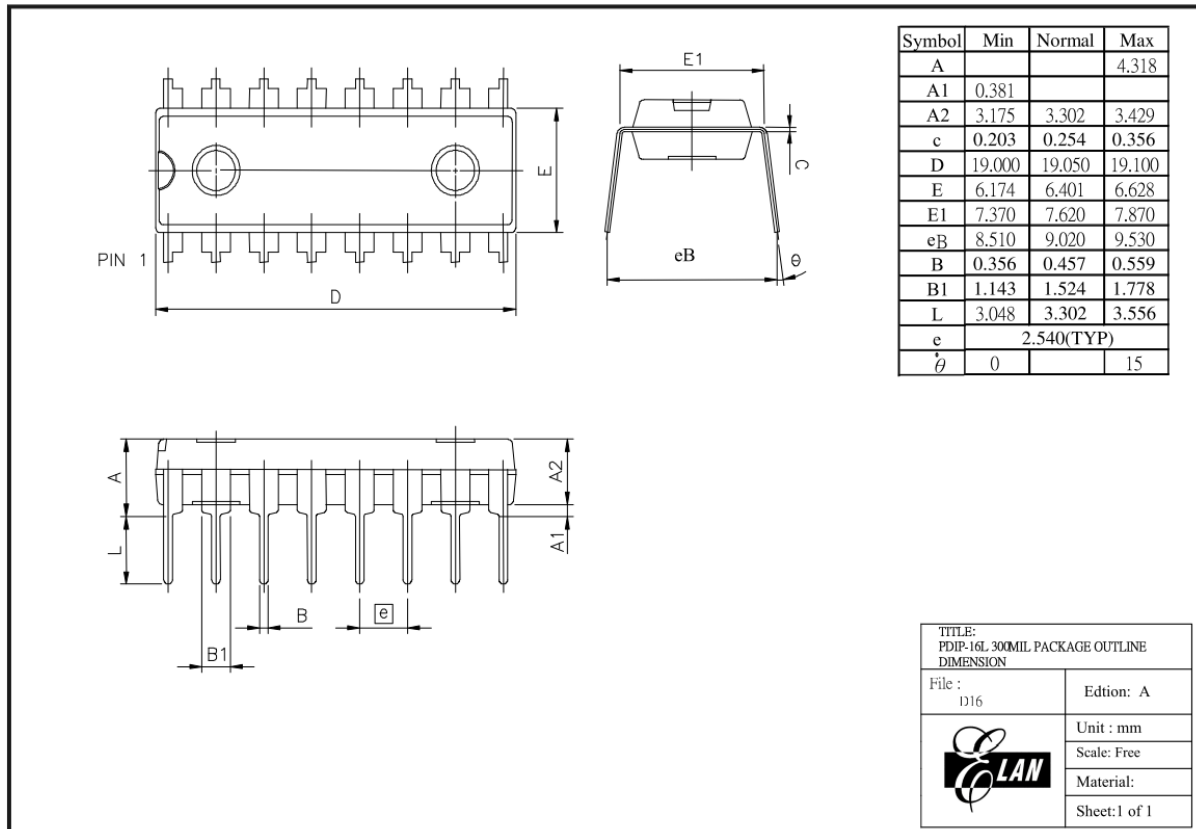
图C-2 EM88F752N20-pin DIP 封装类型

C.3 EM88F752NSS20



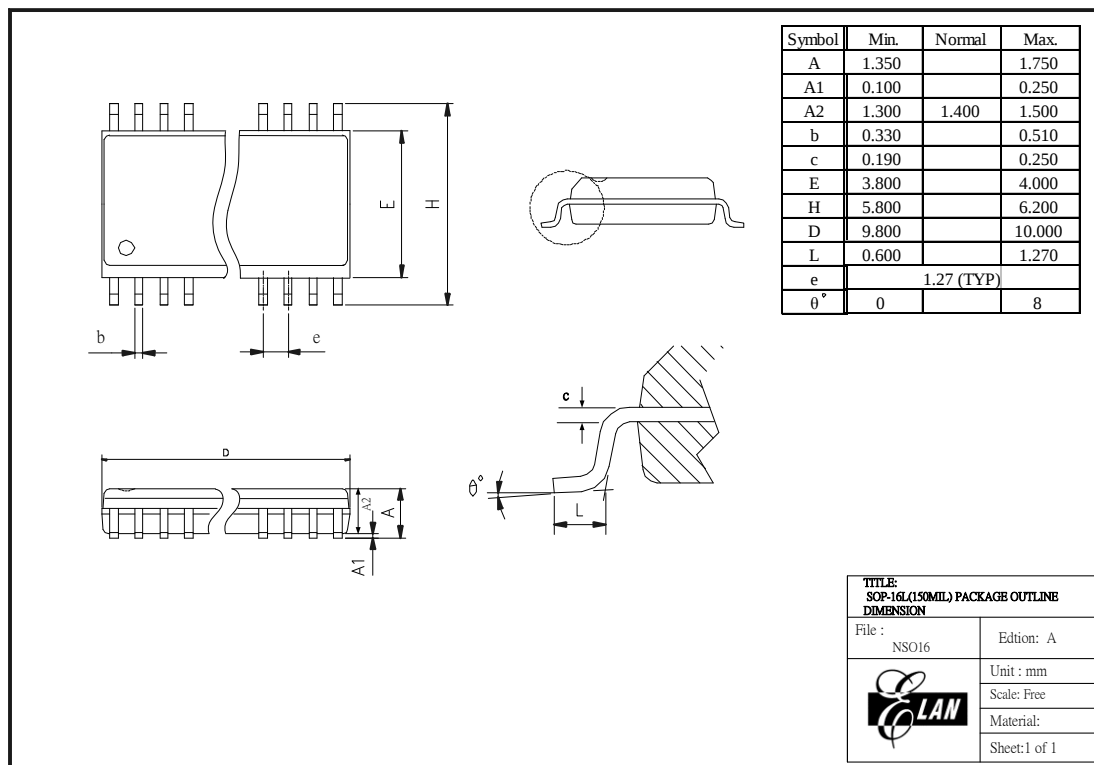
图C-3 EM88F752N20-pin SSOP 封装类型

C.4 EM88F752ND16/AD16



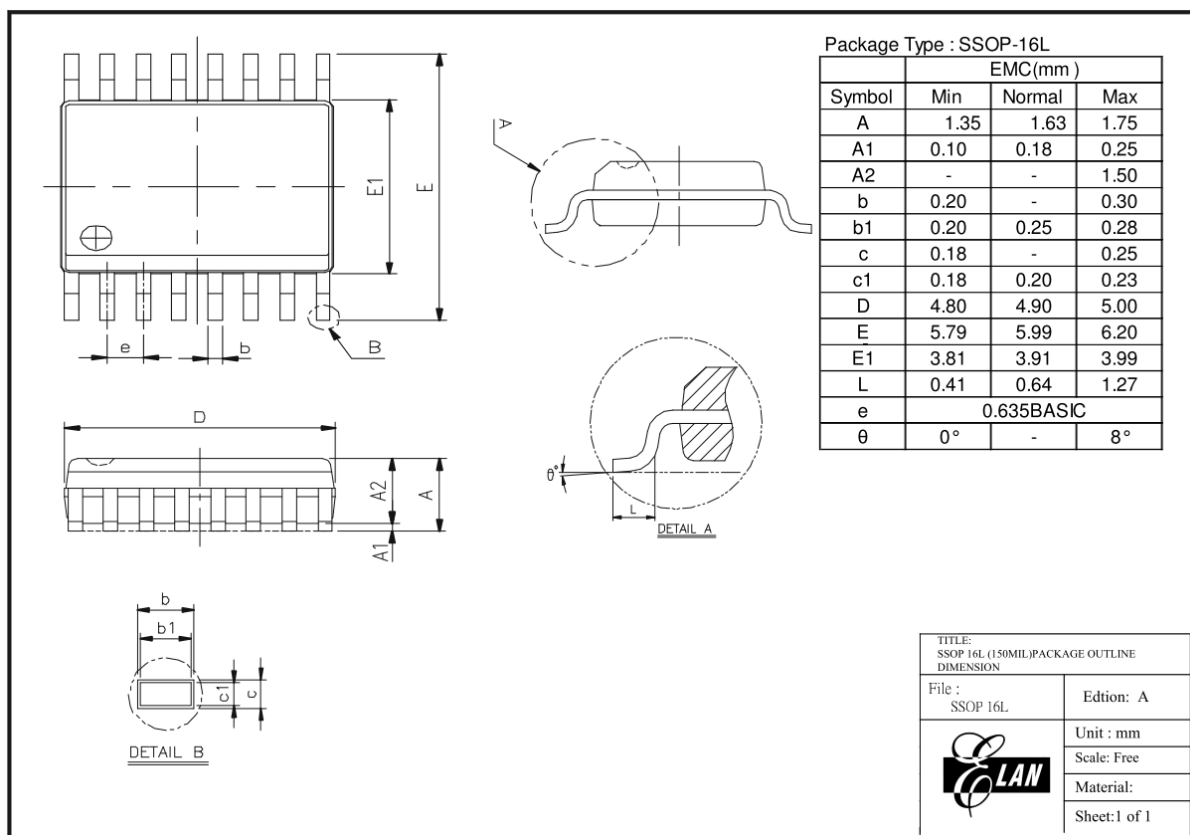
图C-4 EM88F752N16-pin DIP封装类型

C.5 EM88F752NSO16/ASO16



图C-5 EM88F752N16-pin SOP 封装类型

C.6 EM88F752NSS16/ASS16



图C-6 EM88F752N16-pin SSOP 封装类型

D 品质保证和可靠性

测试类别	测试条件	备注
可焊性	焊料温度=245 ± 5°C, 使用松香在上面停留 5 秒	
前提条件	步骤 1: TCT, 65°C (15mins)~150°C (15mins), 10 个循环	For SMD IC (例如 SOP, QFP, SOJ 等)
	步骤 2: 在 125°C 烤, TD (持久性)=24 hrs	
	步骤 3: 放置在 30°C /60%, TD (持久性)=192 hrs	
	步骤 4: IR 变化 3 次 (Pkg 厚度 ≥ 2.5mm 或 Pkg 体积 ≥ 350mm ³ ----225 ± 5°C) (Pkg 厚度 ≤ 2.5mm 或 Pkg 体积 ≤ 350mm ³ ----240 ± 5°C)	
温度周期测试	-65° (15 分钟)~150°C (15 分钟), 200 次	
高压测试	TA =121°C, RH=100%, 压力=2 atm, TD (持久性) = 96 hrs	
高温 /高湿测试	TA=85°C , RH=85%, TD (持久性) = 168 , 500 hrs	
高温保存期	TA=150°C, TD (持久性) = 500, 1000 hrs	
高温工作寿命	TA=125°C, VCC =最大工作电压, TD (持久性) = 168, 500, 1000 hrs	
Latch-up	TA=25°C, VCC =最大工作电压, 150mA/20V	
ESD (HBM)	TA=25°C, ≥ ± 4KV	IP_ND,OP_ND,IO_ND IP_NS,OP_NS,IO_NS
ESD (MM)	TA=25°C, ≥ ± 400V	IP_PD,OP_PD,IO_PD, IP_PS,OP_PS,IO_PS, VDD-VSS(+), VDD_VSS(-) 模式

D.1 地址缺陷检测

地址缺陷检测是MCU嵌入式自动防止故障危害功能的一种，检测MCU由噪声或类似造成的功能故障。无论何时MCU试图从ROM区获取一条指令，内部恢复电路将自动开始。如果检测到噪声引起地址错误，MCU重复执行程序直到噪声消除。MCU 将继续执行下一条程式。

E EM88F752N 烧录引脚清单

UWTR用于烧录EM88F752N的IC。UWTR连接器设置如表E-1。如见通过EM88F752N选择。

UWTR-ADP		UWTR-ADP109	UWTR-ADP112	UWTR-ADP113
烧录引脚 名称	IC 引脚名 称	EM88F752NSO20 /D20UJ/SS20 引脚号	EM88F752NSO16 /D16UJ/SS16 引脚号	EM88F752NASO16 /D16UJ/SS16 引脚号
2W_SCL	P64	7	7	5
2W_SDA	P63	8	8	6
VDD	VDD	20	16	16
VSS	VSS	1	1	1

表E-1 EM88F752N烧录引脚清单

